

**UNIVERSIDAD DE CONCEPCIÓN**  
FACULTAD DE INGENIERÍA  
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA



Profesor Patrocinante:  
**Dr. José R. Espinoza C.**

Informe de Memoria de Título  
para optar al título de:  
**Ingeniero Civil Electrónico**

**UPQC basado en Topologías Multi-Celdas operando con  
diferentes niveles de Tensión *DC***

Concepción, Abril de 2009

Eduardo Enrique Espinosa Neira

UNIVERSIDAD DE CONCEPCIÓN  
Facultad de Ingeniería  
Departamento de Ingeniería Eléctrica

Profesor Patrocinante:  
Dr. José R. Espinoza C.

# UPQC basado en Topologías Multi-Celdas operando con diferentes niveles de Tensión *DC*

Eduardo Enrique Espinosa Neira

Informe de Memoria de Título  
para optar al Título de

Ingeniero Civil Electrónico

Abril 2009

## Resumen

El tema de la calidad de suministro involucra dos partes. La primera de ella es la que considera al cliente el cual da la característica de corriente, debido a que ésta depende de la carga generando corrientes armónicas y/o potencia reactiva. La segunda parte involucra al distribuidor el cual es el encargado de proveer el voltaje hacia la carga, teniendo problemas del tipo de caída de voltaje, sag, y de alzas de voltaje, swell.

Un filtro activo que es capaz de mitigar estos problemas es el *UPQC*, también conocido como el filtro activo universal, teniendo la capacidad de mejorar la calidad de suministro eléctrico. Este filtro activo es el resultado de la combinación de un compensador serie y paralelo, en conexión *back to back*, lo cual permite que compartan el mismo en la enlace *DC*.

Este trabajo se basa en el análisis y control de un *UPQC* multicelda con diferentes niveles de enlace *DC*. Estos distintos niveles de voltajes son determinados en función de encontrar un *THD* mínimo en la forma de onda total del voltaje, que está dada por la suma del voltaje a la salida del inversor que compone cada celda del compensador paralelo. Para esto se utilizó una forma de onda cuadrada modificada, en la cual se manipula su amplitud y su ángulo de disparo. La ventaja de esta forma de onda es su baja frecuencia de conmutación, 150[Hz], permitiendo reducir las pérdidas, y su elevado número de niveles que tiene la forma de onda total dado por  $2 \cdot N + 1$ , siendo *N* el número de celdas.

La topología utilizada para ilustrar los resultados cuenta con 4 celdas monofásica-monofásica permitiendo obtener una forma de onda de 9 niveles con un *THD* del 8.83 %. Al realizar una comparación con 4 celdas monofásicas conectadas en cascada y moduladas mediante SPWM unipolar, además de utilizar phase shifted en la carrier, con una frecuencia de conmutación de 150[Hz] por celda se obtiene un *THD* del 10.45%. Esto muestra que la modulación utilizada presenta mejor resultado que una técnica de modulación convencional, además de lograr una reducción en las pérdidas por conmutación.

*A la memoria de mi padre, a mi madre y familia*



## Agradecimientos

Primero que nada, quiero agradecer a mi familia, la cual me ha apoyado en todo momento, principalmente a mi padre, que me dio las herramientas necesarias para poder desarrollarme como estudiante y persona, también a mi madre que siempre estuvo ahí en todo momento

Además quiero agradecer a mi Profesor Patrocinante José Espinoza, por su apoyo y amistad, para el desarrollo de esta Memoria de Título, ya que siempre fue un aporte en ella.

Agradezco a los integrantes del Laboratorio de Control Digital Aplicado, LCDA, ya que fueron un gran aporte en este logro, siempre contestando las dudas que me surgían.

Y por último y no menos importante, a mis amigos y amigas, compañeros de la Universidad, ya que de alguna forma me ayudaron en poder terminar mi carrera.



# Tabla de Contenidos

<b>CAPÍTULO 1</b>	<b>INTRODUCCIÓN</b>	<b>1</b>
1.1	Introducción General	1
1.2	Trabajos Previos	4
1.2.1	<i>Filtros Activos</i>	4
1.2.2	<i>Análisis, Control y Topologías del UPQC</i>	6
1.2.3	<i>Teoría IRP</i>	10
1.2.4	<i>Convertidores Multicelda</i>	11
1.2.5	<i>Static Var Generation y Minimización de THD</i>	13
1.3	Hipótesis de Trabajo	15
1.4	Objetivos	16
1.4.1	<i>Objetivo General</i>	16
1.4.2	<i>Objetivos Específicos</i>	16
1.5	Alcances y Limitaciones	16
1.6	Temario y Metodología	17
<b>CAPÍTULO 2</b>	<b>TOPOLOGÍAS DE UPQC TRIFÁSICO</b>	<b>18</b>
2.1	Introducción	18
2.2	UPQC basado en Celdas Trifásicas-Trifásicas	20
2.2.1	<i>Topología</i>	20
2.2.2	<i>Modelación</i>	21
2.2.3	<i>Simulación</i>	23
2.3	UPQC basado en Celdas Trifásicas-Monofásicas	26
2.3.1	<i>Topología</i>	26
2.3.2	<i>Modelación</i>	27
2.3.3	<i>Simulación</i>	28
2.4	UPQC basado en Celdas Monofásicas - Trifásicas	31
2.4.1	<i>Topología</i>	31
2.4.2	<i>Modelación</i>	32
2.4.3	<i>Simulación</i>	34
2.5	UPQC basado en Celdas Monofásicas - Monofásicas	37
2.5.1	<i>Topología</i>	37
2.5.2	<i>Modelación</i>	38
2.5.3	<i>Simulación</i>	39
2.6	Discusión y Conclusiones	42
<b>CAPÍTULO 3</b>	<b>UPQC MULTICELDA MONOFÁSICO CON CELDAS ASIMÉTRICAS</b>	<b>43</b>
3.1	Introducción	43
3.2	Compensador Paralelo	45
3.2.1	<i>Comparación de Técnicas de Modulación</i>	47
3.3	Compensador Serie	49
3.4	Discusión y Conclusiones	51
<b>CAPÍTULO 4</b>	<b>ESTRATEGIA DE CONTROL</b>	<b>52</b>
4.1	Introducción	52
4.2	Principio de Carga del Condensador Enlace DC	52
4.3	Estrategia de Control Compensador Paralelo	54
4.4	Estrategia de Control Compensador Serie	56
4.4.1	<i>Región de Operación Compensador Serie</i>	57
4.5	Discusión y Conclusiones	61
<b>CAPÍTULO 5</b>	<b>SIMULACIONES EN LC</b>	<b>62</b>
5.1	Introducción	62
5.2	Diseño de Componentes	63
5.2.1	<i>Número de Celdas</i>	63
5.2.2	<i>Razón de vueltas primario transformador compensador paralelo</i>	63
5.2.3	<i>Razón de vueltas secundario transformador compensador serie</i>	64
5.2.4	<i>Condensador Enlace DC</i>	64

5.2.5	<i>Filtro LC Compensador Serie</i> .....	64
5.2.6	<i>Filtro L Compensador Paralelo</i> .....	64
5.3	Simulación ante Sag de 15% .....	66
5.4	Simulación ante Swell de 15% .....	69
5.5	Simulación ante Cambio de Referencia de Angulo en el PCC.....	72
5.6	Simulación Ante Cambio de factor de potencia en la carga. ....	75
5.7	Simulación ante Impacto de Carga .....	78
5.8	Justificación de Control Compensador Serie.....	81
5.9	Discusión y Conclusiones.....	83
<b>CAPÍTULO 6 CONCLUSIONES</b> .....		<b>84</b>
6.1	Sumario .....	84
6.2	Conclusiones .....	85
6.3	Trabajo Futuro.....	86
<b>ANEXO A. RELACIÓN DE VOLTAJES DE ENLACES DC Y ÁNGULOS DE DISPARO</b> .....		<b>89</b>
A.1.	<i>THD</i> para una forma de onda cuadrada.....	89
A.2.	<i>THD</i> para una forma de onda formada por la suma de dos ondas cuadradas modificadas.....	91
A.3.	<i>THD</i> para una forma de onda formada por la suma N ondas cuadradas modificadas .....	94
<b>ANEXO B. MODULACIÓN PARA OBTENCIÓN DE FORMA DE ONDA CUADRADA MODIFICADA</b> .....		<b>96</b>
<b>ANEXO C. DISEÑO DE COMPONENTES.</b> .....		<b>97</b>
C.1	Número de Celdas.....	97
C.2	Razón de vueltas primario transformador compensador paralelo.....	98
C.3	Razón de vueltas secundario transformador compensador serie.....	98
C.4	Condensador Enlace <i>DC</i> .....	99
C.5	Filtro LC Compensador Serie.....	101
C.6	Filtro L Compensador Paralelo.....	103



## Lista de Tablas

Tabla 2.1 Parámetros de Simulación UPQC Trifásico-Trifásico.....	23
Tabla 2.2 Moduladoras UPQC Trifásico-Trifásico.....	25
Tabla 2.3 Moduladoras UPQC Trifásico-Monofásico.....	30
Tabla 2.4 Moduladoras UPQC Monofásico - Trifásico.....	34
Tabla 2.5 Moduladoras UPQC Monofásico - Monofásico.....	41
Tabla 3.1 Amplitudes y Ángulos para Voltaje de 9 Niveles con <i>THD</i> mínimo.....	46
Tabla 4.1 Parámetros para obtención de Región de Operación para Compensador Serie.....	59
Tabla 5.1 Punto de operación y parámetros por celda del UPQC monofásico -monofásico asimétrico.....	65





## Lista de Figuras

Figura 2.1 UPQC Trifásico. ....	18
Figura 2.2 UPQC Trifásico-Trifásico Multicelda. ....	20
Figura 2.3 Formas de Onda UPQC Trifásico-Trifásico. ....	24
Figura 2.4 UPQC Trifásico-Monofásico Multicelda. ....	26
Figura 2.5 Formas de Onda UPQC Trifásico-Monofásico Multicelda. ....	29
Figura 2.6 UPQC Monofásico - Trifásico Multicelda. ....	31
Figura 2.7 Formas de Onda UPQC Monofásico-Trifásico Multicelda. ....	35
Figura 2.8 UPQC Monofásico-Monofásico Multicelda. ....	37
Figura 2.9 Formas de Onda UPQC Monofásico-Monofásico Multicelda. ....	40
Figura 3.1 Forma de Onda a utilizar en Compensador Paralelo Monofásico. ....	43
Figura 3.2 Número de Celdas por fase v/s <i>THD</i> . ....	44
Figura 3.3 Topología Compensador Paralelo Multicelda. ....	45
Figura 3.4 Forma de onda voltaje escalonado con <i>THD</i> mínimo. ....	46
Figura 3.5 Forma de onda de voltaje de 9 niveles modulada con SPWM. ....	47
Figura 3.6 Topología Compensador Serie Multicelda. ....	49
Figura 4.1 Principio de Control Voltaje <i>DC</i> . ....	52
Figura 4.2 Estrategia de Control Compensador Paralelo. ....	54
Figura 4.3 Estrategia de Control Compensador Serie. ....	56
Figura 4.4 Región de Operación Moduladora q, Compensador Serie. ....	58
Figura 4.5 Región de Operación Moduladora d, Compensador Serie. ....	59
Figura 4.6 Región de Operación Compensador Serie. ....	60
Figura 5.1 Voltaje con <i>THD</i> mínimo ante Sag. ....	66
Figura 5.2 Formas de Onda para Sag de un 15%. ....	67
Figura 5.3 Voltaje con <i>THD</i> mínimo ante Swell. ....	69
Figura 5.4 Formas de Onda para Swell de un 15%. ....	70
Figura 5.5 Voltaje con <i>THD</i> mínimo ante cambio de referencia de ángulo en el PCC. ....	72
Figura 5.6 Formas de Onda para cambio de referencia de ángulo en el PCC. ....	73
Figura 5.7 Voltaje con <i>THD</i> mínimo ante cambio de factor de potencia en la carga. ....	75
Figura 5.8 Formas de Onda para cambio de factor de potencia de la carga. ....	76
Figura 5.9 Voltaje con <i>THD</i> mínimo ante cambio de carga. ....	78
Figura 5.10 Formas de Onda para impacto de carga. ....	79
Figura 5.11 Lazos de control compensador serie. ....	81
Figura 5.12 L.G.R. compensador serie. ....	82

# Nomenclatura

## Matrices

<b>A</b>	: matriz de parámetros de dimensión $n \cdot n$ .
<b>B</b>	: matriz de parámetros de dimensión $n \cdot p$ .
<b>C</b>	: matriz de parámetros de dimensión $q \cdot n$ .
<b>D</b>	: matriz de parámetros de dimensión $q \cdot p$ .
<b>E</b>	: matriz de parámetros de dimensión $n \cdot m$ .
<b>F</b>	: matriz de parámetros de dimensión $q \cdot m$ .
<b>T<sub>abc-αβ0</sub></b>	: matriz de transformación de ejes $abc$ a $\alpha\beta 0$ , dimensión 3·3.
<b>T<sub>αβ0-abc</sub></b>	: matriz de transformación de ejes $\alpha\beta 0$ a $abc$ , dimensión 3·3.
<b>T<sub>αβ0-dq0</sub></b>	: matriz de transformación de ejes $\alpha\beta 0$ a $dq0$ , dimensión 3·3.
<b>T<sub>dq0-αβ0</sub></b>	: matriz de transformación de ejes $dq0$ a $\alpha\beta 0$ , dimensión 3·3.
<b>T<sub>abc-dq0</sub></b>	: matriz de transformación de ejes $abc$ a $dq0$ , dimensión 3·3.
<b>T<sub>dq0-abc</sub></b>	: matriz de transformación de ejes $dq0$ a $abc$ , dimensión 3·3.
<b>H(s)</b>	: matriz de transferencia. $\mathbf{H}(s) = \mathbf{C}(s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B} + \mathbf{D}$ .

## Vectores

<b>x</b>	: vector de $n$ variables de estados, $\mathbf{x} = [x_1 \ x_2 \ \dots \ x_n]^T$
<b>u</b>	: vector de $p$ variables de entrada, $\mathbf{u} = [u_1 \ u_2 \ \dots \ u_p]^T$
<b>y</b>	: vector de $q$ variables de salida, $\mathbf{y} = [y_1 \ y_2 \ \dots \ y_q]^T$
<b>p</b>	: vector de $m$ perturbaciones, $\mathbf{p} = [p_1 \ p_2 \ \dots \ p_m]^T$
<b>x<sup>abc</sup></b>	: vector de tres variables de estados, $\mathbf{x}^{abc} = [x^a \ x^b \ x^c]^T$ (ejes estacionarios $abc$ ).
<b>x<sup>αβ0</sup></b>	: vector de tres variables de estados, $\mathbf{x}^{\alpha\beta 0} = [x^\alpha \ x^\beta \ x^0]^T$ (ejes estacionarios $\alpha\beta 0$ ).
<b>x<sup>dq0</sup></b>	: vector de tres variables de estados, $\mathbf{x}^{dq0} = [x^d \ x^q \ x^0]^T$ (ejes rotatorios $dq0$ ).

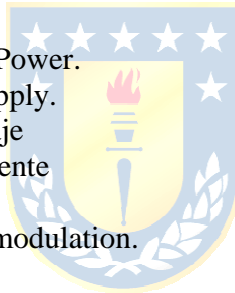
## Escalares

$l(s)$	: función de transferencia en L.D.
$\delta$	: Banda de asentamiento.
$t_s$	: tiempo de asentamiento.
$V$	: valor medio (RMS) de la señal continua (alterna) $v(t)$ .
$f(t)$	: función en el tiempo continuo.
$f(s)$	: función en el plano de Laplace.
$n_c$	: Número de Celdas por fase.
$v_{dc}$	: Voltaje de Enlace DC.
$n_s$	: Razón de vueltas secundario del transformador compensador serie.
$k$	: Factor de Sag o Swell del Voltaje en el PCC.
$\alpha_i$	: Angulo de disparo de la forma de onda cuadrada modificada de la celda "i".
$\alpha$	: Fase voltaje de carga.

# Abreviaciones

## Mayúsculas

L.A.	: Lazo abierto.
L.C.	: Lazo cerrado.
L.D.	: lazo directo.
S.P.I.	: semi-plano izquierdo.
S.P.D.	: semi-plano derecho.
F. de T.	: Función de transferencia.
F.D.	: Función descriptora.
M. de T.	: Matriz de transferencia.
B.W.	: Ancho de banda.
E.S.	: Entrada/salida.
S.S.	: Estado estacionario.
SISO	: sistema de una entrada y una salida (single input single output).
MIMO	: sistema de varias entradas y varias salidas (multiple inputs multiple outputs).
L.G.R.	: Lugar geométrico de las raíces.
P.I.	: Controlador proporcional integral.
FAP	: Filtro activo Paralelo.
FAS	: Filtro activo Serie.
IRP.	: Instantaneous Reactive Power.
UPS.	: Uninterrupted power supply.
VSI	: Inversor fuente de Voltaje
CSI	: Inversor fuente de Corriente
PWM	: Pulse-width modulation
SPWM	: Sinusoidal pulse width modulation.
BJT	: Transistor Bipolar.
MOSFET	: Metal Oxide Semiconductor Field Effect Transistor..
GTO	: Gate Turn Off
IGBT	: Insulated Gate Bipolar Transistor.
<i>THD.</i>	: Total Harmonic Distortion
UPQC	: Unified power quality conditioner
STATCOM	: Static Compensator
PCC.	: Punto de común Acoplamiento.
<i>DC.</i>	: Direct Current
NPC	: Neutral point clamped
SVG	: Static Var Generation



## Minúsculas

c.i.	: condiciones iniciales.
l.i.	: linealmente independiente.
c.c.	: corriente continua (en Inglés es d.c.).
c.a.	: corriente alterna (en Inglés es a.c.).

# Capítulo 1 Introducción

---

## 1.1 Introducción General

El desarrollo que ha tenido la tecnología referente a electrónica de potencia ha producido un aumento en la introducción de cargas no lineales en la red eléctrica. Estas cargas tienen como factor común la utilización de semiconductores semi-controlados o controlados, en equipos como los ASD, hornos de arco, cicloconvertidores, fuente de poder de computadores. Estos equipos generan un deterioro en la calidad de suministro en sistemas de distribución y transmisión de energía eléctrica, creando voltajes y corrientes armónicas como también inyectan potencia reactiva.

Una alternativa de solución es el uso de filtros pasivos. Este método más antiguo y se compone por elementos pasivos, como condensadores, inductores y resistencias, que se deben sintonizar a la frecuencia deseada o la frecuencia desde donde se requiere que opere el filtro con el fin de suprimir o amortiguar el efecto de una o unas corrientes armónicas indeseadas. Una segunda configuración para un filtro pasivo son los bancos de condensadores que se utilizan para compensar potencia reactiva. Esto último sigue siendo la alternativa de compensación para aplicaciones de altos voltajes.

Los filtros pasivos presentan desventajas en la implementación de estos equipos, ya que se requiere un gran espacio y pueden producir resonancia. Además, no presentan una gran respuesta dinámica y ajustable a los problemas de calidad de suministro. Es así como los filtros activos han buscado su lugar en el mundo de la electrónica de potencia. Abriendo nueva ventana de soluciones para la compensación de potencia reactiva, corrientes armónicas, balance de cargas, Sag, Swell.

El filtro activo conocido como compensador serie se creó para los problemas referentes al voltaje aportado por el distribuidor en el *PCC*. Estas perturbaciones son recreadas por disminución una del voltaje, sag, o aumento del voltaje, swell

La característica de la forma de onda de la corriente en un sistema se encuentra determinada por la carga. Comúnmente la corriente generada en función de la carga no es la deseada por el distribuidor debido a que ésta contiene armónicas y deteriora el factor de potencia en el *PCC*. El mejoramiento de la corriente de la carga se hace mediante el compensador paralelo el cual permite que la red vea a la carga como una carga resistiva, ya que el requerimiento de potencia reactiva y de corriente armónica es aportado por el compensador paralelo con lo cual se mejora el factor de potencia y la distorsión armónica de la corriente en el *PCC*

A partir de la unión de un compensador serie y un compensador paralelo nace el filtro activo conocido como *UPQC*, el cual tiene la particularidad de compartir su enlace *DC* entre los compensadores, conexión *back to back*. Este filtro es promisoriamente evaluado en [1], en el cual se describe como la futura configuración de filtro activo para el siglo XXI debido a que éste es capaz de resolver problemas referentes al voltaje dado por el distribuidor, sag y swell. El *UPQC* también es capaz de mejorar las características de la corriente de la carga para que en el *PCC* el factor de potencia sea el deseado y que además la corriente en ese punto no presente distorsión armónica.

Diferentes topologías se han visto para el *UPQC* desde la utilización de inversores trifásicos de 6 switch siendo conocido este como el *UPQC* clásico [11]. Otras topologías se van han evaluado para el *UPQC* en el caso trifásico utilizando la topología *NPC* logrando buenos resultados, pero aun es complicado el control del voltaje *DC*. Topologías monofásicas han sido presentadas como la del tipo puente H [12] y medio puente, permitiendo una mayor flexibilidad en el control, ya que se permite evaluar a cada fase como un subsistema, pero a pesar de las diferentes topologías evaluadas aún se trabaja en bajo voltaje.

Una alternativa para poder abarcar mayores voltajes es la utilización de convertidores multicelda en el *UPQC* [13], donde se aprecia que la mejor topología a utilizar es la celda monofásica-monofásica debido a la facilidad de implementación del control, ya que es posible tratar cada fase del sistema como un subsistema. Una característica de los convertidores multicelda es su modularidad, cualidad que es también aprovechada en [13], debido a la utilización de celdas de iguales características y de igual voltaje de enlace *DC*.

Una interrogante que falta por apreciar es la utilización de inversores multiceldas con distintos voltajes *DC* en sus enlaces en un *UPQC*, lo interesante de esto es encontrar si la utilización de voltajes asimétricos tiene un mayor desempeño que el mostrado en [13], como también justificar los valores de voltaje *DC* en los enlaces de cada celda. En este trabajo se muestra el desempeño del *UPQC* multicelda con diferentes voltajes *DC*, además de encontrar una relación entre los voltajes de enlace *DC*, para obtener un *THD* mínimo.



## 1.2 Trabajos Previos

Para la realización de esta revisión, se ha utilizado como fuente la página de la IEEE en internet, debido a su alto contenido de papers referente al tema tratado en esta memoria. La revisión tiene como fin clarificar los conceptos sobre compensación de potencia reactiva instantánea, mitigación de corrientes armónicas, tipos de control en *UPQC*, como también un estado del arte de los filtros activos y sus diferentes topologías, poniendo énfasis en la reducción de *THD* de Voltaje, para equipos del tipo *SVG*; además de técnicas de modulación utilizadas en convertidores multicelda.

### 1.2.1 Filtros Activos.

Como se ha visto los filtros activos son una tendencia medianamente nueva y éstos han tenido una sostenida evolución, debido a las diversas necesidades de la industria, es así como en [1] se aprecia como los filtros activos han ido evolucionando. Se presenta un análisis de cargas críticas hecho en Japón, con el fin de lograr una caracterización de éstas, además se presenta una clasificación de los filtros activos por configuración, como filtro activo Shunt, filtro activo Serie, así también de filtros híbridos, siendo estos la unión de filtros pasivos y activos, teniendo como principal objetivo reducir el costo inicial y mejorar la eficiencia. Se detalla una clasificación mediante circuito de potencia, poniendo énfasis que la mejor configuración es la del *VSI PWM* debido a un mejor rendimiento y menor costo que un *CSI PWM*, se aprecia una clasificación por estrategia de control, viendo las estrategias en el dominio de la frecuencia y del tiempo, y la de detección de armónicas, la primera de éstas se basa en el análisis de Fourier y en el cálculo de potencia reactiva instantánea, basada en la teoría p-q, en el segundo tipo de control se utilizan los métodos de detección de corriente de carga, detección de corriente de suministro, detección de voltaje, estos métodos son utilizados en un filtro Shunt, en un filtro serie se utiliza el método de detección de corriente de suministro.

En [2] se puede ver que uno de los mayores avances del filtros activos se debe a la capacidad de conmutación, ya que los primeros filtros activos utilizaban *BJT* y *MOSFET*, luego se utilizaron *SIT* y *GTO*, siendo lo más reciente los *IGBT*, el último salto de tecnología se debe a la microelectrónica, debido a la implementación de circuitos digitales y componentes discretos. Se

aprecia una clasificación mediante topología, donde se hace una semejanza en un filtro Shunt, con un *STATCOM*, ya que éstos eliminan corrientes armónicas, compensan potencia reactiva y balancean corrientes desbalanceadas. Dentro de la misma clasificación se muestra el *UPQC*, donde se considera como el filtro activo ideal, el cual elimina voltaje y corrientes armónicas y es capaz de entregar energía limpia a equipos críticos y propensos a armónicos como computadores y equipo médico. Al final se detalla cómo elegir un filtro activo dependiendo del tipo de compensación a realizar.

La calidad de suministro siempre ha sido un problema en las industrias, es por esto que en [3], se analiza la entrada de los filtros activos en la industria, la cual ha sido de manera paulatina, debido a esto es bueno saber cuáles son las ventajas de las topologías existentes en el mercado de filtros activos, como también rescatar las ventajas que poseen los filtros pasivos. La teoría de funcionamiento de los filtros activos ha existido desde los fines de los años 70, pero gracias a la tecnología existente hoy en día, ha permitido un gran aumento en la frecuencia de conmutación, dispositivos semiconductores de alto voltaje, IGBT; además del desarrollo de la teoría IRP o teoría p-q y la SRF, basado en la estrategia de compensación para VSI PWM. Esto ha permitido un cumplimiento del estándar IEEE 519, resolviendo problemas de factor de desplazamiento, compensación de flicker y desbalance, reducir las distorsiones de voltaje y disminuir las condiciones de resonancia. Lo más rescatable de este trabajo es la muestra de topologías híbridas, las cuales combinan filtros activos y pasivos. Es así como se presenta un filtro híbrido serie, en el cual se utiliza un filtro activo serie y filtro pasivos de armónicas, sintonizadas a la 5ta y 7ta armónica de corriente, con esto se pretende rescatar la principal característica del filtro activo serie, la cual es aislación armónica entre la carga y el PCC. También se puede cambiar el filtro de armónicas por un banco de compensación de factor de potencia, para esto el VSI PWM, utiliza un control SRF modificado, esto permite que el tamaño del banco de compensación se reduzca en tamaño. El otro caso posible es la utilización de filtro paralelo híbrido, en la cual se rescata la principal característica de un filtro activo paralelo, la cual es su capacidad de compensar armónicos, este filtro se puede utilizar con un banco de condensadores, con el fin de compensar el factor de potencia. Aquí se puede apreciar cómo se pueden combinar distintas topologías de filtros con el fin de lograr la mejor relación costo/eficiencia, siendo esto uno de los puntos más fuertes que busca la industria en sus aplicaciones.



### 1.2.2 Análisis, Control y Topologías del UPQC.

Anteriormente se han visto revisiones de los filtros activos, pero no el comportamiento que tiene un *UPQC*, siendo este el principal foco de atención en este trabajo. En [4] se detalla la aplicación del *UPQC*, donde el principal propósito es compensar sag y swell de voltaje en el *PCC*, como también desbalances de este, potencia reactiva, corriente de secuencia negativa, y armónicos. Aquí se trabaja con el modelo básico del *UPQC*, el cual consiste en una celda, además se montó un sistema experimental con el fin de compensar un rectificador de tiristores de 12 pulsos de 20kVA. La estrategia de compensación utilizada se basó en un método combinado de detección de voltaje y corriente. Una parte muy interesante de apreciar en este trabajo es el análisis de flujo instantáneo de potencias activas y reactivas, el cual aclara como el *UPQC* absorbe y compensa potencia.

En [5] se muestra un trabajo basado en un control un poco más específico que el anterior, se detalla el uso del *UPQC* para eliminar distorsiones de corrientes y voltaje, eliminando la potencia reactiva, se utiliza la configuración convencional del *UPQC*. Para lograr lo dicho anteriormente, se utiliza el método trigonométrico de detección de voltajes armónicos y el método de potencias activa y reactiva instantánea, para poder detectar las corrientes armónicas. El primero de éstos se basa en la detección de los componentes fundamentales de voltaje activo y pasivo, para cada fase y luego se realiza una resta de la componente fundamental con el voltaje total. Además también se implementa una estrategia de control con un regulador de histéresis, donde se generan voltajes y corrientes armónicos como referencia para el compensador serie y en el paralelo respectivamente; este método consiste en ir cambiando la polaridad del voltaje de salida. Se puede apreciar que el método tiene resultados aceptables, pero sería bueno apreciar si es posible de implementar este método, debido a la naturaleza del control.

El *UPQC* tiene buenas cualidades que lo hacen ser un filtro activo óptimo, pero no tiene la cualidad de proveer energía eléctrica cuando hay interrupciones, en [6] se propone una nueva configuración de *UPQC*, el cual es conectado a un *DG* a través del enlace *DC* mediante un rectificador. Así, cuando existe una interrupción de voltaje proveniente de la fuente, el compensador Shunt cambia de configuración, pasando de un filtro activo a una *UPS*, lo que permite agregar una función más al *UPQC*.

El *UPQC* desde sus inicios ha cambiado mucho su topología, aquí en [7] se propone una nueva configuración del *UPQC* para media tensión que consiste en la conexión de cada fase mediante varios inversores del tipo puente H. Estos se encuentran aislados mediante un transformador monofásico multivuelta, formando un compensador serie multicelda en el *UPQC* además cada conexión serie realizada posee una función de bypass implementada mediante *IGBT*, en el caso de sobrecorriente en la línea esta puede ser bypassada, mediante el switch *IGBT* o mediante un circuito breaker mecánico. La modulación de los puentes H fue realizada mediante la técnica *SPWM*, la estrategia de control utilizada fue concebida en el método de potencia instantánea basada en la transformación alfa-beta, con el objetivo de detectar componentes de secuencia negativa, secuencia cero y los componentes armónicos de la fuente de voltaje. Se presenta una simulación para una desbalance de voltajes en cada fase, en la cual se aprecia cómo actúa esta nueva estructura de *UPQC*, luego se presenta un setup, el cual no se implementa con los mismos parámetros de simulación, dejando ciertas dudas..

En [8] se presenta una nueva estrategia control donde la creación de los voltajes de referencia para el compensador serie es basada en la teoría de detección de secuencia positiva, ésta es ocupada para generar los voltajes de compensación para el compensador serie en el *UPQC*. La creación de referencias de corriente para el compensador paralelo se utiliza la teoría de componente activo, que se encuentra basada en la detección de componentes tangentes de la corriente de carga, la cual está en fase con el voltaje de carga. Se aprecia que para la detección de la secuencia positiva, se utiliza un bloque simulink del software MATLAB, dejando un cierto grado de incertidumbre si esta “simple” estrategia de control es posible montar en un setup de laboratorio. Es interesante ver la estrategia de control utilizada en el compensador paralelo, en el cual se utiliza la teoría de transformación de Fourier para la detección del primer armónico de la corriente de carga, con esto se permite una detección de la armónica en magnitud y fase, pero también deja un grado de incertidumbre en una posible implementación en un setup de laboratorio, dado que tiene que obtener la componente fundamental de la corriente mediante filtros.

Se ha visto que existe la topología clásica de un *UPQC* que es trifásica-trifásica, pero en [9], se revisan tres diferentes topologías monofásicas, estas son: puente completo, medio puente y *UPQC* de tres piernas, siendo esta última la más llamativa debido a que no es una topología clásica. Se analizan sus respuestas antes perturbaciones de voltaje y cargas no lineales, donde las últimas dos

topologías responden de manera aceptable, considerando que se utilizaron los mismos lazos de control de voltaje y de corriente para los *UPQC*. Se hace notar que para la topología de medio puente se logra el objetivo, pero siendo una opción más económica que el puente completo. La topología de tres piernas, tiene la particularidad que la segunda pierna es compartida entre los compensadores serie y paralelo, pero esta es mayormente utilizada, por el compensador que es elegido como maestro, esto quiere decir que se prioriza el uso de unos de los compensadores, además en su enlace *DC*, se encuentra conectado en paralelo una batería, lo cual da características de *UPS* a esta topología.

En [10] se presenta un análisis del *UPQC* trifásico ante condiciones de sag y swell, con el fin de obtener una noción de los niveles de corrientes, flujos de potencias activa y reactiva en los compensadores serie y paralelo. Bajo este análisis se asume que el factor de potencia en el *PCC* es unitario y que la carga a compensar es lineal del tipo *RL*, se aprecia como el compensador serie solamente maneja la potencia activa del sistema, aportando potencia para el caso de sag o absorbiendo potencia para el caso de swell, además del incremento o disminución de la corriente de la fuente en función de las perturbaciones del voltaje en el *PCC*. Un punto de vista importante que se analizó, es el hecho de que el compensador paralelo no solo aporta con la potencia reactiva de la carga, sino que también controla el voltaje del enlace *DC*, gracias a esto se hace un manejo completo de la potencia activa, ya que si un compensador absorbe potencia el otro la inyecta, con este tipo de estudio se permite cuantificar la cantidad de potencia reactiva que tiene que aportar el compensador paralelo y las corrientes y voltajes que manejará el *UPQC* trifásico, quizás para hacer más riguroso el análisis, faltó un estudio de la región de operación.

Al igual que el trabajo anterior en [11] se revisa el *UPQC* trifásico, pero desde un punto de vista un poco más distinto, planteando una modelación de éste, pero con simplificaciones, como es para el caso de la modelación del filtro de segundo orden del tipo *LC*, el cual se suprime, dado que este filtro tiene ganancia unitaria para la frecuencia fundamental, 50 Hz, ya que el análisis solo se realizará a esta frecuencia. Gracias a este análisis, se presenta un grado de libertad, dado que el *UPQC* presenta tres variables a controlar, las cuales son, el voltaje en la carga, el voltaje en el enlace *DC*, y por último el factor de potencia en el *PCC*; y las entradas en el sistema son 4, las moduladoras de los compensadores serie y paralelo en ejes *dq*. El grado de libertad es aprovechado para minimizar las pérdidas en el *UPQC*, esto se realiza cambiando la fase del voltaje de la carga

con el fin de lograr una menor corriente, en magnitud, generada por el compensador paralelo, gracias a esto, el voltaje generado por el compensador serie debe tener una fase para lograr que la minimización sea válida. Esta optimización es interesante, dado que permite modular con bajos índices de modulación, teniendo presente que el voltaje del enlace  $DC$  es bastante grande, pero viendo desde otro punto de vista, se podría considerar que el voltaje en el enlace  $DC$  está siendo sobredimensionado.

En los trabajos relativos al  $UPQC$  se analiza el  $UPQC$  trifásico, pero en [12] se analiza el  $UPQC$  monofásico desde el punto de vista de la región de operación de éste, el análisis es basado en el planteamiento de las ecuaciones en ejes  $dq$ , el cual tiene la ventaja de tratar variables alternas, como variables continuas, esto se hace desde el hecho que una señal sinusoidal se puede descomponer en seno y coseno. Las ecuaciones planteadas para el análisis corresponden al voltaje en la carga, corriente en el compensador paralelo, voltaje y corriente en el compensador serie, en este último se considera que el filtro  $LC$  es despreciable a frecuencia fundamental dado que por diseño tiene ganancia unitaria a esta frecuencia. Como es de esperarse la región de operación aumenta en función del aumento en el voltaje de enlace  $DC$  y de un mejor factor de potencia en la carga. Como conclusión se determina que la región de operación del  $UPQC$  monofásico dependerá del rango en que opera el voltaje en el  $PCC$ , el voltaje deseado en la carga, el factor de potencia de ésta y el factor de potencia deseado en el  $PCC$ .

El trabajo presentado en [13] es interesante para esta memoria, ya que en éste se analiza el  $UPQC$  monofásico-monofásico multicelda, en el cual se plantean las ecuaciones de este en ejes  $abc$  y son transformadas a  $dq$ , se analiza en  $L.A.$  en un determinado punto de operación para ver su estabilidad. Lo interesante de este trabajo son las guías que se dejan establecidas para el diseño de componentes las cuales son utilizadas en este trabajo. Se plantea una estrategia de control lineal para ambos compensadores viendo en ella la capacidad de modularidad que ésta presenta, con lo cual se aprovecha una característica de los convertidores multicelda, ya que con esto permite que el  $UPQC$  sea utilizado en mayores rangos de potencia y además ante la condición de falla de una de sus celdas, el  $UPQC$  puede seguir trabajando. Por último se aprecia una mejor calidad de las formas de onda debido a la técnica de desfase triangular utilizada, consiguiendo una cancelación armónica, la cual es reflejada mayormente en el voltaje de compensación y en la corriente del compensador paralelo.

### 1.2.3 Teoría IRP.

Se ha visto que la mayoría de los algoritmos de control utilizados para compensar corrientes, voltajes armónicos se basan en el flujo de potencia activa y reactiva, pero que pasa si la interpretación de la teoría, especialmente la teoría *IRP*  $p-q$  utilizada ampliamente para la implementación de algoritmos de control es mal interpretada, esto es revisado en [14] de manera bastante simple, dejando en claro que un simple detalle puede llegar a crear una gran falla, es así como se detalla la verdadera forma de obtener la potencia aparente,  $S$ , ya que las definiciones dadas incluso por la IEEE, no caracterizan la verdadera carga de la fuente de suministro con relación a la pérdida de potencia activa y el factor de potencia verdadero. La obtención de la expresión de la potencia aparente correcta se logró utilizando la teoría de las componentes físicas de corriente.

En [15] se presenta una generalización de la teoría *IRP* en la cual se incluye la limitancia conceptual que esta presenta inicialmente, debido a que solo es completa para sistemas trifásicos sin voltajes ni corrientes de secuencia cero. Esta generalización es válida para sistemas trifásicos balanceados y desbalanceados, sinusoidales y no sinusoidales, con o sin corrientes y voltajes de secuencia cero. Un concepto interesante que se ve es la introducción de vector espacial instantáneo que en éste caso es aplicado a los voltajes y corrientes de línea de un sistema trifásico. Gracias a ésta teoría es posible descomponer la corriente en dos componentes una activa y otra reactiva, una particularidad es que la potencia activa depende de la componente activa de la corriente y la potencia reactiva depende de la componente reactiva de la corriente. Además con la teoría *IRP* es posible compensar la potencia reactiva instantánea, debido a la no utilización de elementos almacenadores de energía. Se analiza el caso de trasladar de ejes de referencia  $abc$  a  $\alpha\beta 0$ , lo que da como resultado, una igualdad de términos tanto en los valores de potencia activa y pasiva, esto mismo sucede para el caso de las corrientes.

La teoría *IRP* es reformulada en [16] con el fin de poder atacar el problema de las corrientes de secuencia cero en sistemas trifásico de cuatro líneas, es así como a la teoría *IRP*  $p-q$ , se le agrega una nueva componente,  $r$ , la cual será la encargada de compensar las corrientes de secuencia cero. Al igual que en [14] la corriente se descompone en este caso en tres elementos,  $I_q$  y  $I_r$ , no contribuye al control de la potencia activa instantánea. Es interesante, ver como se plantean los flujos de potencia activa y reactiva desde los compensadores serie y paralelo del *UPQC*, ya que en base a esto

plantean la estrategia de control, la cual mantiene la potencia promedio en el condensador de enlace en cero.

Se han visto muchos trabajos sobre la teoría *IRP* en [17], se hace un estudio de la teoría convencional Instantaneous Reactive Power (*IRP*) en la cual se destacan ciertas falencias como las siguientes, no es capaz de compensar corrientes armónicas cuando las fuentes de voltajes son ideales, no compensa desbalances, pero a pesar de esto la teoría *IRP* convencional fue utilizada para el diseño de filtros activos. En este paper se plantea una nueva teoría *IRP* para filtros activos trifásicos y sistemas trifásicos de cuatro líneas. Resulta interesante apreciar como ésta estrategia logra el objetivo de compensar corriente armónica, reduce el factor de desplazamiento y compensación de flicker. Esto fue implementado en un compensador paralelo o *FAP*, el control genera referencias de corrientes, las cuales dependen del voltaje de fase de la fuente, en el caso que esta sea distorsionada, la referencia generada es errónea, siendo esto un factor bastante desagradable.

#### 1.2.4 Convertidores Multicelda

Los convertidores multicelda son una solución para aumentar el voltaje de salida de los convertidores, lo cual es mostrado en [18] esto se debe a las limitaciones de voltaje que tienen los semiconductores tradicionales. Se muestra la posibilidad de trabajar con celdas simétricas, para obtener el máximo voltaje de salida con un número mínimo de celdas y de switches; o la posibilidad de trabajar con celdas asimétricas para obtener un voltaje de salida con máxima resolución y con el menor número de celdas. El análisis de este trabajo fue hecho para dos condiciones: condición de uniformidad de los pasos y la condición de modulación de los niveles. Se pone énfasis en la posibilidad de reducir las pérdidas por conmutación, ya que para generar un voltaje multinivel con celdas asimétricas que trabajan a la misma frecuencia de conmutación se generan importantes pérdidas de conmutación e interferencias. Se plantea una expresión para reducir las pérdidas de conmutación para celdas de bajo voltaje, ya que se aprecia la posibilidad de combinar celdas con semiconductores como *GTO-IGBT* o *IGBT-MOSFET*, donde las propiedades de switcheo son distintas. Se puede ver que hay dos caminos para afrontar esto, que los switch sean rápidos y los voltajes de bloqueo bajos; o que éstos sean lentos pero con gran capacidad de conducción. Con esto se generan voltajes multinivel con una celda trabajando con un gran voltaje pero baja frecuencia de

conmutación y celdas medianas y pequeñas, trabajando a velocidades normales y rápidas de conmutación.

En [19] se aprecia un estudio de estrategias de modulación para convertidores multinivel de distintas topologías como las de diodo enclavado, cascada o multicelda, y híbrida o multicelda asimétrica, donde las primeras dos topologías presentan desventajas. Los inversores en cascada para poder manejar altos rangos de potencia necesitan muchos switch para algún nivel de voltaje de salida y para inversores de diodo enclavado, es inapropiado porque es difícil mantener el balance de los voltajes de los condensadores de la barra *DC*. Una alternativa es la topología híbrida ya que integra diferentes tecnologías de semiconductores debido a que se trabaja con distintos nivel *DC* por celda, es por esto que se utilizan tanto a los *IGCT* y *IGBT* aprovechando sus características de voltaje de bloqueo y velocidad de conmutación. Se hace una comparación de técnicas *PWM*, las cuales son *APOD*, *PD* y *PSCPWM*, debido a que las topologías son distintas y las modulaciones también lo son, para determinar cuál es mejor se hará mediante una comparación del espectro del voltaje entre líneas. Al realizar la comparación entre las distintas topologías, se encontró que los inversores de diodo enclavado logran tener un menor *THD* de voltaje entre líneas con una modulación del tipo *PD*, a pesar que los inversores en cascada utilizan de manera natural la modulación *PSCPWM* no logra un buen resultado, dado que para esta modulación el contenido armónico se hace presente desde el doble de la frecuencia de conmutación, además la comparación se hace hasta el armónico 120 siendo solo necesario hasta el armónico 51. Por último se logra ver que el inversor multicelda con modulación *PSCPWM* logra el mismo desempeño que el inversor de diodo enclavado con modulación *PD*, cuando la frecuencia de la portadora es ajustada al mismo número de cambios de switch de la frecuencia fundamental.

Se ha visto hasta ahora que solo hay inversores multicelda para aplicaciones de medianos y grandes voltajes, gracias a la posibilidad de apilar inversores y lograr un voltaje requerido. En [20] se ve otra aplicación, como filtro activo paralelo para la compensación de armónicos y potencia reactiva para una carga no lineal en un sistema de distribución, siendo este el punto clave para la aplicación de inversores en cascada y asimétricos. Debido a los niveles de tensión aplicados a un sistema de distribución es difícil poder implementar un inversor con semiconductores que toleren un gran voltaje de bloqueo, es por esto que aquí se plantea la posibilidad de utilizar semiconductores con distintos voltajes de bloqueo, donde el inversor que trabaje con mayor voltaje en su barra *DC*

conmute a una menor frecuencia y el inversor de menor voltaje a una frecuencia mayor dadas las características de los switch. La relación de sus frecuencias de conmutación es de 1:2 dado que la implementación de los inversores es monofásica, al aplicar la transformada  $dq$  para poder realizar el control se utiliza la transformada monofásica  $dq$ , la cual tiene el problema de necesitar un filtro pasabajo para poder utilizarla, siendo esto un deterioro en el sistema control, ya que agrega una constante de tiempo más al sistema.

### 1.2.5 Static Var Generation y Minimización de *THD*

En [21] se implementa un *ASD* con la topología *NPC* en cual se genera una forma de onda de 5 niveles, la ventaja de esta topología se puede apreciar en la reducción del *THD* del voltaje de salida, bajo *EMI*, y alta eficiencia, ya que al generalizar la topología *NPC* a *N* niveles de convertidores se logra una forma de onda de salida por fase de *N* niveles, además se pueden lograr altos niveles de voltaje sin incluir elementos en serie. El problema que presenta esta topología es el control del voltaje en los condensadores debido a que éstos tienden a sobrecargarse, donde aquí es mejorado, haciendo un control de balance para el caso anteriormente mencionado. Para esto se trabaja en una forma de onda de 5 niveles en las cuales se manejan los ángulos de disparo de las formas de onda cuadrada modificada y además se logra que los semiconductores disparen una vez por ciclo, lo cual baja las pérdidas por conmutación y el *EMI*. Gracias a la configuración rectificador-inversor se logra que los voltajes en los condensadores tiendan a sus valores de referencia, ya que entre ellos se compensan. La disminución del *THD* se hace mediante la reducción de las armónicas quinta y séptima de voltaje, para esto se obtienen los ángulos de disparo de las formas de onda cuadrada modificada que minimicen éstas armónicas.

Siguiendo con los trabajos que minimizan *THD* en [22] se presenta un tipo de inversor para compensación de potencia reactiva, *SVG*, este inversor es compuesto por puentes H los cuales se encuentran conectados en cascada, esta topología presenta las siguientes ventajas: eliminación de un transformador para poder obtener voltajes altos, estructura más simple y para este generador de potencia reactiva en especial, los switch trabajan a la frecuencia fundamental de la red, lo cual reduce drásticamente las pérdidas por conmutación. El voltaje generado por cada puente H es del tipo cuadrado modificado, y para generar este tipo de voltaje, todos los switch conducen siempre  $180^\circ$ , para generar los ángulos de disparo de la forma de onda cuadrada modificada éstos son



calculados de manera off-line para cada índice de modulación, con la función de minimizar los armónicos quinto y séptimo de voltaje. Una salvedad que presenta el control de enlace *DC*, es la poca capacidad dinámica, que quiere decir esto, que no puede hacer cambios bruscos de voltaje, ya que se trata de minimizar el *THD* del voltaje de salida y también se debe a que los ángulos calculados asumen que el voltaje *DC* es el mismo siempre, para finalizar la secuencia de disparo de los semiconductores es rotativa, lo cual asegura que todos los switch tienen el mismo stress.

Después de haber apreciado el funcionamiento de un *SVG* mediante la utilización de inversores puentes H, se revisan las ventajas y desventajas de ésta topología y otras lo cual se presenta en [23], donde una topología compuesta por  $(M-1)/2$  inversores monofásicos del tipo puente H genera una forma de onda de voltaje de *M* niveles, asegurando que sea lo más sinusoidal posible, la ventaja que presenta esta topología, por sobre otras como *NPC*, es la cantidad de diodos que se necesitan para bloquear niveles de voltajes de  $1V_{DC}$ ,  $2V_{DC}$  y  $3V_{DC}$ , ya que para lograr tales niveles de bloqueo es necesario colocar diodos en serie. Para el caso de la topología flying-capacitor, este tiene la ventaja de solucionar el desbalance en los voltajes *DC*, además la capacidad de condensadores es muy grande, y por último para generar un voltaje de *M* niveles se necesitan  $(M-1) \times (M-2) \times (3/2) + (M-1)$  condensadores. La topología propuesta en este trabajo presenta las ventajas de ser una mejor alternativa para aplicaciones altos voltajes, cada switch es conmutado una vez por periodo disminuyendo las pérdidas por conmutación, además la estructura es mediante la conexión en cascada de inversores monofásicos, siendo más fácil el control del voltaje *DC* de cada uno de ellos sin tener problemas de desbalances de voltaje. Para hacer la compensación de potencia reactiva la forma de onda cuadrada modificada de voltaje producida por cada inversor depende de un ángulo de disparo, el cual es calculado en función del índice de modulación del voltaje *DC* de manera off-line, el cual depende del voltaje requerido a la salida del inversor, además la fase de este voltaje también es controlado. Una desventaja es la poca capacidad de respuesta dinámica que tiene el control del voltaje *DC*, debido a que debe permanecer el mayor tiempo posible en un nivel de índice de modulación, para así no cambiar el ángulo de la forma cuadrada de salida, es por esto que el control es más lento y no asimila de manera rápida cambios del tipo escalón para el voltaje *DC*.

Una deficiencia de los *SVG* es la lentitud de su control del voltaje *DC*, en [24] se trabaja con la topología propuesta en base a inversores monofásicos en cascada para lograr un voltaje de salida de *M* niveles, para lo cual se necesitan  $(M-1)/2$  inversores. Los llamados *ASVC* no tienen una buena

respuesta dinámica y es muy lenta debido a que se utilizan inversores de 6 pulsos con cambio de fase, es por esto que el voltaje de salida no puede ser cambiado de manera instantánea, ya que es una proporción del voltaje  $DC$ . También se puede utilizar  $PWM$ , pero las pérdidas por conmutación no son aceptables para aplicaciones de altas potencia. Se ha visto que la respuesta de un  $ASVC$  no puede ser más de 4 a 5 ms para la inyección de potencia reactiva esto se debe a que hay cargas en las líneas de distribución como hornos de arco, para los cuales se requiere una respuesta rápida de inyección de reactivos, como alternativa se podría utilizar  $PWM$  en  $HF$ , pero las pérdidas por conmutación son demasiadas. En este trabajo se presenta un  $SVG$  de 11 niveles con una respuesta dinámica de 1ms, donde la forma de onda de salida de voltaje del inversor es del tipo cuadrada modificada, la cual depende del ángulo de disparo que es calculado de manera off-line para cada índice de modulación con la función de reducir los armónicos. La compensación de reactivos es lograda mediante desfase del voltaje de salida del  $SVG$  en función del grado de compensación necesario. Para lograr una rápida respuesta fue necesaria para la implementación de un desacoplador en el esquema de control, el cual es implementado con variables transformadas en ejes  $dq$ . El problema de este esquema de control es la dependencia hacia la impedancia  $AC$  que ve el  $SVG$ , ya que al ir cambiando sus valores, el control se deteriora.

### 1.3 Hipótesis de Trabajo

Las hipótesis en este trabajo son las siguientes:

- Es posible modelar distintas topologías de UPQC multiceldas en ejes rotatorios  $dq$  con diferentes voltajes en sus enlaces  $DC$ .
- Es posible encontrar una relación entre los voltajes de enlace  $DC$  de cada celda, para encontrar un  $THD$  mínimo en la tensión de salida.
- Las pérdidas por conmutación se reducirán debido a que se utiliza una forma de onda cuadrada modificada, teniendo una frecuencia de conmutación de 150 [Hz] por celda.
- Es posible diseñar una estrategia de control que permita mantener constante el voltaje de enlace  $DC$  de cada celda, además de asegurar que la razón entre éstos permitirá mantener el  $THD$  mínimo en el voltaje compuesto por la suma del voltaje a la salida de cada inversor del compensador paralelo.

## 1.4 Objetivos

### 1.4.1 Objetivo General

Encontrar una relación entre los distintos voltajes de enlace *DC* de cada celda que compone un UPQC, de manera de obtener una forma de onda de voltaje con *THD* mínimo y diseñar un esquema de control que asegure *THD* mínimo.

### 1.4.2 Objetivos Específicos

- Proponer una topología de UPQC multicelda, que tenga mejor desempeño, que la clásica topología de 6 switches.
- Proponer una estrategia de control lineal para el UPQC multicelda.
- Evaluar la estrategia de control en L.C mediante simulación.

## 1.5 Alcances y Limitaciones

A continuación se indican algunos alcances y limitaciones en este trabajo.

- Se hace un análisis matemático del modelo del UPQC, en ejes *abc*, como también en ejes *dq* para la componente fundamental.
- Los convertidores para los compensadores serie y paralelo, de cada celda, son del tipo fuente de voltaje, conectados en un enlace *DC* común.
- Se analizaran perturbaciones del tipo sag/swell.
- Los switches son considerados ideales.
- La modulación a utilizar es SPWM en el compensador serie.
- Las salidas de nuestro sistema son el factor de potencia en el PCC, el voltaje en los enlaces *DC*, el ángulo entre el voltaje de carga y PCC, y finalmente el valor RMS del voltaje en la carga.
- Para el análisis matemático, se considera una red balanceada y una carga lineal del tipo RL.

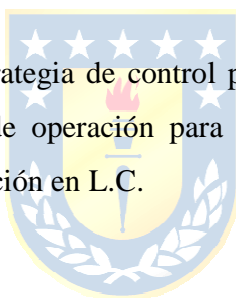
## 1.6 Temario y Metodología

En la presente memoria, la cual se divide en seis capítulos, primeramente se realizo una revisión bibliográfica, de los temas referentes a UPQC, SVG, Optimización de *THD*, para así poder apreciar en que estados se encuentran los temas enunciados anteriormente.

Luego se procedió a realizar una modelación de las distintas topologías UPQC multicelda realizables, mediante la utilización de convertidores trifásicos y/o monofásicos, con el fin de poder obtener simulaciones en L.A. y ver la factibilidad de modelación de estas topologías.

Después de haber realizado la modelación de las distintas topologías, se elige la que tenga un mejor desempeño, la cual es la topología UPQC multicelda monofásica-monofásica, de ella se desglosa los requerimientos de diseño de componentes y también la técnica de modulación utilizada en cada compensador.

Para finalizar se propone la estrategia de control para los compensadores serie y paralelo, como también un análisis de región de operación para el compensador serie, lo anteriormente descrito es contrastado mediante simulación en L.C.



## Capítulo 2 Topologías de UPQC Trifásico

### 2.1 Introducción

Los filtros activos son unas de las soluciones para afrontar los problemas de calidad de suministro eléctrico, es por esto que existen diversas topologías para atacar cada problema. El *UPQC* trifásico se presenta como una integración de compensadores serie y paralelo, teniendo como característica particular el hecho de compartir el enlace *DC* entre los compensadores, lo cual es conocido como conexión *back to back*. Esto permite el manejo del flujo de potencia ante eventos del tipo Sag o Swell.

El *UPQC* trifásico es una herramienta válida para afrontar los problemas de calidad de suministro eléctrico. Este dispositivo se conecta entre el *PCC* y la carga, debido al tipo de conexión el *UPQC* no debe consumir potencia activa porque aportaría pérdidas en el sistema, pero esto no es posible debido a que todo equipo tiene pérdidas. Para poder simular las pérdidas del *UPQC* que son pequeñas, se colocan resistencias en el filtro *L* de primer orden, el cual se utiliza en el compensador paralelo, y en el caso del compensador serie la resistencia es ubicada en el filtro *LC* de segundo orden, esto se aprecia en la figura 2.1

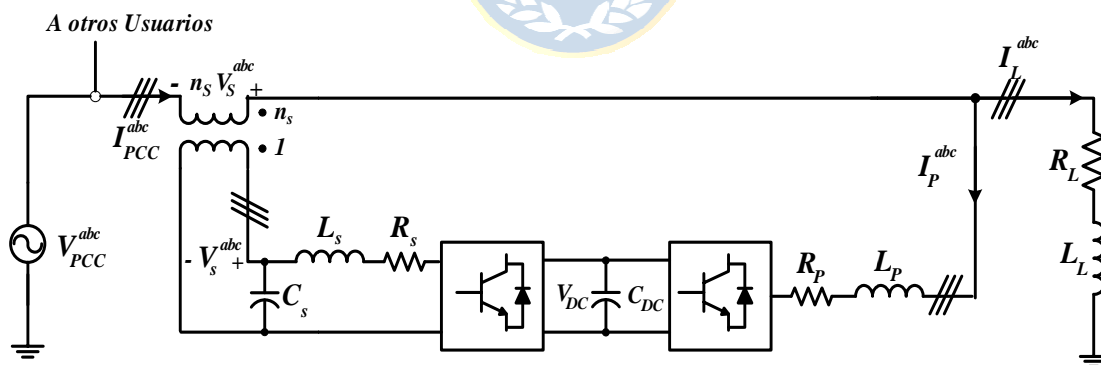


Figura 2.1 UPQC Trifásico.

El *UPQC* es capaz de mitigar los problemas asociados al voltaje en el *PCC*, como son los sag y swell, debido a que el *UPQC* trifásico tiene la capacidad de aportar un voltaje, de manera de poder compensar la falla de la red por un margen de tiempo, el cual dependerá netamente de la región de operación del compensador serie y del diseño del condensador del enlace *DC*. Con esto se permite que la carga reciba un voltaje sin percibir las perturbaciones de voltaje de la red.

La otra capacidad del *UPQC* trifásico, es la posibilidad de poder compensar potencia reactiva y corrientes armónicas. Lo descrito anteriormente solo existirá en función de la característica de la carga, si es una carga lineal del tipo RL solo se necesitará la compensación de potencia reactiva, en el caso de una carga no lineal como un rectificador de 6 pulsos se deberá compensar corrientes armónicas, las cuales son  $n \pm 1$  armónicas, donde  $n$  es la cantidad de pulsos del rectificador, ya que el factor de desplazamiento de este equipo es cercano a uno. Como se puede ver la carga dará la característica de corriente en la red, inyectando armónicos y/o potencia reactiva. La potencia reactiva requerida por la carga debe ser suministrada por la red, trayendo como consecuencia un deterioro del factor de potencia, específicamente del factor de desplazamiento. Es aquí donde entra la utilidad del *UPQC* trifásico, el cual será el encargado de proveer esta potencia reactiva, gracias a esto, el factor de potencia de la carga ante la red es mejorado, mostrando a la carga casi resistiva, esto dependerá mayormente del factor de potencia requerido en el *PCC*. El otro caso es cuando el *UPQC* inyecta armónicas en contrafase a las generadas por la carga de manera tal de lograr una cancelación de armónicas y obtener como resultado, que una carga no lineal, se vea lineal o cercanamente lineal.

El *UPQC* trifásico a pesar de lo anteriormente descrito puede presentar limitaciones, esto se debe a la capacidad de potencia en la cual se podrá desempeñar. Una alternativa que se presenta es la utilización de convertidores multicelda para ambos compensadores del *UPQC*, con esto se logra repartir la corriente del *PCC*,  $I_{PCC}$ , entre las celdas del compensador serie, para el caso del compensador paralelo se puede dividir el voltaje de la carga en las celdas, y por último se agrega la característica de modularidad al *UPQC Multicelda*.

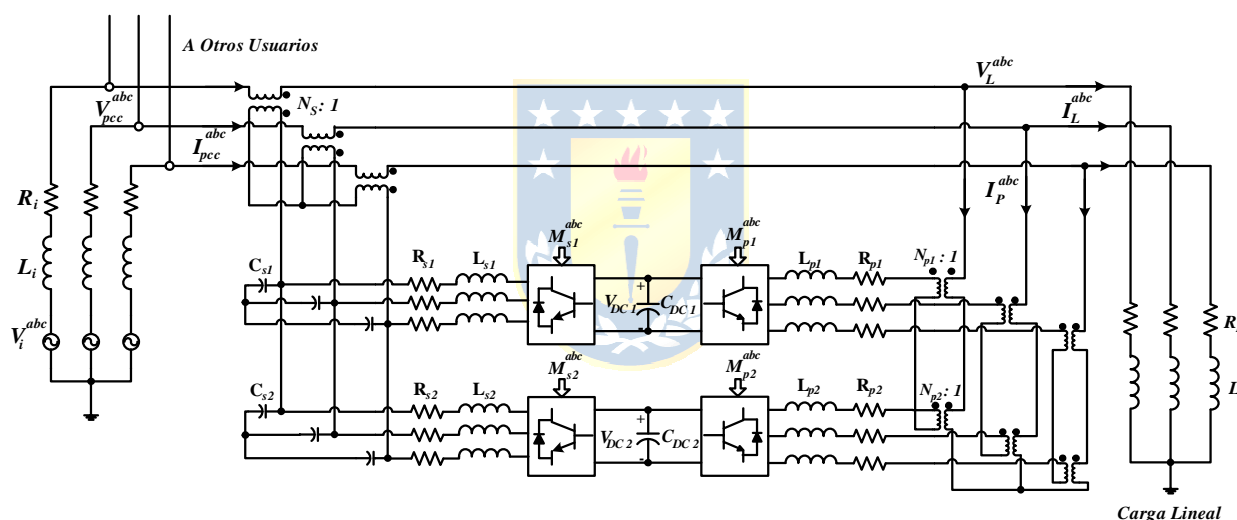
Lo descrito anteriormente, será mostrado en el presente capítulo, en el cual se plantea la posibilidad de realizar la modelación de las distintas topologías de un *UPQC Multicelda* basado en celdas asimétricas.

## 2.2 UPQC basado en Celdas Trifásicas-Trifásicas.

La primera topología propuesta es la de celdas trifásicas-trifásicas que se muestra en la figura 2.2, donde la compensación se realiza utilizando compensadores trifásicos, con enlace DC compartido.

### 2.2.1 Topología.

Esta topología consiste en dos celdas trifásicas-trifásicas. En el lado del compensador paralelo se aprecia que la conexión entre las celdas es serie, con esto se logra repartir el voltaje de la carga entre las celdas, donde la conexión entre los transformadores es mediante la configuración estrella. Se puede apreciar, que si la razón de vueltas de los transformadores es igual, la corriente generada por cada celda del compensador paralelo, será la misma



**Figura 2.2 UPQC Trifásico-Trifásico Multicelda.**

Para el compensador serie la conexión hacia la red se realiza mediante transformadores en conexión estrella, los cuales son los encargados de reflejar el voltaje de compensación generado, para así poder aportar con el voltaje necesario para mantener constante el voltaje para la carga en los casos de sag y swell.

La conexión de las celdas entre los compensadores serie es en paralelo, permitiendo repartir la corriente  $I_{PCC}^{abc}$  entre ellas, con lo cual se logra poder abarcar cargas de mayor potencia.

### 2.2.2 Modelación.

Viendo la figura 2.2, y estableciendo ecuaciones mediante ley de nodos de corrientes y de mallas de voltajes de Kirchoff se escriben las ecuaciones para el sistema trifásico en ejes  $abc$ , asumiendo que este sistema es balanceado.

$$\frac{d\mathbf{i}_L^{abc}}{dt} = \frac{1}{L_L} (\mathbf{v}_{pcc}^{abc} + n_s \mathbf{v}_s^{abc} - R_L \mathbf{i}_L^{abc})$$

$$\frac{dv_{dc}^i}{dt} = \frac{1}{C_{dc}^i} \left( \frac{\mathbf{i}_p^{abc,i} \mathbf{m}_p^{abc,i}}{n_p^i} - \mathbf{i}_s^{abc,i} \mathbf{m}_s^{abc,i} \right)$$

$$\frac{d\mathbf{i}_p^{abc,i}}{dt} = \frac{1}{L_p^i} (k_i n_p^{i,2} (\mathbf{v}_{pcc}^{abc} + \mathbf{v}_s^{abc} n_s) - R_p^i \mathbf{i}_p^{abc,i} - n_p^i v_{dc}^i \mathbf{m}_p^{abc,i} G_{ac}) \quad (2.1)$$

$$\frac{d\mathbf{i}_s^{abc,i}}{dt} = \frac{1}{L_s^i} (-\mathbf{v}_s^{abc} - R_s^i \mathbf{i}_s^{abc,i} + v_{dc}^i \mathbf{m}_s^{abc,i} G_{ac})$$

$$\frac{d\mathbf{v}_s^{abc}}{dt} = \frac{1}{2C_s} [\mathbf{i}_s^{abc,1} + \mathbf{i}_s^{abc,2} - n_s (\mathbf{i}_L^{abc} + \mathbf{i}_p^{abc})]$$

Donde:

$\mathbf{i}_L^{abc}$  : Corriente en la Carga.

$\mathbf{i}_s^{abc,i}$  : Corriente Compensador Serie.

$\mathbf{i}_p^{abc,i}$  : Corriente Compensador Paralelo.

$\mathbf{m}_s^{abc,i}$  : Moduladora Compensador Serie.

$\mathbf{m}_p^{abc,i}$  : Moduladora Compensador Paralelo.

$\mathbf{v}_{pcc}^{abc}$  : Voltaje en el PCC.

$\mathbf{v}_s^{abc}$  : Voltaje Secundario Transformador.

$v_{dc}^i$  : Voltaje del Condensador de Enlace  $DC$ .

$k_i$  : Porcentaje de Voltaje de Carga que cae en la celda  $i$ .

Se puede apreciar que el superíndice “ $i$ ”, denota el número de la celda.



Como el sistema mostrado en la figura 2.2 es balanceado se procede a realizar una transformación de coordenadas de  $abc$  a ejes  $dq$ , esto se realiza tomando las ecuaciones dadas en (2.1). Esta transformación permite traspasar variables sinusoidales a variables continuas, gracias a esto será posible aplicar estrategias de control clásico, como por ejemplo, control PI. Esta transformación se hace tomando como referencia de sincronismo el voltaje en el  $PCC$ .

$$\frac{di_L^{dq}}{dt} = -\omega i_L^{dq} + \frac{1}{L_L} (v_{pcc}^{dq} + n_s v_s^{dq} - R_L i_L^{dq})$$

$$\frac{dv_{dc}^i}{dt} = \frac{1}{C_{dc}^i} \left( \frac{i_p^d m_p^{d,i} + i_p^q m_p^{q,i}}{n_p^i} - i_s^{d,i} m_s^{d,i} + i_s^{q,i} m_s^{q,i} \right)$$

$$\frac{di_p^{dq,i}}{dt} = -\omega i_p^{dq,i} + \frac{1}{L_p^i} (k_i n_p^{i^2} (v_{pcc}^{dq} + v_s^{dq} n_s) - R_p^i i_p^{dq,i} - n_p^i v_{dc}^i m_p^{dq,i} G_{ac}) \quad (2.2)$$

$$\frac{di_s^{dq,i}}{dt} = -\omega i_s^{dq,i} + \frac{1}{L_s^i} (-v_s^{dq} - R_s^i i_s^{dq,i} + v_{dc}^i m_s^{dq,i} G_{ac})$$

$$\frac{dv_s^{dq}}{dt} = -\omega v_s^{dq} + \frac{1}{C_s} [i_s^{dq,1} + i_s^{dq,2} - n_s (i_L^{dq} + i_p^{dq})]$$

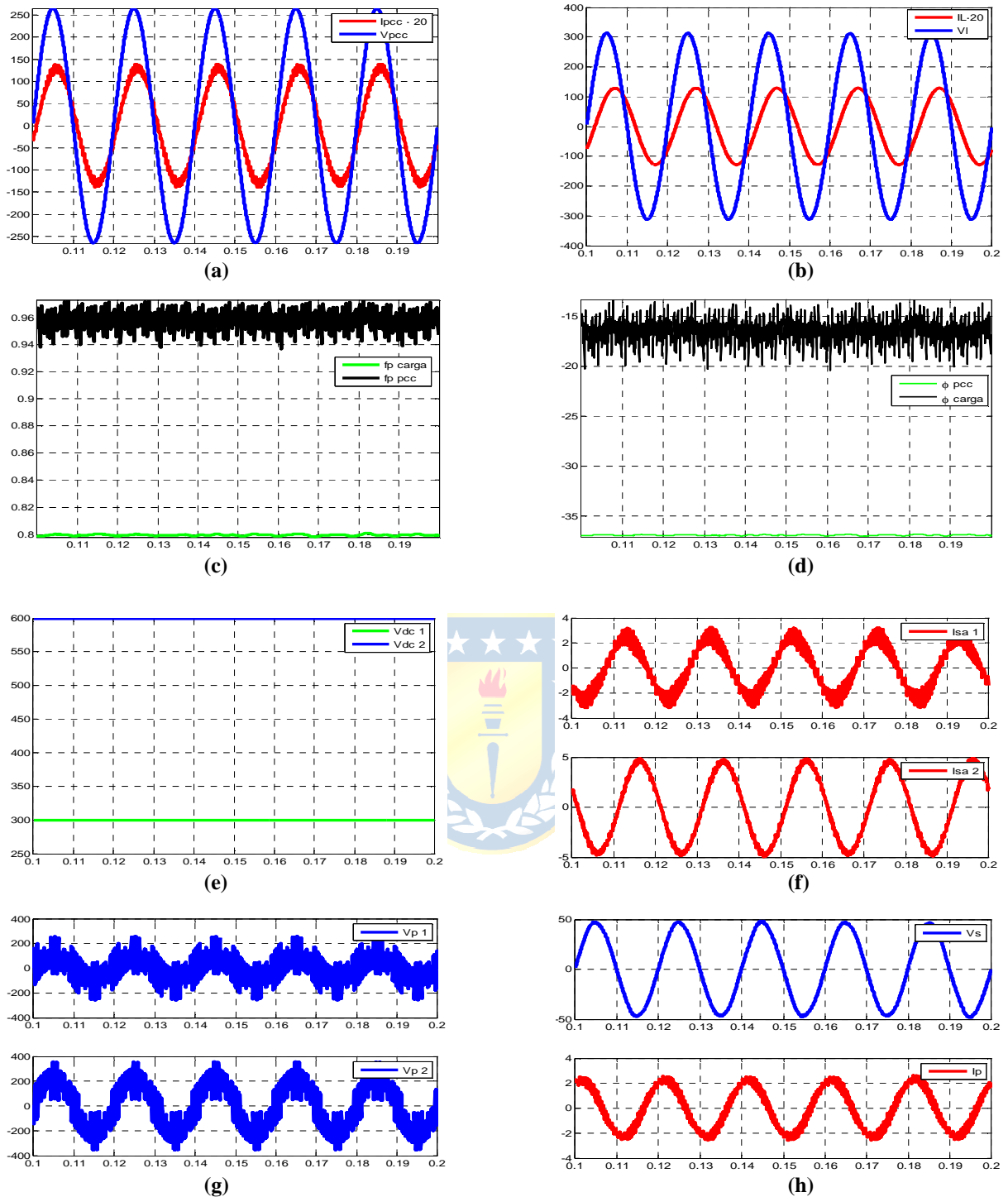
Con las ecuaciones dadas por (2.2) y las condiciones de la carga y perturbaciones del sistema, ya se puede obtener los valores de las variables de estado y entradas del sistema en L.A., lo cual es presentado en el siguiente ítem.

### 2.2.3 Simulación

Para decir que el modelo obtenido en (2.1) y el transformado a ejes  $dq$  (2.2), es válido, es necesario realizar una simulación para poder obtener las formas de onda más importantes, las cuales son mostradas en la figura 2.3, la simulación fue realizada en el software PSIM, y la obtención de los valores en L.A. se realizó mediante el software MathCad, los parámetros utilizados, se muestran en la tabla 2.1.

**Tabla 2.1 Parámetros de Simulación UPQC Trifásico-Trifásico.**

Símbolo	Cantidad	Valor	Impedancia[ $\Omega$ ]	P.U
$V_{PCC}$	Voltaje de fase en la fuente	187[V]	-	0.85
$f_s$	Frecuencia de la fuente de voltaje	50[Hz]	-	-
$f_{PCC}$	Factor de potencia PCC	0.96(i)	-	-
<i>Compensador Serie</i>				
$L_s$	Inductancia Serie	20[mH]	6.28	0.13
$C_s$	Condensador Serie	100[uF]	31.83	0.66
$R_s$	Resistencia Serie	1[ $\Omega$ ]	1	0.021
$n_p$	Nº Vueltas Primario Trafo	1	-	-
$n_s$	Nº Vueltas SecundarioTrafo	1	-	-
$f_{cs}$	Frecuencia de Conmutación	1050[Hz]	-	-
$\alpha$	Fase de Voltaje $V_s$ , alfa	0°	-	-
<i>Compensador Paralelo</i>				
$C_{dc1}$	Condensador DC enlace 1	50[mF]	0.064	0.0013
$C_{dc2}$	Condensador DC enlace 2	50[mF]	0.064	0.0013
$V_{dc1}$	Voltaje DC Enlace 1	300[V]	-	1.36
$V_{dc2}$	Voltaje DC Enlace 2	600[V]	-	2.73
$R_p$	Resistencia	1[ $\Omega$ ]	1	0.021
$L_p$	Inductancia	30[mH]	9.43	0.19
$n_{p1}$	Nº Vueltas Primario Trafo Celda 1	1	-	-
$n_{s1}$	Nº Vueltas SecundarioTrafo Celda 1	1	-	-
$n_{p2}$	Nº Vueltas Primario Trafo Celda 2	1	-	-
$n_{s2}$	Nº Vueltas Secundario Trafo Celda 2	1	-	-
$f_{cp}$	Frecuencia de Conmutación	1050[Hz]	-	-
<i>Carga Lineal</i>				
$V_L$	Voltaje de fase en la Carga	220[V]	-	1
$R_L$	Resistencia de Carga	39.04[ $\Omega$ ]	39.04	0.8
$L_L$	Inductancia de Carga	92.44[mH]	29.04	0.6
$P_L$	Potencia Activa	2.4[kW]	-	-
$f_{PL}$	Factor de Potencia	0.8(i)	-	-



**Figura 2.3 Formas de Onda UPQC Trifásico-Trifásico.**

- (a) Voltaje en el PCC,  $v_{pcc}^a$ , y Corriente de línea PCC,  $i_{pcc}^a$  ; (b) Voltaje de Carga  $v_l^a$ , y Corriente de carga  $i_l^a$   
 (c) Factor de potencia en el PCC, y Factor de Potencia en la Carga; (d) Angulo en el PCC, Angulo en la Carga.  
 (e) Voltaje de Enlace DC celdas 1 y 2 de la fase A; (f) Corriente Compensador Serie celdas 1 y 2 de la fase A.  
 (g) Voltaje Compensador Paralelo celdas 1 y 2 de la fase A;  
 (h) Voltaje Inyectado Serie  $v_s^a$ , Corriente Compensador Paralelo  $i_p^a$ .

El tipo de modulación utilizada es *SPWM* para el caso de convertidores trifásicos, es por esto que la frecuencia de conmutación debe ser impar, 21 veces la frecuencia fundamental, debido a la característica multicelda del *UPQC* se utilizó un desfase de la triangular, carrier, llamado Phase Shifted, con esto el desfase en la triangular en convertidores trifásicos es igual a  $360/n_c$ , donde  $n_c$ , es el número de celdas, en este caso son 2 por lo tanto el desfase de la triangular es de  $180^\circ$ . Como consecuencia de este tipo de modulación, la frecuencia real de conmutación es de 2 veces la escogida, para este caso es de 2.1 [kHz], el cual se ve reflejado en  $v_s^{abc}$ , mejorando su contenido armónico.

**Tabla 2.2 Moduladoras UPQC Trifásico-Trifásico**

Símbolo	Cantidad	Valor
$m_{s1}$	Módulo Moduladora Comp. Serie 1	0.311
$\phi_{s1}$	Fase Moduladora Comp. Serie 1, fase a	$5.627^\circ$
$m_{s2}$	Módulo Moduladora Comp. Serie 2	0.172
$\phi_{s2}$	Fase Moduladora Comp. Serie 2, fase a	$6.931^\circ$
$m_{p1}$	Módulo Moduladora Comp. Paralelo 1	0.766
$\phi_{p1}$	Fase Moduladora Comp. Paralelo 1, fase a	$-4.276^\circ$
$m_{p2}$	Módulo Moduladora Comp. Paralelo 2	0.735
$\phi_{p2}$	Fase Moduladora Comp. Paralelo 2, fase a	$-2.226^\circ$

Como se puede apreciar de la tabla 2.2 las moduladoras no se encuentran en sobremodulación ya que su modulo no es mayor que 1, como es de esperarse los mayores valores de las moduladoras se encuentran en la celda 1, debido a su menor tensión en el enlace *DC*. Para la generación de las moduladoras, solo se obtuvo la moduladora para la fase a para cada celda, y para las fases b y c, se procedió a desfasar la señal generada para la fase a en  $\pm 120^\circ$ .

De la figura 2.3.(a) y 2.3.(b) se aprecia que el UPQC Trifásico-Trifásico es capaz de compensar sag, ya que el voltaje de la carga tiene un peak de 311 [V] y se mantiene constante, mientras que el voltaje peak en el PCC es de 265 [V], el voltaje inyectado por el UPQC,  $v_s$ , se aprecia en la figura 2.3.(h).

El UPQC Trifásico-Trifásico es capaz de compensar potencia reactiva lo cual se aprecia en las figura 2.3.(c), donde corrige el factor de potencia de la carga, el cual es de 0.8 (i) a 0.96 (i), para apreciar la naturaleza inductiva de la carga y del ángulo deseado en el PCC estos se muestran en figura 2.3.(d).

## 2.3 UPQC basado en Celdas Trifásicas-Monofásicas.

La segunda topología propuesta es la que se ve en la figura 2.4.(a), en la cual se presenta el UPQC con celdas trifásicas-monofásicas, donde la compensación de sag y swell se harán mediante compensadores serie trifásicos y la compensación de potencia reactiva se realizará mediante compensadores paralelos monofásicos.

### 2.3.1 Topología

En esta topología cada celda está compuesta, por un compensador serie trifásico y un compensador paralelo monofásico, como se muestra en la figura 2.4.(b).

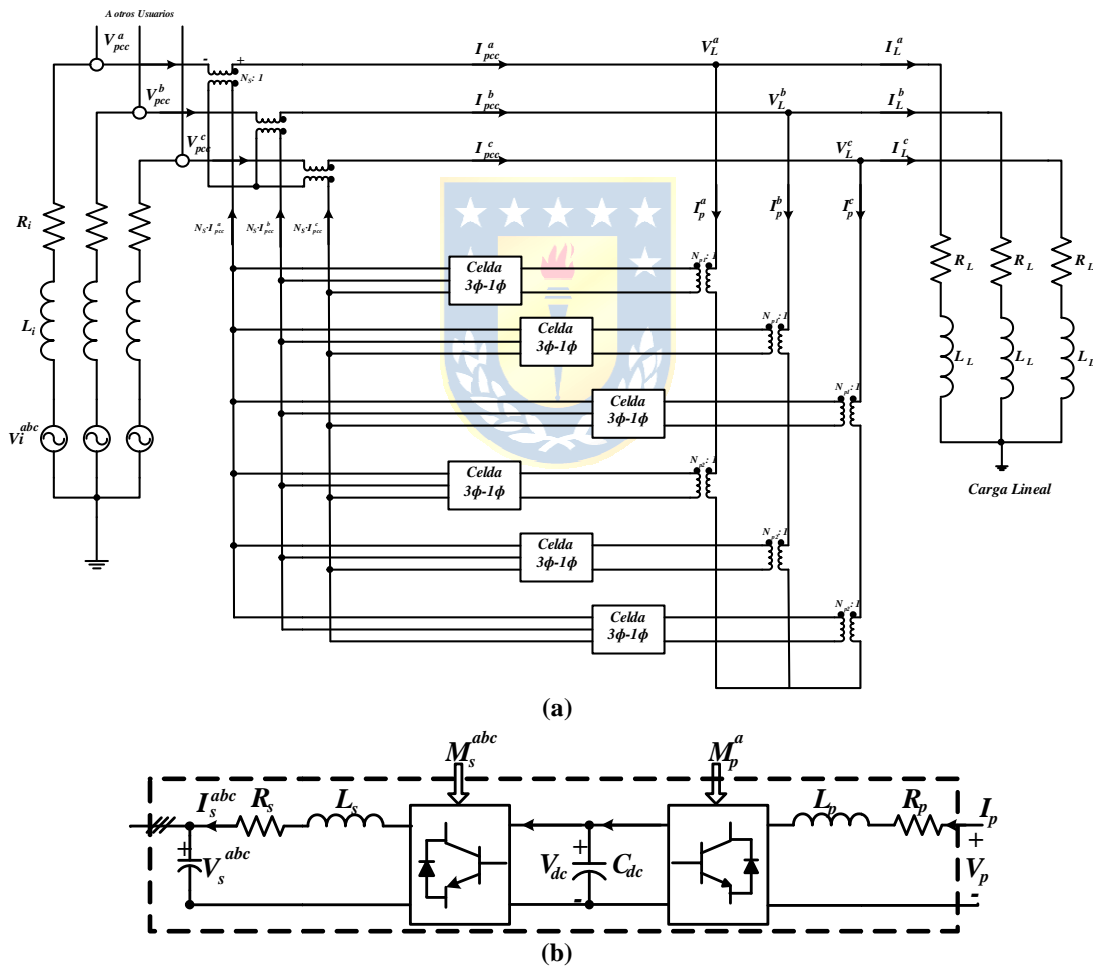


Figura 2.4 UPQC Trifásico-Monofásico Multicelda.

(a) Topología UPQC Trifásico – Monofásico (b) Celda Trifásica-Monofásica.

El compensador serie está compuesto por un convertidor de 6 switch y un filtro LC a su salida formando una celda, las cuales se encuentran conectadas entre sí de forma paralela, con esto el voltaje  $v_s$  es igual para cada convertidor. El voltaje  $v_s$  es reflejado por los transformadores, los cuales son los encargados de aportar el voltaje generado por las celdas en caso de sag o de absorber voltaje cuando se produce un swell.

Cada celda del compensador paralelo se encuentra compuesta por inversores del tipo puente H, un filtro del tipo L y un transformador monofásico, además estas celdas se encuentran conectadas mediante conexión serie, gracias a esto el voltaje de la carga se reparte entre éstas. La corriente generada para poder compensar potencia reactiva es la misma en cada compensador paralelo, si la razón de vueltas de los transformadores es igual.

### 2.3.2 Modelación

Viendo la figura 2.4.(a). se procede a plantear las ecuaciones que modelan al sistema, planteando ley de nodos de corriente y de mallas de voltaje, las cuales se presentan a continuación.

$$\begin{aligned}
 \frac{di_L^a}{dt} &= \frac{1}{L_L} (v_{pcc}^a + n_s v_s^a - R_L i_L^a) \\
 \frac{dv_{dc}^i}{dt} &= \frac{1}{C_{dc}^i} \left( \frac{i_p^a m_p^{a,i}}{n_p^i} - 3i_s^i m_s^{a,i} \right) \\
 \frac{di_p^{a,i}}{dt} &= \frac{1}{L_p^i} (k_i n_p^{i,2} (v_{pcc}^a + v_s^a \cdot n_s) - R_p^i i_p^{a,i} - n_p^i v_{dc}^i m_p^{a,i} G_{ac}) \\
 \frac{di_s^{a,i}}{dt} &= \frac{1}{L_s^i} (-v_s^a - R_s^i i_s^{a,i} + v_{dc}^i m_s^{a,i} G_{ac}) \\
 \frac{dv_s^a}{dt} &= \frac{1}{6C_s} [i_s^{a,1} + i_s^{a,4} - n_s \cdot (i_L^a + i_p^a)]
 \end{aligned} \tag{2.3}$$

Donde:

- $i_L^a$  : Corriente en la Carga fase a.
- $i_s^a$  : Corriente Compensador Serie fase a.
- $i_p^a$  : Corriente Compensador Paralelo fase a.
- $m_s^{a,i}$  : Moduladora Compensador Serie fase a, celda i.
- $m_p^{a,i}$  : Moduladora Compensador Paralelo fase a, celda i.
- $v_{pcc}^a$  : Voltaje en el PCC fase a.
- $v_s^a$  : Voltaje Secundario Transformador fase a.
- $v_{dc}^i$  : Voltaje del Condensador de Enlace DC.
- $k_i$  : Porcentaje de Voltaje de Carga que cae en la celda i.

Las ecuaciones obtenidas corresponden al sistema mostrado en la figura 2.4.(a), debido a que el sistema es trifásico y balanceado éste se puede descomponer de manera monofásica como se aprecia en (2.3), y trabajar con una sola fase, luego se procede a transformar a ejes dq éstas ecuaciones.

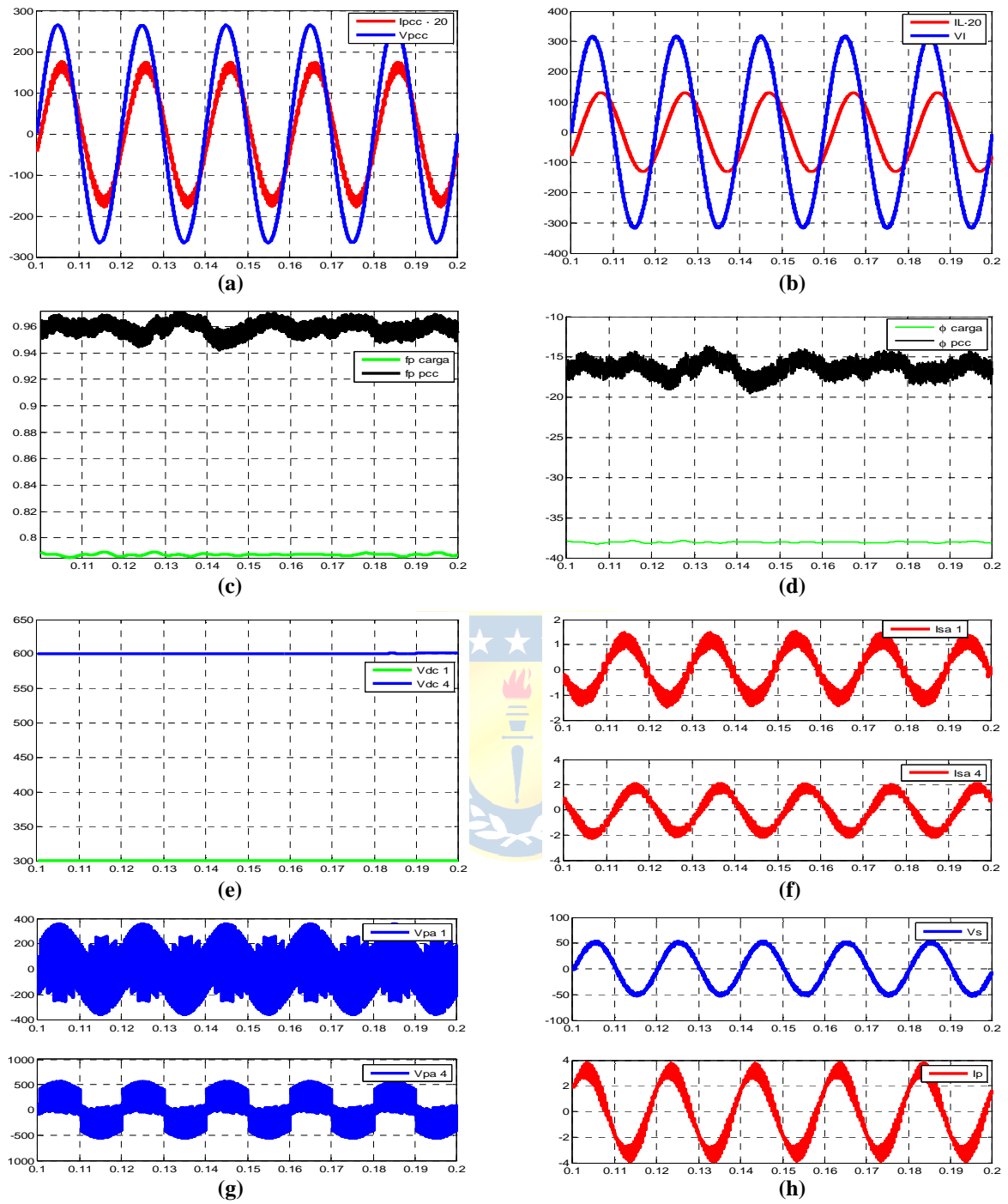
$$\begin{aligned} \frac{di_L^{dq}}{dt} &= -\omega i_L^{dq} + \frac{1}{L_L} (v_{pcc}^{dq} + n_s v_s^{dq} - R_L i_L^{dq}) \\ \frac{dv_{dc}^i}{dt} &= \frac{1}{2C_{dc}^i} \left( \frac{i_p^d m_p^{d,i} + i_p^q m_p^{q,i}}{n_p^i} - 3(i_s^{d,i} m_s^{d,i} + i_s^{q,i} m_s^{q,i}) \right) \\ \frac{di_p^{dq,i}}{dt} &= -\omega i_p^{dq,i} + \frac{1}{L_p^i} \left( k_i n_p^{i,2} (v_{pcc}^{dq} + v_s^{dq} n_s) - R_p^i i_p^{dq,i} - n_p^i v_{dc}^i m_p^{dq,i} G_{ac} \right) \\ \frac{di_s^{dq,i}}{dt} &= -\omega i_s^{dq,i} + \frac{1}{L_s^i} \left( -v_s^{dq} - R_s^i i_s^{dq,i} + v_{dc}^i m_s^{dq,i} G_{ac} \right) \\ \frac{dv_s^{dq}}{dt} &= -\omega v_s^{dq} + \frac{1}{2C_s} \left[ \frac{2(i_s^{dq,1} + i_s^{dq,4})}{n_c} - n_s (i_L^{dq} + i_p^{dq}) \right] \end{aligned} \quad (2.4)$$

La segunda ecuación de (2.4), se aprecia la característica monofásica del compensador serie, es por esto que aparece un factor de 3/2. En la última ecuación, el término que representa a las corrientes de los compensadores serie, se encuentra amplificado por un factor de 2/n<sub>c</sub>, esto se debe a que las celdas que trabajan fase a, celdas 1 y 4, aporta un 1/3 de la corriente total de la fase a.

Ya con las ecuaciones obtenidas en ejes dq, se procede a obtener las formas de ondas principales.

### 2.3.3 Simulación

En esta simulación se muestran valores en L.A. de la topología mostrada en la figura 2.4.(a), los parámetros de simulación son los mostrados en la tabla 2.1, con la salvedad, de que la frecuencia de conmutación de los compensadores monofásicos es un múltiplo par de la frecuencia fundamental, es por esto que se eligió una frecuencia de 1[kHz]. La técnica de modulación utilizada es la SPWM con desplazamiento de carrier, Phase Shifted, para el caso monofásico el desplazamiento es de 180/n<sub>c</sub>, donde n<sub>c</sub> es la cantidad de celdas, dado que la cantidad de celdas es de 2 por fase el desplazamiento es de 90°, para el caso trifásico la cantidad de celdas por fase es de 6, por lo tanto el desfase es de 60°.



**Figura 2.5 Formas de Onda UPQC Trifásico-Monofásico Multicelda.**

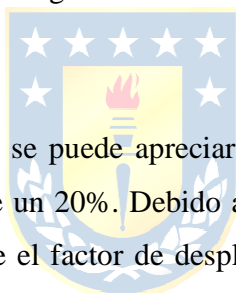
- (a) Voltaje en el PCC  $v_{PCC}^a$ , y Corriente de línea PCC  $i_{PCC}^a$ ; (b) Voltaje de Carga  $v_L^a$ , y Corriente de carga  $i_L^a$   
 (c) Factor de potencia en el PCC, y Factor de Potencia en la Carga; (d) Angulo en el PCC, y Angulo en la Carga.  
 (e) Voltaje de Enlace DC celdas 1 y 4 de la fase A; (f) Corriente Compensador Serie celdas 1 y 4 de la fase A.  
 (g) Voltaje Compensador Paralelo celdas 1 y 4 de la fase A;  
 (h) Voltaje Inyectado Serie  $v_s^a$ , Corriente Compensador Paralelo  $i_p^a$ .



**Tabla 2.3 Moduladoras UPQC Trifásico-Monofásico**

Símbolo	Cantidad	Valor
$m_{s1}$	Módulo Moduladora Comp. Serie 1	0.294
$\phi_{s1}$	Fase Moduladora Comp. Serie 1, fase a	4.428°
$m_{s2}$	Módulo Moduladora Comp. Serie 2	0.162
$\phi_{s2}$	Fase Moduladora Comp. Serie 2, fase a	3.3°
$m_{p1}$	Módulo Moduladora Comp. Paralelo 1	0.372
$\phi_{p1}$	Fase Moduladora Comp. Paralelo 1, fase a	-8.996
$m_{p2}$	Módulo Moduladora Comp. Paralelo 2	0.361
$\phi_{p2}$	Fase Moduladora Comp. Paralelo 2, fase a	-4.621

Las moduladoras del compensador serie trifásico son cercanas las del compensador serie monofásico, esto se debe a que las moduladoras se obtienen mediante un método numérico de aproximación del programa MathCad. Para el caso de las moduladoras del compensador paralelo monofásico podemos apreciar que son la mitad del valor de las moduladoras del compensador paralelo trifásico, esto se debe al valor de la ganancia AC utilizada en la técnica de modulación SPWM, para el caso trifásico se utiliza una ganancia de 0.5, mientras que en el caso monofásico es de 1.



De las figuras 2.5 (a) y 2.5 (b), se puede apreciar que el UPQC Trifásico-Monofásico, es capaz de compensar sag en este caso de un 20%. Debido a la naturaleza lineal de la carga, solo se compensa potencia reactiva y se corrige el factor de desplazamiento, donde la topología abordada actualmente es capaz de realizar, esto se aprecia en la figuras 2.5.(c) donde se corrige el factor de potencia de la carga, de 0.8(i), a 0.96(i), en el PCC; en la figura 2.5.(d), se distingue la naturaleza inductiva tanto de la carga, como del factor de potencia deseado en el PCC.

Se puede apreciar el resultado de la técnica de modulación con desfase de carrier para el caso del compensador serie donde las corrientes de éstos presentan un contenido armónico, figura 2.5.(f), el cual no es reflejado en el voltaje de compensación  $v_s$ , figura 2.5 (h), que es el resultado deseado.

## 2.4 UPQC basado en Celdas Monofásicas - Trifásicas.

La tercera topología propuesta es la que se ve en la figura 2.6. (a). en la cual se presenta el UPQC con celdas monofásicas- trifásicas, donde la compensación de sag y swell se harán mediante compensadores serie monofásicos y la compensación de potencia reactiva se realizará mediante compensadores paralelos trifásicos.

### 2.4.1 Topología

Esta topología está compuesta por 6 celdas monofásicas – trifásicas, ver figura 2.6.(a)., donde el compensador serie es monofásico y el compensador paralelo es trifásico, lo cual se puede apreciar en la figura 2.6.(b).

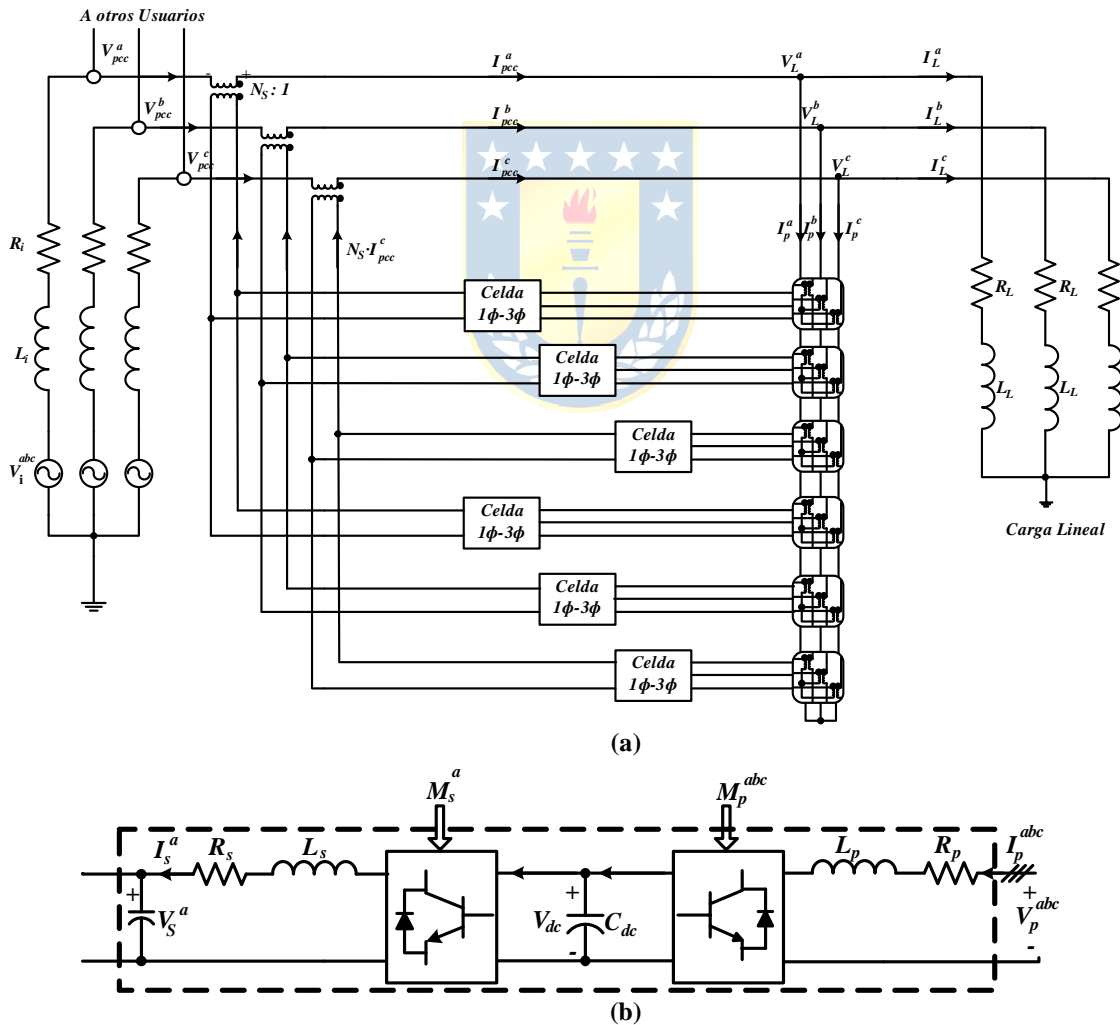


Figura 2.6 UPQC Monofásico - Trifásico Multicelda.


(a) Topología UPQC Monofásico - Trifásico (b) Celda Monofásica-Trifásica.

Una celda del compensador serie está compuesto por un convertidor monofásico del tipo puente H y un filtro tipo LC, estas celdas se encuentran conectadas en paralelo, con esto el voltaje,  $v_s$ , es igual en los dos compensadores que hay por fase el cual es reflejado hacia la red mediante transformadores.

El compensador paralelo se encuentra compuesto por 6 celdas, cada una de estas posee un convertidor trifásico de 6 switch, un filtro tipo L y un transformador, las celdas se encuentran conectadas de forma serie entre ellas. La cualidad del transformador es de característica trifásica, y se necesita 1 transformador por celda para que sea posible la conexión entre los demás compensadores paralelos. Por último la conexión de este tipo de transformador es estrella.

## 2.4.2 Modelación

Se procede a realizar la modelación del sistema, mostrado en la figura 2.6.(a)., esto se hace realizando leyes de nodo de corriente y ley de mallas de voltaje.



$$\begin{aligned}
 \frac{di_L^a}{dt} &= \frac{1}{L_L} (v_{pcc}^a + n_s v_s^a - R_L i_L^a) \\
 \frac{dv_{dc}^i}{dt} &= \frac{1}{C_{dc}^i} \left( \frac{3i_p^a m_p^{a,i}}{n_p^i} - i_s^{a,i} m_s^{a,i} \right) \\
 \frac{di_p^a}{dt} &= \frac{1}{L_p^i} \left( \frac{2(k_i n_p^i)^2 (v_{pcc}^a + v_s^a \cdot n_s)}{n_c} - R_p^i \cdot i_p^{a,i} - n_p^i V_{dc}^i m_p^{a,i} G_{ac} \right) \\
 \frac{di_s^{a,i}}{dt} &= \frac{1}{L_s^i} \cdot (-v_s^a - R_s^i i_s^{a,i} + V_{dc}^i m_s^{a,i} G_{ac}) \\
 \frac{dv_s^a}{dt} &= \frac{1}{2 \cdot C_s} [i_s^{a,1} + i_s^{a,4} - n_s \cdot (i_L^a + i_p^a)]
 \end{aligned} \tag{2.5}$$

Donde:

- $i_L^a$  : Corriente en la Carga fase a.
- $i_s^{a,i}$  : Corriente Compensador Serie fase a.
- $i_p^{a,i}$  : Corriente Compensador Paralelo fase a, celda i.
- $m_s^{a,i}$  : Moduladora Compensador Serie fase a, celda i.
- $m_p^{a,i}$  : Moduladora Compensador Paralelo fase a, celda i.
- $v_{pcc}^a$  : Voltaje en el PCC fase a.
- $v_s^a$  : Voltaje Secundario Transformador fase a.
- $V_{dc}^i$  : Voltaje del Condensador de Enlace DC.

Como se aprecia de (2.5) estas ecuaciones que representan el modelo del UPQC monofásico-trifásico se pueden trabajar de manera monofásica, debido a que se considera un sistema balanceado, a continuación se puede obtener un modelo en ejes dq, las ecuaciones se muestran a continuación.

$$\frac{di_L^{dq}}{dt} = -\omega i_L^{dq} + \frac{1}{L_L} (v_{pcc}^{dq} + n_s v_s^{dq} - R_L i_L^{dq})$$

$$\frac{dv_{dc}^i}{dt} = \frac{1}{2C_{dc}^i} \left( \frac{i_p^d m_p^{d,i} + i_p^q m_p^{q,i}}{n_p^i} - 3(i_s^{d,i} m_s^{d,i} + i_s^{q,i} m_s^{q,i}) \right)$$

$$\frac{di_p^{dq,i}}{dt} = -\omega i_p^{dq,i} + \frac{1}{L_p^i} (k_i n_p^{i,2} (v_{pcc}^{dq} + v_s^{dq} n_s) - R_p^i i_p^{dq,i} - n_p^i v_{dc}^i m_p^{dq,i} G_{ac}) \quad (2.6)$$

$$\frac{di_s^{dq,i}}{dt} = -\omega i_s^{dq,i} + \frac{1}{L_s^i} (-v_s^{dq} - R_s^i i_s^{dq,i} + v_{dc}^i m_s^{dq,i} G_{ac})$$

$$\frac{dv_s^{dq}}{dt} = -\omega v_s^{dq} + \frac{1}{6C_s} [i_s^{dq,1} + i_s^{dq,4} - n_s (i_L^{dq} + i_p^{dq})]$$

Se aprecia que en (2.6), la segunda ecuación presenta un factor de 3 multiplicando a los términos del compensador serie, esto se debe a que en el lado serie del UPQC el número de celdas por fase es un tercio de la configuración total. La obtención de este modelo se realizó utilizando la transformación *dq monofásica*. El Sincronismo de la transformación es el Voltaje del PCC de la fase a. El factor ½ que aparece en la segunda ecuación se debe a la naturaleza monofásica de la transformación utilizada.

Con las ecuaciones obtenidas en (2.6), se procede a obtener las variables de estado y entradas, moduladoras, para el punto de operación mostrado en la tabla 2.1.

### 2.4.3 Simulación

Para la simulación del UPQC monofásico-trifásico se utilizaron los parámetros dados en la tabla 2.1, con la diferencia dada por las frecuencias de conmutación ya que para el compensador serie monofásico se utilizó una frecuencia que es número par de la frecuencia fundamental, en este caso 1[kHz], para el compensador paralelo trifásico se utiliza una frecuencia de conmutación impar a la frecuencia fundamental 1.05[kHz]. La técnica de modulación utilizada es SPWM con desfase de carrier, por el carácter multicelda de la topología, con esto se logra una cancelación de armónicas, este efecto se ve reflejado en alguna variables de estado del sistema, como el voltaje de compensación  $v_S$ .

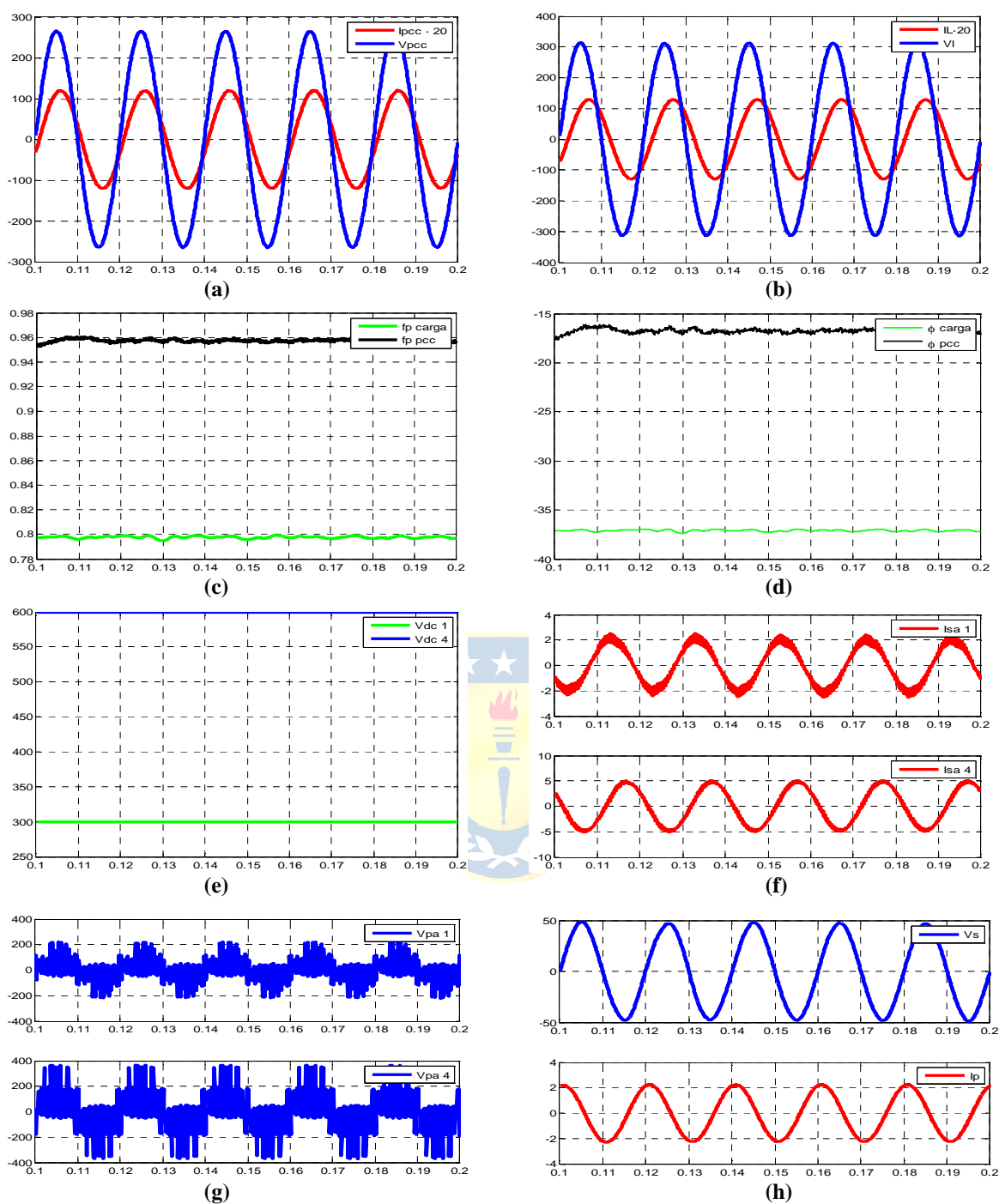
El desfase de carrier, Phase Shifted, para el caso monofásico se hace desplazando la carrier  $180^\circ/n_c$ , donde  $n_c$  es el número de celdas a utilizar por fase, para el caso trifásico es de  $360^\circ/n_c$ .

**Tabla 2.4 Moduladoras UPQC Monofásico - Trifásico.**

Símbolo	Cantidad	Valor
$m_{s1}$	Módulo Moduladora Comp. Serie 1	0.149
$\phi_{s1}$	Fase Moduladora Comp. Serie 1, fase a	$6.075^\circ$
$m_{s2}$	Módulo Moduladora Comp. Serie 2	0.087
$\phi_{s2}$	Fase Moduladora Comp. Serie 2, fase a	$5.498^\circ$
$m_{p1}$	Módulo Moduladora Comp. Paralelo 1	0.78
$\phi_{p1}$	Fase Moduladora Comp. Paralelo 1, fase a	$-1.682^\circ$
$m_{p2}$	Módulo Moduladora Comp. Paralelo 2	0.743
$\phi_{p2}$	Fase Moduladora Comp. Paralelo 2, fase a	$-0.883^\circ$

En la tabla 2.4 se presentan las moduladoras para el punto operación descrito en la tabla 2.1 como se puede ver, las moduladoras del compensador serie monofásico son la mitad de los valores del compensador serie trifásico, esto se debe a la ganancia AC utilizada para la modelación, donde para el caso monofásico es de 1 y para el caso trifásico es  $\frac{1}{2}$ . Caso contrario ocurre para el compensador paralelo trifásico, utilizado en el UPQC monofásico-trifásico, donde el valor de las moduladoras es el doble, que las moduladoras monofásicas.

A continuación se presenta las formas de onda más relevantes de la simulación del UPQC monofásico-trifásico.



**Figura 2.7 Formas de Onda UPQC Monofásico-Trifásico Multicelda.**

- (a) Voltaje en el PCC  $v_{PCC}^a$ , y Corriente de línea PCC  $i_{PCC}^a$ ; (b) Voltaje de Carga  $v_L^a$ , y Corriente de carga  $i_L^a$   
 (c) Factor de potencia en el PCC, y Factor de Potencia en la Carga; (d) Angulo en el PCC, y Angulo en la Carga.  
 (e) Voltaje de Enlace DC celdas 1 y 4 de la fase A; (f) Corriente Compensador Serie celdas 1 y 4 de la fase A.  
 (g) Voltaje Compensador Paralelo celdas 1 y 4 de la fase A;  
 (h) Voltaje Inyectado Serie  $v_s^a$ , Corriente Compensador Paralelo  $i_p^a$ .

La capacidad de compensar voltaje es válida en el UPQC monofásico-trifásico, lo cual se aprecia en la figura 2.7.(a) y 2.7.(b), en la primera se aprecia que el voltaje en el *PCC*,  $v_{pcc}$ , que tiene un sag de un 20%, dado esto es necesario generar una tensión, con el compensador serie monofásico, de manera tal de asegurar que el voltaje en la carga sea el requerido, es así como en 2.7.(b), se logra ver que el voltaje en la carga presenta un peak de 311[V]. El voltaje generado por el compensador serie,  $v_s$ , se presenta en 2.7.(h), el cual tiene bajo contenido armónico, debido a la técnica de modulación utilizada con desplazamiento de carrier, con esto se logra que el contenido armónico se cancele, ya que las corrientes de los compensadores serie presentan un contenido armónico, pero gracias a la técnica de Phase Shifted, las armónicas son desplazadas a alta frecuencia.

La compensación de potencia reactiva es factible en el UPQC monofásico-trifásico esto se muestra en la figura 2.7.(c), donde se hace una compensación del factor de potencia de la carga, que por diseño de esta es de 0.8, y para el punto de operación deseado el factor de potencia requerido en el *PCC* es de 0.96 el cual es logrado por el UPQC, en la figura 2.7.(d). se aprecia la característica inductiva de los factores de potencia, tanto en la carga como en el *PCC*, dado que los ángulos son negativos.

De la figura 2.7.(e). se aprecia que las moduladoras obtenidas para los compensadores serie y paralelo, son correctas, dado que los voltajes de enlace *DC* se mantienen constantes.

Debido a la característica lineal de la carga es de esperar que la corriente que se genera con el compensador paralelo trifásico, sea puramente sinusoidal, con el fin de compensar el factor de potencia de la carga, esto se aprecia en la figura 2.7.(h).

## 2.5 UPQC basado en Celdas Monofásicas - Monofásicas.

La cuarta topología propuesta se presenta en la figura 2.8. en la cual se presenta el UPQC con celdas monofásicas - monofásicas, donde la compensación de sag y swell se harán mediante compensadores serie monofásicos y la compensación de potencia reactiva se realizará mediante compensadores paralelos monofásicos.

### 2.5.1 Topología

Esta topología es compuesta por 6 celdas monofásicas-monofásicas, teniendo 2 celdas por fase, esto se puede apreciar en la figura 2.8.

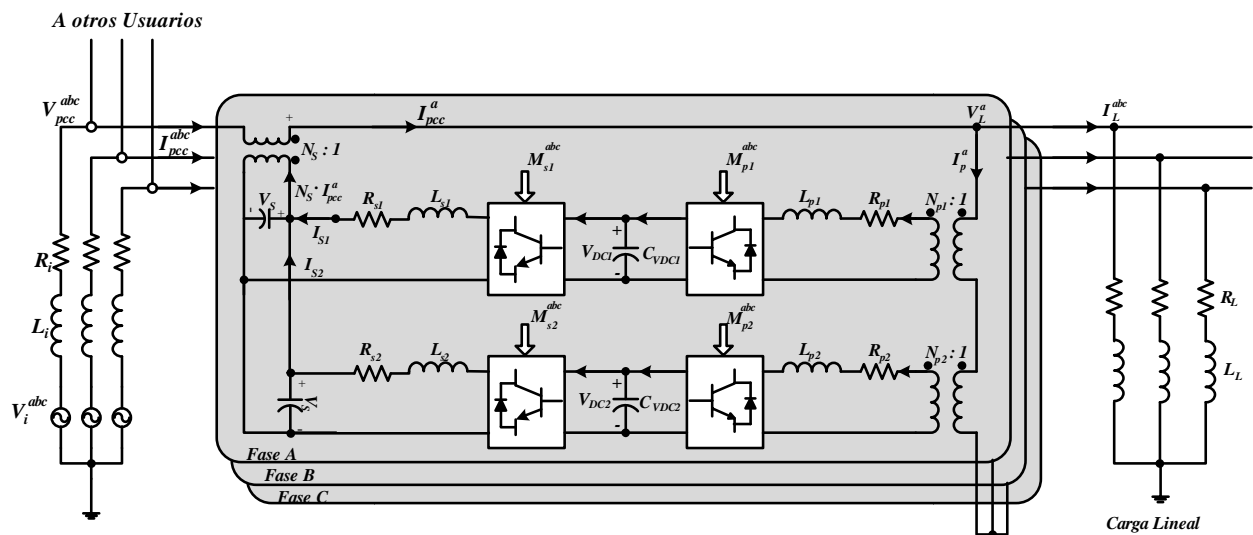


Figura 2.8 UPQC Monofásico-Monofásico Multicelda.

Como se dijo anteriormente una celda del UPQC monofásico-monofásico está compuesta por un compensador serie monofásico y un compensador paralelo monofásico, en la cual comparte el enlace de voltaje  $DC$ , con esto se permite un manejo del flujo de potencia gracias a la conexión entre estos dos compensadores, lo cual es interesante de analizar para los casos de sag y swell que se presenten en el  $PCC$ , esto se explica en forma detallada en [10]. Por último los inversores que se ocupan para los compensadores son del tipo puente H.



## 2.5.2 Modelación

Se procede a realizar la modelación de la topología propuesta en la figura 2.8., la cual se realizará mediante la realización de leyes de voltajes y de corrientes de Kirchoff. Las ecuaciones obtenidas se muestran a continuación.

$$\frac{di_L^a}{dt} = \frac{1}{L_L} (v_{pcc}^a + n_s v_s^a - R_L i_L^a)$$

$$\frac{dv_{dc}^i}{dt} = \frac{1}{2C_{dc}^i} \left( \frac{i_p^a m_p^{a,i}}{n_p^i} - i_s^i m_s^{a,i} \right)$$

$$\frac{di_p^a}{dt} = \frac{1}{L_p^i} (k_i n_p^{i^2} (v_{pcc}^a + v_s^a n_s) - R_p^i i_p^{a,i} - n_p^i v_{dc}^i m_p^{a,i} G_{ac}) \quad (2.7)$$

$$\frac{di_s^{a,i}}{dt} = \frac{1}{L_s^i} (-v_s^a - R_s^i i_s^{a,i} + v_{dc}^i m_s^{a,i} G_{ac})$$

$$\frac{dv_s^a}{dt} = \frac{1}{2C_s} [i_s^{a,1} + i_s^{a,4} - n_s (i_L^a + i_p^a)]$$



Donde:

$i_L^a$  : Corriente en la Carga fase a

$i_s^{a,i}$  : Corriente Compensador Serie fase a, celda i.

$i_p^a$  : Corriente Compensador Paralelo fase a.

$m_s^{a,i}$ : Moduladora Compensador Serie fase a, celda i.

$m_p^{a,i}$ : Moduladora Compensador Paralelo fase a, celda i.

$v_{pcc}^a$ : Voltaje en el PCC fase a.

$v_s^a$  : Voltaje Secundario Transformador fase a.

$v_{dc}^i$  : Voltaje del Condensador de Enlace DC celda i.

Con el modelo en ejes  $abc$  descrito en (2.7), y descompuesto monofásicamente, dado que el sistema en que se trabaja es balanceado, se procede a obtener el conjunto de ecuaciones en ejes  $dq$ , pero de manera *monofásica*.

Las ecuaciones obtenidas en ejes  $dq$ , son las siguientes

$$\frac{di_L^{dq}}{dt} = -\omega i_L^{dq} + \frac{1}{L_L} (v_{pcc}^{dq} + n_s v_s^{dq} - R_L i_L^{dq})$$

$$\frac{dv_{dc}^i}{dt} = \frac{1}{2C_{dc}^i} \left( \frac{i_p^d m_p^{d,i} + i_p^q m_p^{q,i}}{n_p^i} - i_s^{d,i} m_s^{d,i} + i_s^{q,i} m_s^{q,i} \right)$$

$$\frac{di_p^{dq,i}}{dt} = -\omega i_p^{dq,i} + \frac{1}{L_p^i} (k_i \cdot n_p^{i,2} (v_{pcc}^{dq} + v_s^{dq} n_s) - R_p^i i_p^{dq,i} - n_p^i v_{dc}^i m_p^{dq,i} G_{ac}) \quad (2.8)$$

$$\frac{di_s^{dq,i}}{dt} = -\omega i_s^{dq,i} + \frac{1}{L_s^i} (-v_s^{dq} - R_s^i i_s^{dq,i} + v_{dc}^i m_s^{dq,i} G_{ac})$$

$$\frac{dv_s^{dq}}{dt} = -\omega V_s^{dq} + \frac{1}{2C_s} [i_s^{dq,1} + i_s^{dq,2} - n_s (i_L^{dq} + i_p^{dq})]$$

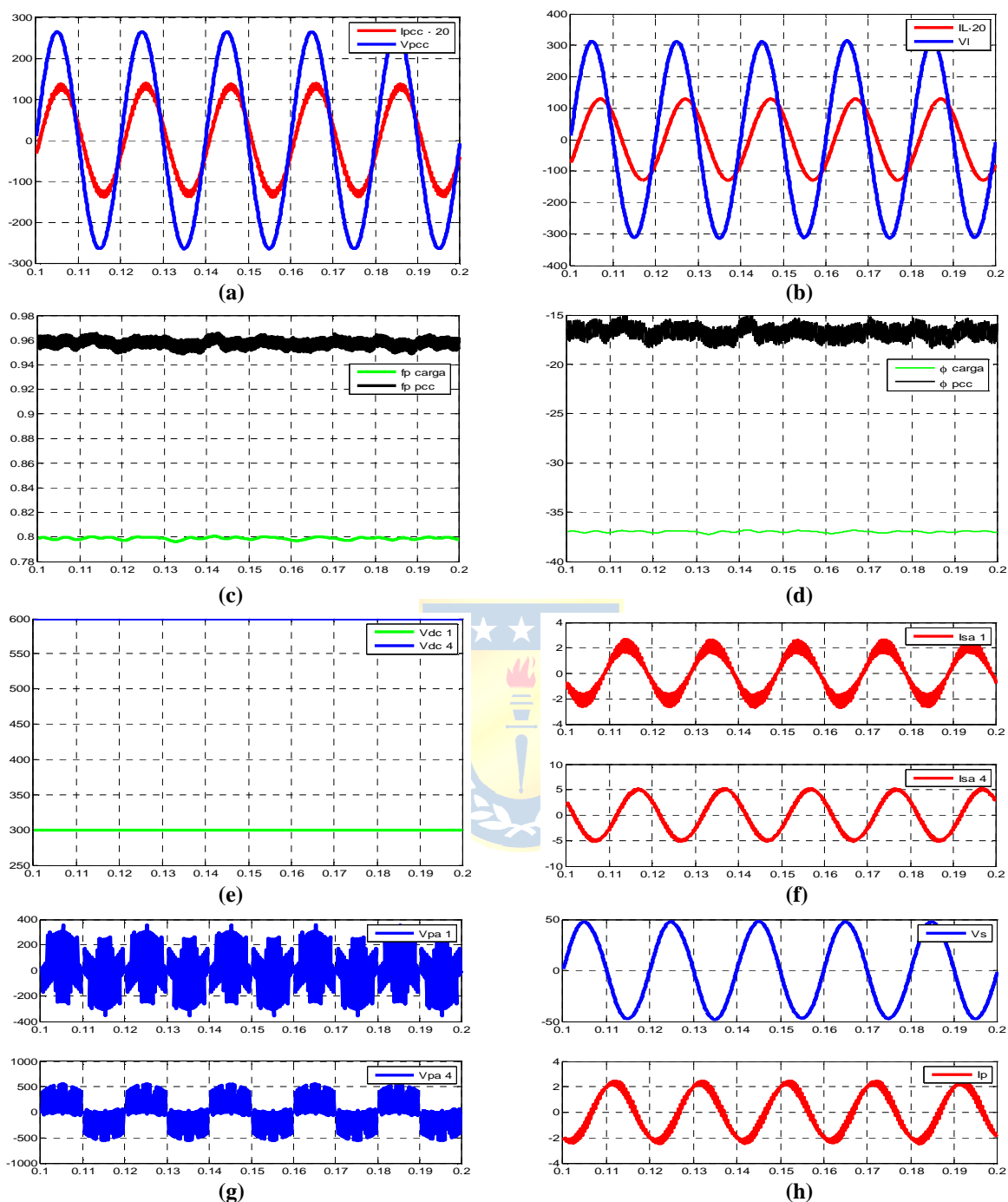
Como se puede apreciar en la segunda ecuación de (2.8), aparece el factor de  $1/2$ , esto se debe a la característica monofásica del sistema mostrado en la figura 2.8.

Con las ecuaciones ya debidamente planteadas, se procede a obtener las entradas correspondientes para el punto de operación seleccionado.

### 2.5.3 Simulación

Con las ecuaciones en ejes  $dq$ , (2.8), se procede a la simulación del UPQC monofásico-monofásico presente en la figura 2.8. Esta simulación se realiza con los mismos parámetros descritos en la tabla 2.1, pero con la salvedad de que la frecuencia de conmutación para los compensadores paralelo y serie, es de 1[kHz], que es múltiplo par de la frecuencia fundamental, 50 [Hz].

Nuevamente se utiliza, la técnica de desplazamiento de carrier debido al carácter multicelda del UPQC tratado en este punto, para lograr esto, el desfase entre las carrier es de  $180^\circ/n_C$ , donde  $n_C$ , es el número de celdas por fase, en este caso el desfase es de  $90^\circ$ , como consecuencia de esto se logra una cancelación armónica.



**Figura 2.9 Formas de Onda UPQC Monofásico-Monofásico Multicelda.**

- (a) Voltaje en el PCC  $V_{PCC}^a$ , y Corriente de línea PCC  $I_{PCC}^a$  ; (b) Voltaje de Carga  $V_L^a$ , y Corriente de carga  $I_L^a$   
 (c) Factor de potencia en el PCC, y Factor de Potencia en la Carga; (d) Angulo en el PCC, y Angulo en la Carga.  
 (e) Voltaje de Enlace DC celdas 1 y 4 de la fase A; (f) Corriente Compensador Serie celdas 1 y 4 de la fase A.  
 (g) Voltaje Compensador Paralelo celdas 1 y 4 de la fase A;  
 (h) Voltaje Inyectado Serie  $V_S^a$ , Corriente Compensador Paralelo  $I_P^a$ .

**Tabla 2.5 Moduladoras UPQC Monofásico - Monofásico.**

Símbolo	Cantidad	Valor
$m_{s1}$	Módulo Moduladora Comp. Serie 1	0.152
$\phi_{s1}$	Fase Moduladora Comp. Serie 1, fase a	6.6.13°
$m_{s2}$	Módulo Moduladora Comp. Serie 2	0.088
$\phi_{s2}$	Fase Moduladora Comp. Serie 2, fase a	6.093°
$m_{p1}$	Módulo Moduladora Comp. Paralelo 1	0.383
$\phi_{p1}$	Fase Moduladora Comp. Paralelo 1, fase a	-4.317°
$m_{p2}$	Módulo Moduladora Comp. Paralelo 2	0.367
$\phi_{p2}$	Fase Moduladora Comp. Paralelo 2, fase a	-2.247°

Como era de esperarse las moduladoras del compensador serie monofásico son cercanamente iguales a las moduladores de la anterior topología analizada, UPQC monofásico-trifásico, debido a que el método de obtención de las moduladoras, es mediante una aproximación numérica. Para el caso de los compensadores paralelos monofásicos, el valor de las moduladoras es la mitad de los valores obtenidos en la anterior topología revisada, debido al valor de la ganancia AC utilizada para la modelación del sistema esto es consecuencia del tipo de modulación empleada, SPWM, para el caso trifásico el valor de ganancia AC es 0.5 y para el caso monofásico es 1.

En este análisis de modelación del UPQC monofásico-monofásico se ha visto que es capaz de compensar perturbaciones provenientes de la red como es la ocurrencia de un sag, en este caso, es de un 20%, el cual es presentado en la figura 2.9.(a), y mediante el voltaje de compensación generado por el UPQC,  $v_s$ , figura 2.9.(h), el voltaje en la carga se mantiene constante para los requerimientos en la carga, 311[V]peak, 220 [V]rms.

La compensación de potencia reactiva es también realizada por esta topología, y se aprecia en la figura 2.9.(c), donde el factor de potencia de la carga es de 0.8 y el factor de potencia requerido en el PCC es de 0.96, estos factores de potencia son de carácter inductivo, se confirma con la medición del ángulo asociado a los factores de potencia mencionados anteriormente, figura 2.9.(d).

La obtención correcta del punto de operación asociado se comprueba con la medición de los voltajes de enlace  $DC$ , estos se mantienen constantes para el punto de operación deseado, esto es, 300[V $_{DC}$ ] para la celda 1 y 600[V $_{DC}$ ] para la celda 4, las cuales trabajan solamente para la fase  $a$  del sistema mostrado en la figura 2.8.

## 2.6 Discusión y Conclusiones

De la modelación y simulación de las topologías en L.A. del UPQC multicelda abordadas en este capítulo, se puede determinar que todas son capaces de abordar los problemas asociados a calidad de suministro, estos son, compensación de factor de potencia, perturbaciones en el voltaje de PCC, sag y swell.

Los modelos analizados en el punto de operación dado en la tabla 2.1 presentan diferencias en el valor de las moduladoras, esto se debe al valor de ganancia AC utilizado para la modelación de las topologías aquí analizadas. El tipo de modulación utilizada para este análisis es *SPWM*, para el caso de convertidores trifásicos la ganancia AC es de 0.5, mientras que para el caso monofásico es 1, esto trae como consecuencia que las moduladoras para los compensadores trifásicos son el doble de las moduladoras de los compensadores monofásicos.

El UPQC trifásico-trifásico y el UPQC monofásico- trifásico presentan la desventaja en la cantidad de transformadores trifásicos para la implementación de estos, aumentando las pérdidas del sistema, lo cual se ve acrecentado en la última topología mencionada, debido a que se utilizan 2 celdas por fase dando un total de 6 celdas, por lo tanto la cantidad de transformadores trifásicos para los compensadores paralelos es igual a la cantidad de celdas que se utilizan por topología, descartando estas dos topologías.

Para las 2 topologías restantes, UPQC trifásico-monofásico y UPQC monofásico-monofásico se puede apreciar que para la conexión de las celdas de los compensadores paralelos, en ambas topologías se utilizan transformadores monofásicos no dando una ventaja clara entre ambas configuraciones. Es así como se destaca la capacidad de modularidad del UPQC monofásico-monofásico, donde cada fase trabaja de manera separada de las otras simplificando de gran manera el esquema de control utilizado en ambos compensadores y no haciendo dependiente una fase de la otra, ya que cada una de ellas se puede considerar como un sistema distinto a las otras.

## Capítulo 3 UPQC Multicelda Monofásico con Celdas Asimétricas

### 3.1 Introducción

Se ha visto que la mejor topología para utilizar, es la de *UPQC* monofásico-monofásico, en base a esto se propone una relación entre los voltajes de los enlaces *DC* y sus ángulos de disparo, de manera tal de obtener un *THD* mínimo, en la forma de onda de voltaje total a la salida de cada inversor de los compensadores paralelos.

Para que lo anteriormente descrito sea válido, la forma de onda en la cual se trabajará, es la que se muestra en la figura 3.1., no obstante el análisis se puede extender a formas de onda generalizadas.

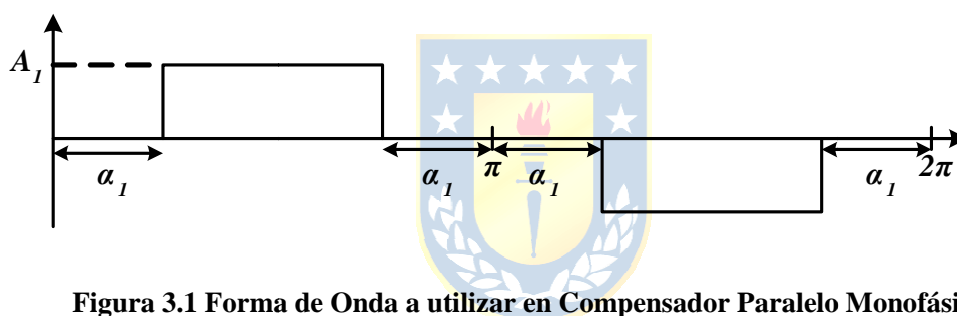
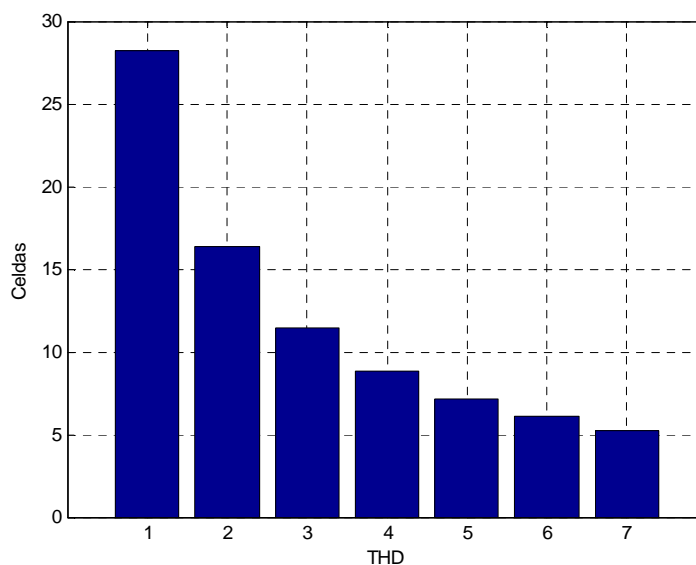


Figura 3.1 Forma de Onda a utilizar en Compensador Paralelo Monofásico.

En base a lo mostrado en el figura 3.1., las incógnitas a encontrar serán la amplitud de la forma de onda, dada por  $A_I$  y el ángulo de disparo  $\alpha_I$ . El desarrollo de la optimización se muestra en el anexo A.

Para el desarrollo del Compensador Paralelo, se eligieron 4 celdas por fase, esto se debe a la calidad de forma de onda de voltaje deseada total del compensador paralelo, y la región de operación del compensador serie; lo cual se explicará más adelante, en el Capítulo 4.

Del análisis del anexo A se logra desprender en la figura 3.2., la cual se desglosa la relación de celdas y el nivel de *THD* del voltaje total, dado por la suma de los voltajes a la salida de cada inversor de las celdas que componen el compensador paralelo. Como es de esperarse, a mayor cantidad de celdas es menor el *THD* de voltaje.



**Figura 3.2 Número de Celdas por fase v/s  $THD$ .**

Se hace notar que a pesar del gran número de celdas por fase, 7, se logra obtener un  $THD$  de voltaje cercano al 5%. No obstante al trabajar ya con 4 celdas, se obtiene una buena calidad de forma de onda, con un  $THD$  cercano al 9%.

El UPQC monofásico-monofásico, tiene 3 salidas, estas son:

- Mantener constante el voltaje en la carga,  $V_L$ .
- Mantener el factor de potencia en el PCC, en un valor deseado,  $\phi_{pcc}$ .
- Mantener el Voltaje de enlace  $DC$  de las celdas en un valor constante.,  $V_{DC}$

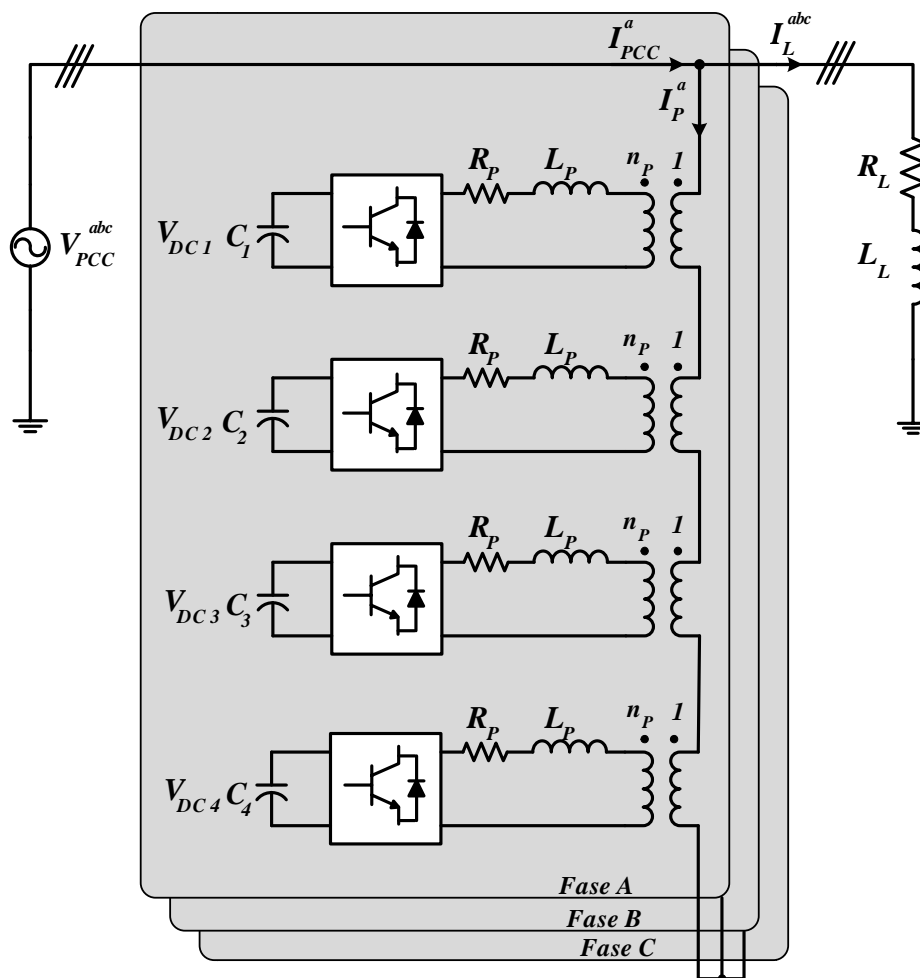
Dado lo anterior, los compensadores serie y paralelo del UPQC serán los encargados de efectuar los objetivos descritos anteriormente de manera correcta, para poder lograr que la carga reciba el voltaje deseado, de manera de poder suprimir alguna perturbación del voltaje proporcionado por el distribuidor. Por otra parte, el distribuidor desea poder ver una carga lo más lineal posible compensando el factor de potencia de ésta, siendo importante mantener el voltaje de enlace  $DC$  de cada celda, para lograr los objetivos descritos primeramente.

Además se presenta un índice de optimización que esta dado por la fase del voltaje de la carga, con lo cual se busca disminuir las pérdidas del UPQC, disminuyendo la magnitud de corriente del compensador paralelo.

### 3.2 Compensador Paralelo

El compensador paralelo será el encargado de proporcionar la potencia reactiva que requiere la carga para poder operar. Se hace notar que el análisis que se hace es solo en la frecuencia fundamental, por lo tanto la carga a utilizar es del tipo lineal RL, la cual se diseña en función de la potencia que requiere y de un factor de potencia dado.

La topología a utilizar para el compensador paralelo es la que se muestra en la figura 3.3.

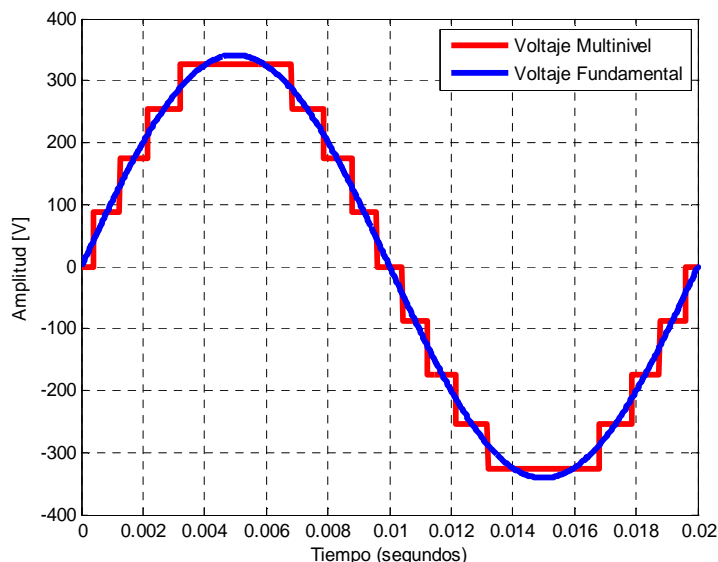


**Figura 3.3 Topología Compensador Paralelo Multicelda.**

La topología propuesta es la mostrada en la figura 3.3., como se aprecia está compuesta por cuatro inversores monofásicos, la ventaja de esta configuración es la posibilidad de ofrecer una forma de onda de voltaje de  $2 \cdot N + 1$  niveles, en este caso  $N$  es igual a 4, por lo tanto se obtiene un



voltaje total de 9 niveles, y con el resultado de relación de voltajes  $DC$  y ángulos de disparo, se obtendría un  $THD$  de 8.83%.



**Figura 3.4 Forma de onda voltaje escalonado con  $THD$  mínimo.**

En la figura 3.4 se presenta el voltaje resultante, que es la suma de los voltajes a la salida de los inversores de cada celda que compone al compensador paralelo, como es de esperar, mientras más celdas tenga el compensador paralelo del UPQC, menor es el  $THD$  del voltaje total a la salida de los inversores de los compensadores paralelos. El voltaje mostrado en la figura 3.4, tiene una amplitud de 341[V], para la frecuencia fundamental de 50[Hz], los valores de la optimización se presentan en la tabla 3.1.

**Tabla 3.1 Amplitudes y Ángulos para Voltaje de 9 Niveles con  $THD$  mínimo.**

Símbolo	Cantidad	Valor
$A_1$	Amplitud Celda 1	87.68
$\alpha_1$	Angulo Celda 1	7.32°
$A_2$	Amplitud Celda 2	85.52
$\alpha_2$	Angulo Celda 2	22.29°
$A_3$	Amplitud Celda 3	80.85
$\alpha_3$	Angulo Celda 3	38.4°
$A_4$	Amplitud Celda 4	71.61
$\alpha_4$	Angulo Celda 4	57.45°

Tomando como base la amplitud de la celda 1 relación de amplitud entre los enlaces son las siguientes,  $A_2/A_1= 0.975$ ,  $A_3/A_1= 0.922$ ,  $A_4/A_1= 0.817$ . Con esta relación se puede establecer un

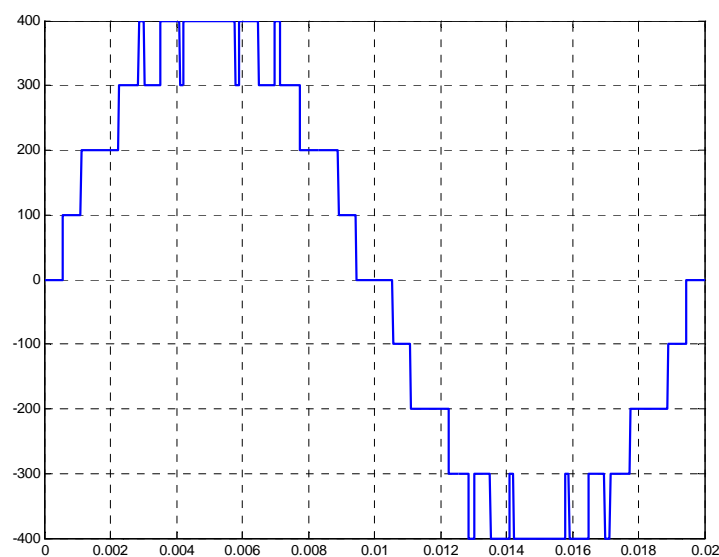
control de voltaje de enlace *DC*, obteniendo el voltaje total a necesitar para lograr la compensación de potencia reactiva y utilizando la relación de amplitudes entre las celdas y ángulos se puede obtener un voltaje con *THD* mínimo.

Con esto se podrá lograr la compensación de potencia reactiva, pero además el compensador paralelo es el encargado de mantener constante el voltaje enlace *DC*. Esto se explicará con más detalle en el capítulo 4.

Por último, la modulación utilizada por el compensador paralelo es distinta a lo utilizado convencionalmente, la cual es utilizada para la generación de la forma de onda mostrada en la figura 3.1., esta modulación se muestra en el apéndice B.

### 3.2.1 Comparación de Técnicas de Modulación

Para ver la efectividad de la técnica de modulación utilizada en el compensador paralelo se decide comparar el nivel de *THD* con otra técnica, la escogida para realizar el contraste es la SPWM unipolar con phase shifted. Como se vio anteriormente la frecuencia de conmutación utilizada es de 150[Hz] para cada celda del compensador paralelo esta misma frecuencia es la utilizada para comparación, como también la misma cantidad de celdas.



**Figura 3.5** Forma de onda de voltaje de 9 niveles modulada con SPWM.

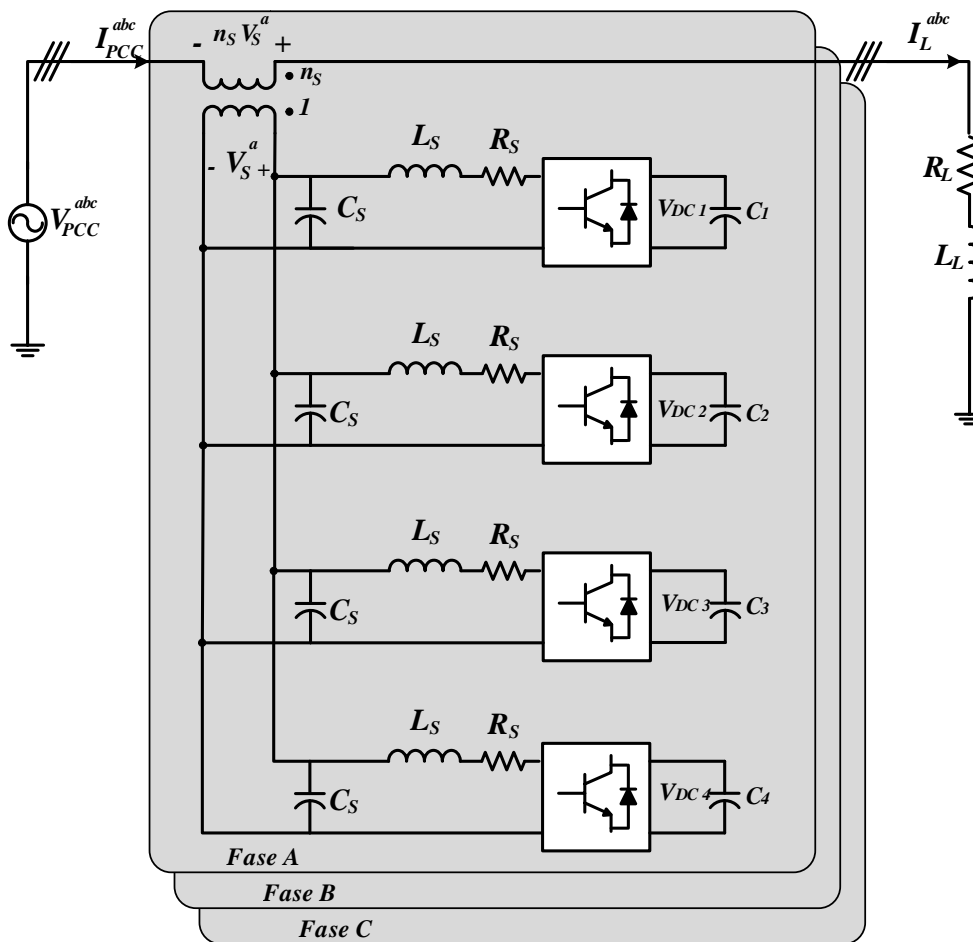
El índice de modulación,  $m$ , utilizado es 1, esto se debe a que a este valor de  $m$  el  $THD$  es menor, que para este caso es de un 10.45%. El resultado obtenido presenta un menor desempeño que la modulación utilizada para la generación de forma de onda cuadrada modificada, ya que el  $THD$  obtenido para esta modulación es de 8.83% y las pérdidas de conmutación son reducidas.

La técnica de modulación utilizada para comparar la implementada en el compensador paralelo puede obtener mejores resultados, esto se logra aumentando la frecuencia de conmutación de los inversores, ya que al aumentar al doble la frecuencia de conmutación, 300[Hz], el  $THD$  logrado es de un 7.96% mejorando el resultado obtenido por la modulación de la onda cuadrada modificada, pero no es una comparación válida debido a que la frecuencia de conmutación entre las técnicas debe ser la misma



### 3.3 Compensador Serie

Este compensador será el encargado de compensar Sag y Swell, esto se realiza mediante la inyección de voltaje en serie al voltaje dado por el PCC, para así poder permitir que el voltaje en la carga siempre se mantenga constante. Además será el encargado de optimizar las pérdidas en el UPQC. Esto se hará mediante el ángulo de optimización alfa, el cual está caracterizado por la fase que tiene el voltaje en la carga.



**Figura 3.6 Topología Compensador Serie Multicelda.**

Como se aprecia en la figura 3.6. se muestra la topología del compensador serie multicelda, la cual tiene la misma cantidad de celdas que el compensador paralelo. Cada celda del compensador serie, está compuesto por un inversor monofásico del tipo puente H y un filtro LC, los cuales se encargan de inyectar voltaje,  $v_s$ , el cual es reflejado hacia la red mediante el secundario del transformador, de manera tal de poder compensar Sag o Swell.

La técnica de modulación utilizada es SPWM debido a la característica multicelda de la topología, se utiliza un desplazamiento de fase en la triangular, la cual es conocida como *phase shift*, la cantidad de grados de desfase requerido esta dado por la siguiente relación,  $180/n_c$ , donde  $n_c$  es la cantidad de celdas que se utilizan por fase, en este caso como son 4 el desfase requerido es  $45^\circ$ . Gracias a la cantidad de celdas, el voltaje resultante de la compensación serie, tiene un bajo contenido armónico, como consecuencia del desplazamiento de carrier descrito anteriormente, con esto se logra una cancelación armónica, dejando un contenido armónico de alta frecuencia, 4[kHz], debido a que los compensadores serie conmutan a 500 [Hz], pero con la modulación es unipolar desplazando el contenido armónico dominante al doble de la frecuencia de conmutación, 1[kHz].

Una desventaja que se aprecia en este compensador tiene relación con el hecho de trabajar con distintos niveles de voltajes *DC* en sus enlaces, esto se debe a que la región de operación del compensador está limitada por la celda que trabaje con un menor voltaje *DC* en su enlace, ya que para obtener el mismo voltaje de compensación de las otras celdas, la moduladora de la celda de menor voltaje será más exigida que la de las otras celdas.



### 3.4 Discusión y Conclusiones

En este capítulo se presenta la topología escogida dando a conocer la forma de modulación que utiliza el compensador paralelo, y los índices de minimización de *THD*, como es la razón de amplitudes obtenida entre los voltajes de enlace *DC* y los ángulos de disparo asociados a cada celda. Además se señala el nivel de *THD* alcanzado para las distintas cantidades de celdas a utilizar, como es de esperar a mayor cantidad de celdas menor es el *THD* de la forma de onda voltaje que se desea manipular.

Se indican las dificultades de trabajar con celdas de distinto voltaje *DC*, como es la región de operación del compensador serie, además de la forma de operar de cada compensador.



## Capítulo 4 Estrategia de Control

### 4.1 Introducción

Como se ha visto el *UPQC* presenta 3 objetivos de control del sistema, estos son, mantener constante el voltaje en la carga, mejorar el factor de potencia en el *PCC*, y mantener constante el voltaje de los enlaces *DC* de cada celda. Para lograr esto es necesario plantear una estrategia de control que sea capaz de lograr cada uno de los objetivos planteados anteriormente.

El control más complicado, es el control del compensador paralelo, ya que debe encargarse de compensar la potencia reactiva que requiere la carga y además debe poder mantener constante los voltajes de enlace *DC* de cada celda.

Para el caso del compensador serie, este será el encargado de compensar los sag o swell presentes en el *PCC*, para así lograr que la carga revise un voltaje constante sin perturbaciones, para lograr una buena operación de esta.

### 4.2 Principio de Carga del Condensador Enlace *DC*

Los componentes en un inversor no son ideales los cuales presentan pérdidas y son distintos entre sí, dado esto es necesario que cada voltaje *DC* de los condensadores de los enlaces sean controlados.

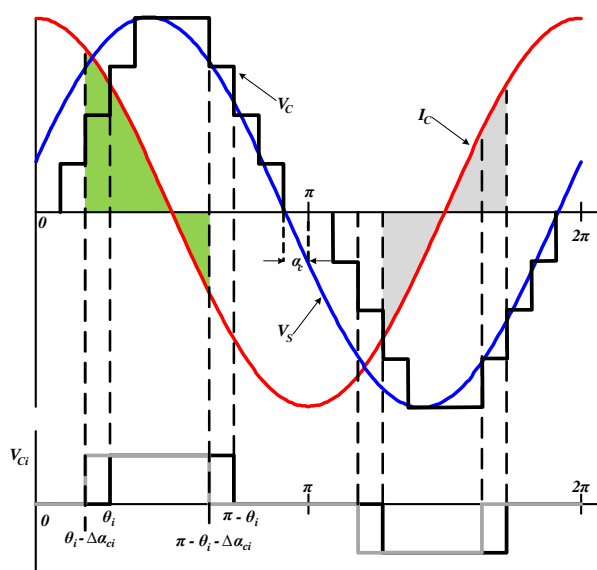


Figura 4.1 Principio de Control Voltaje *DC*.

Si para cada  $i$ -ésimo inversor del sistema compensador paralelo, se genera un voltaje  $V_{Ci}$ , mostrado en la figura 4.1, luego el área de la carga promedio del condensador en medio periodo de la señal, debe ser aproximadamente cero, el cual está en color plomo. Sin embargo si  $V_{Ci}$ , es desfasado por  $\Delta\alpha_{Ci}$ , el cual es mostrado en color plomo, la carga del condensador dada por el área en verde es expresada por la siguiente expresión.

$$Q_i = \int_{\theta_i - \Delta\alpha_{Ci}}^{\pi - \theta_i - \Delta\alpha_{Ci}} \sqrt{2} \cdot I \cdot \cos(\theta) d\theta = 2\sqrt{2}I \cdot \cos(\theta_i) \cdot \sin(\Delta\alpha_{Ci}) \quad (4.1)$$

De (4.1), se puede apreciar que  $\Delta\alpha_{Ci}$  es proporcional a  $Q_i$ , cuando  $\Delta\alpha_{Ci}$  es pequeño. Por lo tanto cada voltaje de enlace  $DC$  de cada celda puede ser controlado mediante un desfase de la forma de onda de  $V_{Ci}$ , este tipo de control es implementado en [22-23].





### 4.3 Estrategia de Control Compensador Paralelo

Para poder aprovechar lo obtenido en el anexo A, es necesario obtener una estrategia control en la cual se mantenga la relación de amplitudes de los voltajes de enlace DC y los ángulos de disparo obtenidos mediante optimización, en función de los niveles de voltajes que se desea trabajar. Es por esto que la estrategia de control a ocupar es la mostrada en la figura 4.2.

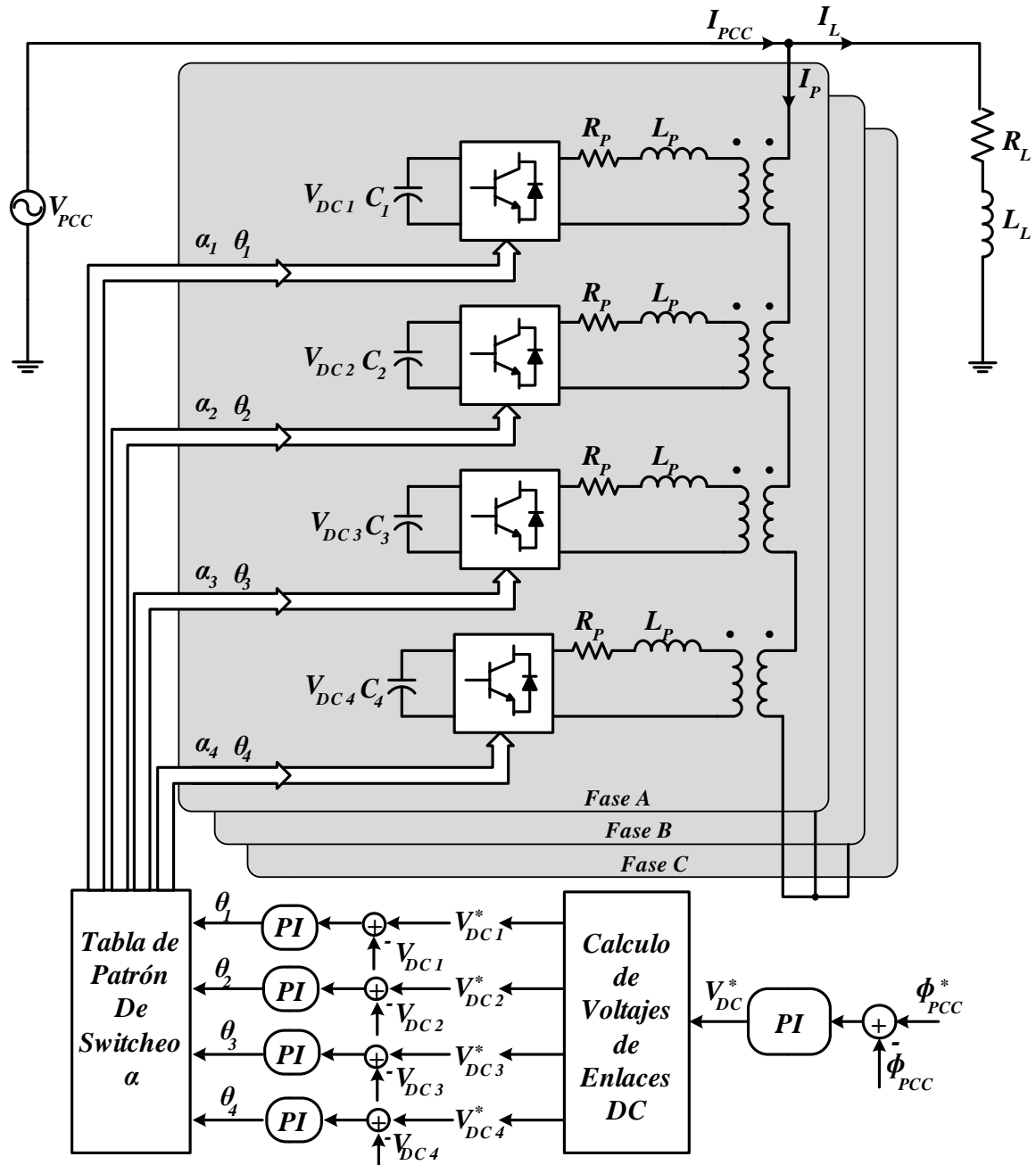


Figura 4.2 Estrategia de Control Compensador Paralelo.

Esta estrategia de control genera una referencia de voltaje *DC* total para el sistema en función del factor de potencia deseado en el *PCC*, esta referencia de voltaje *DC* es dividida entre las 4 celdas del sistema, manteniendo la relación óptima de amplitudes entre los enlaces *DC*.

Basado en el principio de carga del condensador explicado en el ítem anterior, se procede a generar un desfase en la forma de onda de voltaje generar con el fin de mantener constante el voltaje *DC*, en el condensador, el cual es obtenido mediante un controlador monovariante PI, asegurando cero error en estado estacionario. Luego este desfase,  $\theta_i$ , es introducido en cada ángulo de disparo,  $\alpha_i$ .

Gracias a este esquema de control se logra mantener constante el voltaje de enlace *DC* de cada celda y compensar potencia reactiva.

Una desventaja que presenta este control, esta dado por la utilización de 1 controlador PI para cada celda, en este caso son 12 controladores PI, ya que se utilizan 4 celdas por fase.



## 4.4 Estrategia de Control Compensador Serie

Esta estrategia debe compensar sag y swell presentes en el *PCC*, para este caso el sistema se considera balanceado, para resolver lo anteriormente dicho se plantea la siguiente estrategia de control la cual se muestra en la figura 4.3.

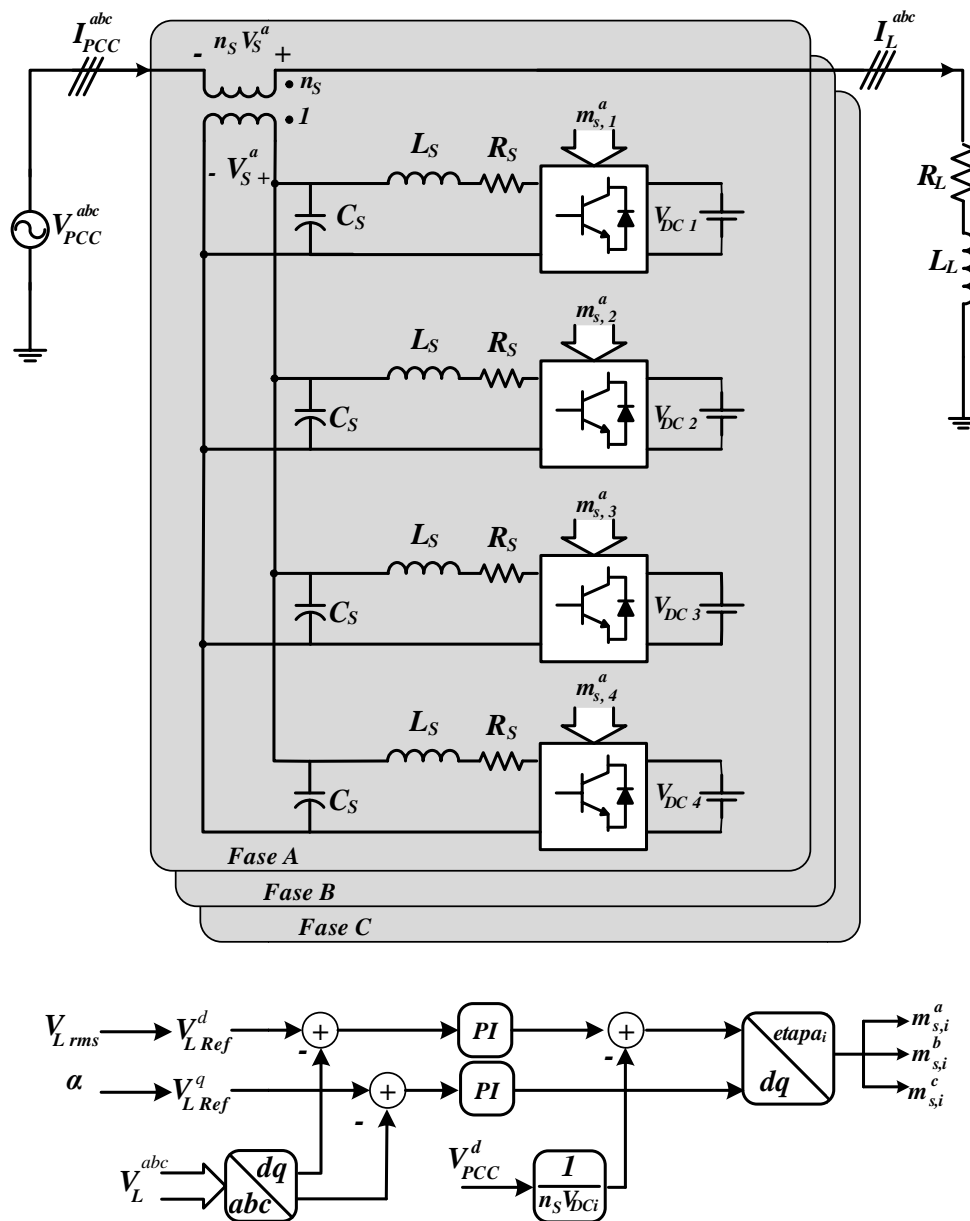


Figura 4.3 Estrategia de Control Compensador Serie.

Como se puede apreciar en la figura 4.3, el sistema de control para el compensador serie es bastante más simple que el anterior, este control trabaja con el supuesto que el voltaje de enlace *DC*

de cada celda, se mantiene constante, debido a que el control del compensador paralelo se encarga de éste.

Para la generación de las moduladoras para el compensador serie se emplea la estrategia de control exhibida en la figura 4.3, se aprecia que para la generación de referencias, (4.2) y (4.3) para el control del voltaje inyectado se utilizan dos valores, estos son el valor rms del voltaje deseado en la carga,  $v_{l\ rms}$ , y la fase que se desea en el voltaje en la carga,  $\alpha$ , este último valor permite minimizar las pérdidas en el *UPQC*, gracias a esto la corriente generada por el compensador paralelo es mínima.

$$v_{L\ ref}^d = \sqrt{2}v_{L\ rms} \cos \alpha \quad (4.2)$$

$$v_{L\ ref}^q = \sqrt{2}v_{L\ rms} \sin \alpha \quad (4.3)$$

Para la simplicidad del control se genera solamente la moduladora para la fase A del sistema, para la generación de las otras 2 fases, B y C se desfasa la señal de la fase en A en  $\pm 120^\circ$ , respectivamente. Otro detalle es la prealimentación en la componente  $d$  de la moduladora,  $m_s^d$ , esto se hace para que la respuesta del control sea más rápida ante los cambios de voltaje en el *PCC*.

Una desventaja de este control se debe a la característica asimétrica de los voltajes de enlace *DC*, ya que es necesario un controlador distinto para cada set de celdas, esto se debe al distinto valor de moduladoras que necesita cada compensador serie para alcanzar el mismo voltaje,  $v_s$ , dada la conexión paralelo entre las celdas por el lado del compensador serie.

#### 4.4.1 Región de Operación Compensador Serie

Analizar la región de operación de un sistema es una gran ventaja ya que nos permite asegurar en que rango de operación es válido nuestro sistema. Esto se hará en el compensador serie, como ya se habló en la sección 3.3., debido a la característica de distintos voltajes *DC* en los enlaces la región de operación del compensador serie está dada por el compensador serie que tenga el menor voltaje *DC*

Para realizar este análisis se procede a plantear una ley de voltaje de Kirchoff, utilizando la figura 2.1, el cual se extiende a continuación.

$$v_l^{abc} = n_s v_s^{abc} + v_{pcc}^{abc} \quad (4.4)$$

Luego planteado (4.4) en ejes  $dq$ , se tiene lo siguiente.

$$v_L^d = n_s v_s^d + v_{pcc}^d \quad (4.5)$$

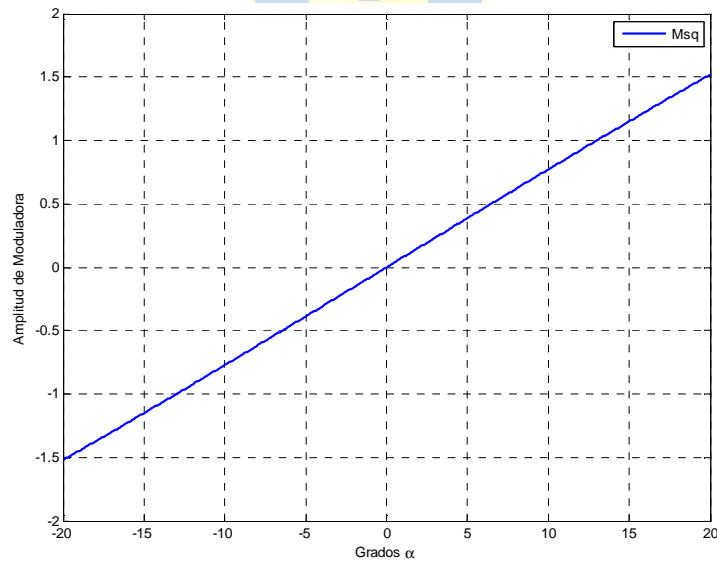
$$v_L^q = n_s v_s^q \quad (4.6)$$

Asumiendo que el filtro LC tiene ganancia unitaria para la frecuencia fundamental, se llega a los valores de los cuales dependen las moduladoras  $m_s^d$  y  $m_s^q$ .

$$m_s^q(\alpha) = \frac{\sqrt{2} v_{Lrms} \sin \alpha}{n_s G_{ac} v_{dc}} \quad (4.7)$$

$$m_s^d(k, \alpha) = \frac{\sqrt{2} v_{Lrms} (\cos \alpha - k)}{n_s G_{ac} v_{dc}} \quad (4.8)$$

Como se aprecia de (4.7) y (4.8) las moduladoras dependen de las variables  $k$  y  $\alpha$ , las cuales definirán el rango de operación para un rango de parámetros establecidos.



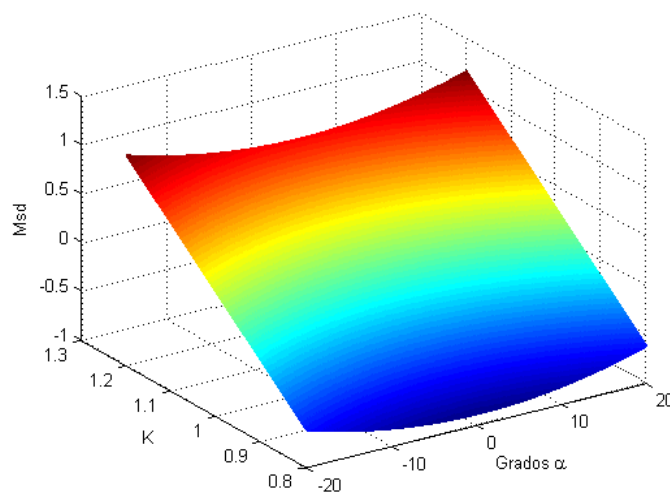
**Figura 4.4 Región de Operación Moduladora q, Compensador Serie.**

Se aprecia, de la figura 4.4, que el rango de operación, para la moduladora  $q$ , no es total, debido que el modulo de la moduladora del compensador serie no debe ser mayor que 1, considerando el peor caso, donde la moduladora  $d$  es cero, y la moduladora  $q$  es  $\pm 1$ , el rango de operación de  $\alpha$ , es de aproximadamente  $[-12^\circ, 12]$ .

**Tabla 4.1 Parámetros para obtención de Región de Operación para Compensador Serie.**

Símbolo	Cantidad	Valor	P.U.
$V_{L\ rms}$	Voltaje en la Carga rms	220[V]	1
$n_s$	Número de vueltas secundario transformador	1	-
$G_{ac}$	Ganancia AC, modulación PWM unipolar	1	-
$V_{dc}$	Voltaje de enlace DC	70[V]	0.32
$\alpha$	Fase del voltaje de carga	$[-20^\circ \dots 20^\circ]$	-
$k$	Variación del voltaje en el PCC	$[0,8 \dots 1,2]$	-

Ahora se procede a obtener la región de operación de la moduladora  $d$ , del compensador serie, (4.8), para la obtención de esta se utilizaron los parámetros de la tabla 4.1.

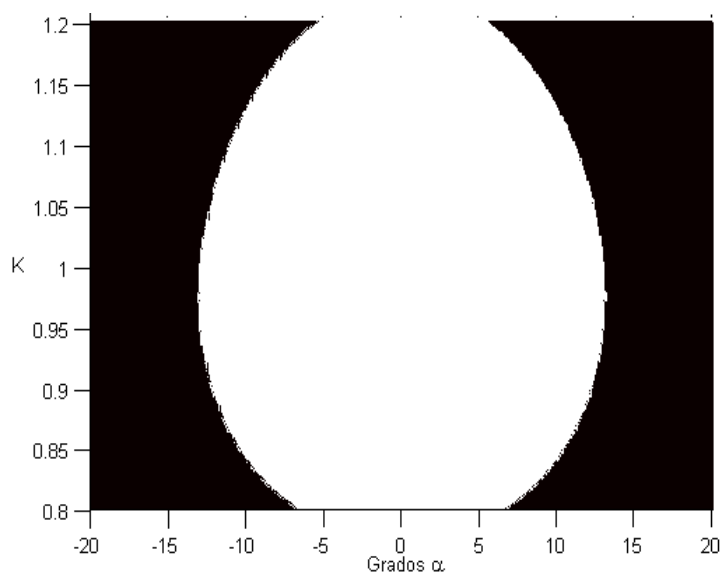
**Figura 4.5 Región de Operación Moduladora  $d$ , Compensador Serie.**

De la figura 4.5 se aprecia que la moduladora  $d$  es válida para casi toda la región de análisis, tanto para  $k$  y  $\alpha$ , considerando que la moduladora  $q$  es nula, esto se debe a que el modulo de la moduladora del compensador serie, debe tener un máximo de 1, para no entrar en la región de sobremodulación. Una pequeña región no es válida para la moduladora  $q$ , esta es cuando se presenta un swell mayor al 10%, con un  $\alpha$  mayor a  $15^\circ$  aproximadamente.

Ya con la región de operación de cada moduladora del compensador serie, se procede a obtener la región de operación de este, con los parámetros de la tabla 4.1, para que las moduladoras sean válidas se debe cumplir con la siguiente condición.

$$\sqrt{(m_q)^2 + (m_d)^2} \leq 1 \quad (4.9)$$

A continuación se procede a obtener la región de operación del compensador serie.



**Figura 4.6 Región de Operación Compensador Serie.**

De la figura 4.6 se puede extraer que el compensador serie es capaz de compensar swell hasta de un 20% y sag de un 20%, pero con la limitación del ángulo  $\alpha$ , ya que no existe una relación lineal entre  $k$  y  $\alpha$ , esta limitación daría a pensar que la operación *UPQC* monofásico-monofásico asimétrico no es la óptima dado que no se alcanzaría el  $\alpha$  óptimo, el cual es explicado en [10], es así que se elige operar con un  $\alpha$  máximo de 5 grados el cual es válido para el rango de compensación de sag y swell deseado.

## 4.5 Discusión y Conclusiones

Dadas las salidas a controlar del UPQC monofásico-monofásico asimétrico, se proponen las estrategias de control para cada compensador.

Para el caso del compensador paralelo se aprovecha el principio de carga mostrado en 4.2, gracias a esto se puede trabajar con la relación de voltajes de enlace  $DC$  y ángulos de disparos, ya que un control del tipo de modulación de amplitud no permitiría rescatar los resultados obtenidos en el anexo A. La desventaja que presenta este control es la lentitud de su respuesta, debido a la frecuencia de conmutación utilizada, 150 [Hz].

Por otra parte, el compensador serie, presenta un control lineal, ya que este sistema es de esa característica, para realizar el control se utilizo controladores monovariantes del tipo PI. Gracias a su característica de distintos voltajes de enlace  $DC$ , es necesario implementar dos controladores por set celda, dando un total de 8 controladores en total, ya que la generación de moduladoras será distinta para cada celda.

Una ventaja que presenta el control del voltaje de enlace  $DC$  es la generación de una referencia dinámica para éste, siendo esto útil desde el punto de vista de las pérdidas del  $UPQC$ , ya que se utiliza el voltaje necesario, sin sobredimensión, para generar la corriente que compensa la potencia reactiva de la carga.

Por otra parte la ventaja descrita anteriormente trae como consecuencia una desventaja en el control del compensador serie, debido a que la región de operación está limitada al compensador que tenga menor voltaje de enlace  $DC$  y además limita el  $\alpha$  para minimizar las pérdidas del  $UPQC$ , pero esto último tiene sentido ya que el voltaje de enlace  $DC$  de cada celda será el óptimo para generar la corriente del compensador paralelo, por ende no es mucho el margen que tendrá  $\alpha$  para minimizar aun más las pérdidas en el  $UPQC$ .



## Capítulo 5 Simulaciones en LC.

---

### 5.1 Introducción

Se ha planteado la estrategia de control para cada compensador del *UPQC*, explicando las ventajas y desventajas de cada control, y es aquí donde se muestran los resultados del control explicado anteriormente.

La estrategia de control manipula las 3 salidas del *UPQC*, estas son:

- Factor de Potencia en el *PCC*.
- Voltaje en la Carga.
- Voltaje de enlace *DC* para cada celda.

Además se presenta una cuarta salida que es la fase del voltaje de la carga, con esto se pretende minimizar las pérdidas del *UPQC*, pero como se explicó en el punto 4.4.1, este índice no cobra mucho sentido, por el hecho de que el voltaje *DC* calculado por el control del compensador paralelo es el voltaje justo para generar la corriente del compensador paralelo que compensa el factor de potencia de la carga, dejando el factor de potencia del *PCC* en el valor deseado.

Es así como en cada simulación se pondrá a prueba la estrategia de control, para mantener en los valores deseados las salidas del *UPQC*. La simulación es desarrollada con el software PSIM 6.0, y el control es implementado mediante bloques DLL, programados en ambiente C++, gracias a esto, se tiene un grado de libertad mayor, ya que es posible programar el control.

Antes de mostrar el resultado de la simulación, es necesario establecer los valores de los parámetros de los compensadores, que son los valores de los filtros LC, L y razón de vueltas de los transformadores, lo cual se detalla a continuación.

## 5.2 Diseño de Componentes

Utilizando las expresiones obtenidas en el anexo C, se obtienen los valores de los parámetros de los compensadores que componen el *UPQC*, los cuales dependerán del punto de operación de este, ya que en función de ello se puede estimar los valores de corriente y voltaje, con los cuales trabaja en *UPQC*. Es por esto que gracias a las simulaciones realizadas, se puede establecer que el valor de la corriente en la carga,  $I_L$ , es de 4.6[A], para el caso del compensador paralelo, el valor mínimo,  $I_{p,min}$ , es de 0.15 [A] y el valor máximo,  $I_{p,max}$ , es de 2.3[A], todos estos valores son rms.

Se consideran switches con las siguientes características,  $V_{sw}= 150$  [V] y  $I_{sw}= 10$ [A], los cuales son capaces de soportar los voltajes y corrientes, dentro de la región de operación que se encuentra el *UPQC* aquí tratado.

### 5.2.1 Número de Celdas

Como se dijo anteriormente mientras mayor sea el número de celdas más niveles tendrá el voltaje que se desea optimizar el *THD*, es por esto que en base a lo mostrado en la figura 3.2 se podría especificar 7 celdas por fase obteniendo un voltaje de 15 niveles con un *THD* del 5.25%. Dado que la cantidad de celdas es crítico para la región de operación del compensador serie, la cual está limitada por la celda que trabaje con el menor voltaje *DC* en su enlace, se busca el equilibrio entre los dos puntos señalados anteriormente, por lo tanto se trabaja con  $n_c=4$  logrando una forma de onda de 9 niveles y la región de operación mostrada en la figura 4.6.

### 5.2.2 Razón de vueltas primario transformador compensador paralelo

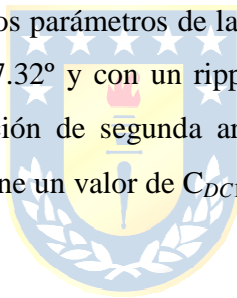
Para la obtención de este valor se utiliza la expresión (C.2), en la cual se requiere el valor máximo de la corriente que circula por el compensador paralelo,  $I_{p,max}$ , es de 2.3[A], luego haciendo el cálculo correspondiente se obtiene que  $n_p$  debe ser mayor que 0.23, es por esto que se escoge  $n_p= 1$ .

### 5.2.3 Razón de vueltas secundario transformador compensador serie

Este diseño debe ser capaz de cumplir dos condiciones, planteadas en (C.5) y (C.6), la cuales dependen de  $V_{SW}$  y  $I_{SW}$ , es por esto que para la condición dada por (C.5) se debe conocer con los valores donde trabaja el compensador serie, el cual compensará sag y swell de  $\pm 20\%$ , y opera con un valor de moduladora cercano a 0.85, con esto el valor de  $n_s$  debe ser mayor 0.35. Para la condición planteada en (3.6) es valor máximo de  $n_s$  debe ser de 1.45, es por esto que se elige  $n_s = 1$ .

### 5.2.4 Condensador Enlace DC

Como se vio anteriormente, este elemento tiene dos propuestas de diseño, es por esto que se trabajará con la que resulte con el mayor resultado. Así trabajando con (C.7) y considerando la celda 1, que es la que tiene mayor voltaje, y los parámetros de la forma de onda cuadrada modificada son  $V_{DC1} = 88[V]$  aproximadamente y  $\alpha_1 = 7.32^\circ$  y con un ripple de 5%, se obtiene un  $C_{DC1} = 2.1[mF]$ . Para el diseño considerando la limitación de segunda armónica dado en (C.8) y utilizando los parámetros de ripple,  $I_{P,max}$ ,  $I_L$ , se obtiene un valor de  $C_{DC1} = 3.3[mF]$ , es por esto que se trabaja con este último valor.



### 5.2.5 Filtro LC Compensador Serie

Considerando una frecuencia de resonancia igual a la mitad de la frecuencia de conmutación, que es igual a  $10 \cdot f_s$ , y con  $r_s = 20\%$ , y utilizando las expresiones (C.12) y (C.14), se obtiene aproximadamente un valor de  $L_s = 5[mH]$  y  $C_s = 100[\mu F]$ .

### 5.2.6 Filtro L Compensador Paralelo

Para este último parámetro, se emplea la expresión (C.15), para la cual se emplean los parámetros de la celda de mayor voltaje, que son los mismos empleados para el primer criterio de diseño de  $C_{DC}$ , considerando un  $r_p$  de un 80%, se obtiene un valor cercano a  $L_p = 20[mH]$ .

Con los parámetros ya diseñados, se puede realizar la simulación del UPQC monofásico-monofásico con diferentes voltajes en los enlaces *DC*.

**Tabla 5.1 Punto de operación y parámetros por celda del UPQC monofásico -monofásico asimétrico.**

<b>Símbolo</b>	<b>Cantidad</b>	<b>Valor</b>	<b>Impedancia[Ω]</b>	<b>P.U</b>
$V_{PCC}$	Voltaje de fase de la fuente	187[V]-253[V]	-	0.85-1.15
$f_s$	Frecuencia de la fuente de voltaje	50[Hz]	-	-
$f_{pPCC}$	Factor de potencia PCC	0.96(i)	-	-
<i>Compensador Serie</i>				
$L_s$	Inductancia Serie	5[mH]	1.57	0.032
$C_s$	Condensador Serie	100[uF]	31.83	0.66
$R_s$	Resistencia Serie	1[Ω]	1	0.021
$n_s$	Nº Vueltas Secundario Trafo	1	-	-
$f_{cs}$	Frecuencia de Conmutación	0.5[kHz]	-	-
$\alpha$	Fase de Voltaje $V_s$ , alfa	5°	-	-
<i>Compensador Paralelo</i>				
$C_{dc}$	Condensador enlace DC	3.3[mF]	0.96	0.02
$R_p$	Resistencia	1[Ω]	1	0.021
$L_p$	Inductancia	20[mH]	6.28	0.13
$n_{p1}$	Nº Vueltas Primario Trafo Celda 1	1	-	-
$f_{cp}$	Frecuencia de Conmutación	150[Hz]	-	-
<i>Carga Lineal 1</i>				
$V_L$	Voltaje en la Carga	220[V]	-	1
$Z_L$	Resistencia Carga 1	39.04[Ω]	39.04	0.8
$L_L$	Inductancia de Carga 1	92.44[mH]	29.04	0.6
$P_L$	Potencia Activa	2.4[kW]	-	-
$f_{pL}$	Factor de Potencia	0.8(i)	-	-
<i>Carga Lineal 2</i>				
$V_L$	Voltaje en la Carga	220[V]	-	1
$Z_L$	Resistencia Carga 2	33.88[Ω]	33.88	0.7
$L_L$	Inductancia de Carga 2	110.02[mH]	34.56	0.71
$P_L$	Potencia Activa	2.1[kW]	-	-
$f_{pL}$	Factor de Potencia	0.7(i)	-	-

### 5.3 Simulación ante Sag de 15%

En la siguiente simulación se hizo un cambio en el voltaje de *PCC*,  $v_{pcc}$ , el cual se manifiesta con un sag de un 15%. Se hace notar que la falla más común en el  $v_{pcc}$  es el sag. Los resultados de esta simulación se muestran en la figura 5.2.

Para el compensador serie se utilizó la técnica de modulación *SPWM* unipolar, ya que se utilizan inversores monofásicos en el compensador serie. Además de la característica multicelda del UPQC también se utilizó el desfase de portadora, *Phase Shifted*, con esto se logra una cancelación armónica entre las distintas corrientes de las celdas del compensador serie, figura 5.2.(g), logrando que una variable externa como el voltaje de compensación,  $v_s$ , tenga un menor contenido armónico, esto es visto en la figura 5.2.(c).

Para esta simulación el sag se aplicó en un tiempo de 0.1 seg, por un tiempo de 5 periodos, el cual se puede apreciar en la figura 5.2.(a), pero el voltaje en la carga no parece percibir este cambio, ver figura 5.2.(b) este resultado da una buena apreciación del control de los compensadores serie.

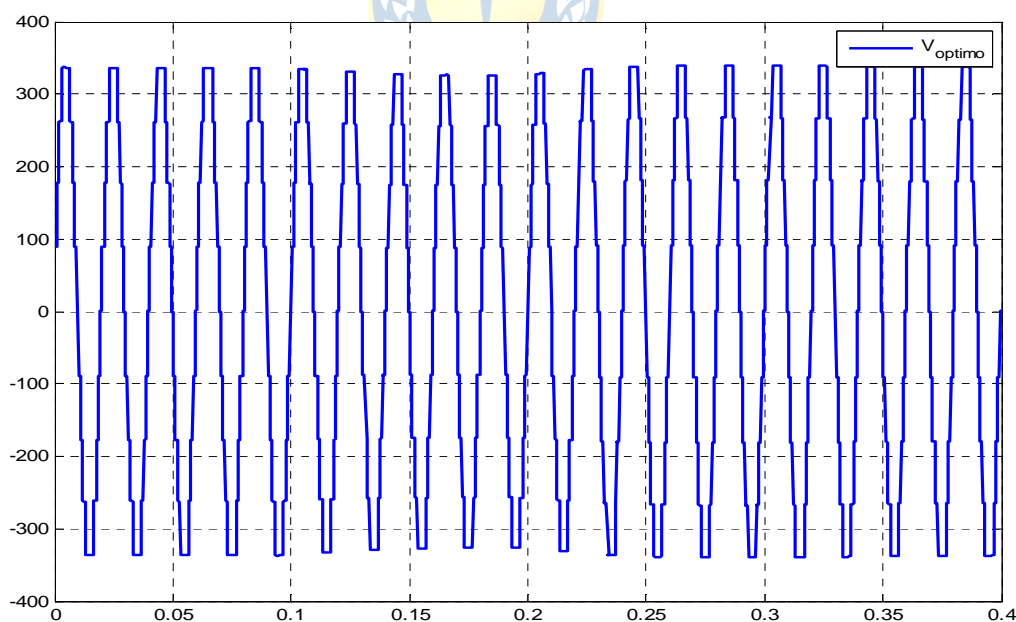
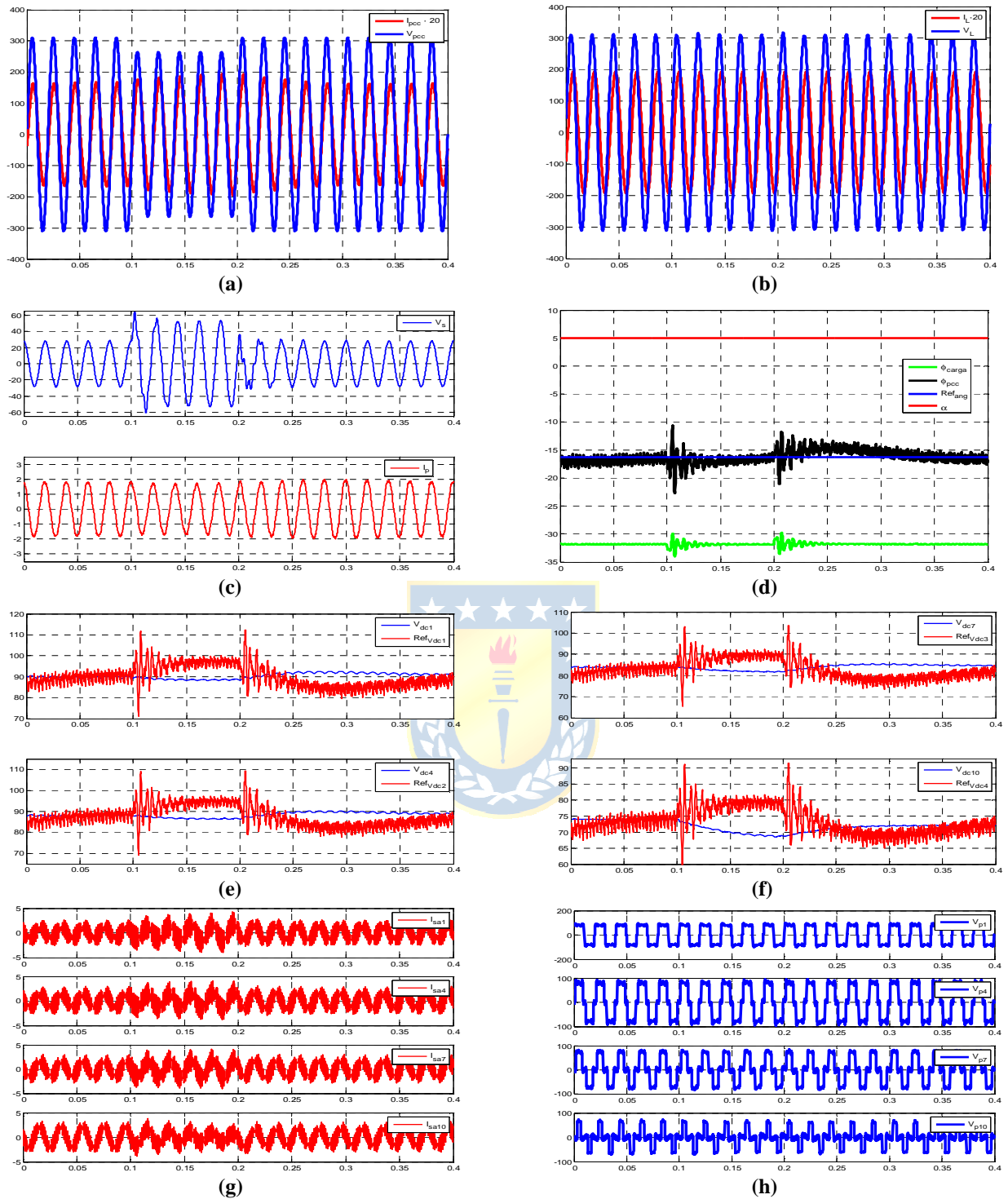


Figura 5.1 Voltaje con *THD* mínimo ante Sag.



**Figura 5.2** Formas de Onda para Sag de un 15%.

(a) Voltaje en el PCC  $V_{PCC}^a$ , y Corriente de línea PCC  $I_{PCC}^a$ ; (b) Voltaje de Carga  $V_L^a$ , y Corriente de carga  $I_L^a$ ; (c) Voltaje Inyectado Serie  $V_s^a$ , Corriente Compensador Paralelo  $I_p^a$ ; (d) Angulo en el PCC, Referencia para Angulo en el PCC, Angulo en la Carga y fase del voltaje compensador serie,  $\alpha$ . (e) Voltaje de Enlace DC celdas 1 y 4 de la fase A con sus referencias; (f) Voltaje de Enlace DC celdas 7 y 10 de la fase A, con sus referencias.

(g) Corrientes Compensador Serie,  $I_s$ , Celdas 1, 4, 7, y 10 de la fase A. (h) Voltaje Compensador paralelo celdas 1, 4, 7 y 10 de la fase A,  $V_p$ .

En la figura 5.1 se puede apreciar el voltaje escalonado, el cual es resultado de la optimización mostrada en el anexo A. Como es de esperar ante un sag el voltaje de enlace *DC*, cae como consecuencia, el voltaje a optimizar disminuye de amplitud, pero el control de los voltajes *DC*, lleva esta variable a la referencia deseada, esto se aprecia en las figuras 5.2.(e) y 5.2.(f).

La compensación de potencia de reactiva es válida para esta condición como se aprecia en la figura 5.2.(d), donde el factor de potencia de la carga es mejorado debido a la fase del voltaje de la carga,  $\alpha$ , ya que la fase del factor de potencia de la carga, 0.8(i), es de  $36.87^\circ$ , pero gracias a la optimización de las pérdidas del *UPQC*, la fase de la corriente carga es de  $31.87^\circ$ , como consecuencia la corriente del compensador paralelo es mínima, pero a pesar de esto aun es necesario compensar esta fase, ya que  $\alpha$  está limitado por la región de operación del compensador serie.

Para el punto de operación que se escogió el factor de potencia deseado en el *PCC* es de 0.96(i) con una fase asociada de  $-16.26^\circ$ , donde a pesar del sag aplicado el sistema es llevado a este valor, no con gran rapidez, esto es debido a la frecuencia de conmutación del compensador paralelo, que es de 600[Hz]. En la figura 5.2.(c). se encuentra la corriente del compensador paralelo asociada, la cual es sinusoidal, pero esto se puede mejorar, utilizando más celdas en el compensador paralelo, con el fin de obtener más niveles en el voltaje optimizado.

El voltaje que cae en el transformador de cada celda del compensador paralelo, se muestra en 5.2.(h), este tipo de forma de onda se puede explicar, dado por la interacción de una forma de onda de voltaje cuadrada modificada, aportada por el inversor de cada compensador paralelo y un voltaje altamente sinusoidal que cae en el inductor del filtro *L*, dado por el voltaje en la carga.

## 5.4 Simulación ante Swell de 15%

A continuación se presenta los resultados de la simulación ante un Swell de un 15% en el voltaje PCC,  $v_{pcc}$ , el cual es aplicado al igual que el caso anterior en 0.1 seg, con una duración de 5 ciclos. Esta falla es bastante peligrosa ya que al existir un alza en el valor del voltaje hace que se activen los sistemas de protección para la carga, llegando al peor caso que es la pérdida de un equipo o llevar al sistema a una parada de planta. A pesar que los equipos están preparados para aguantar ciertos niveles de sobretensión, éstos en el tiempo pueden ir disminuyendo el rendimiento de la carga, es por esto que se justifica la utilización de un compensador serie.

En la figura 5.3 se aprecia el voltaje con *THD* óptimo, el cual es el resultado de la suma de cada voltaje a la salida de cada inversor de las celdas que componen al compensador paralelo. Como es de esperar ante la presencia de un swell, el voltaje de enlace *DC* de cada celda aumenta transitoriamente, ver figuras 5.4 (e) y (f), esto se debe a que el compensador serie debe absorber potencia activa [9], dado lo anterior el voltaje con *THD* óptimo, se verá aumentado en amplitud, pero manteniendo la relación entre los enlaces y sus ángulos de disparo, gracias al control mostrado en 4.3.

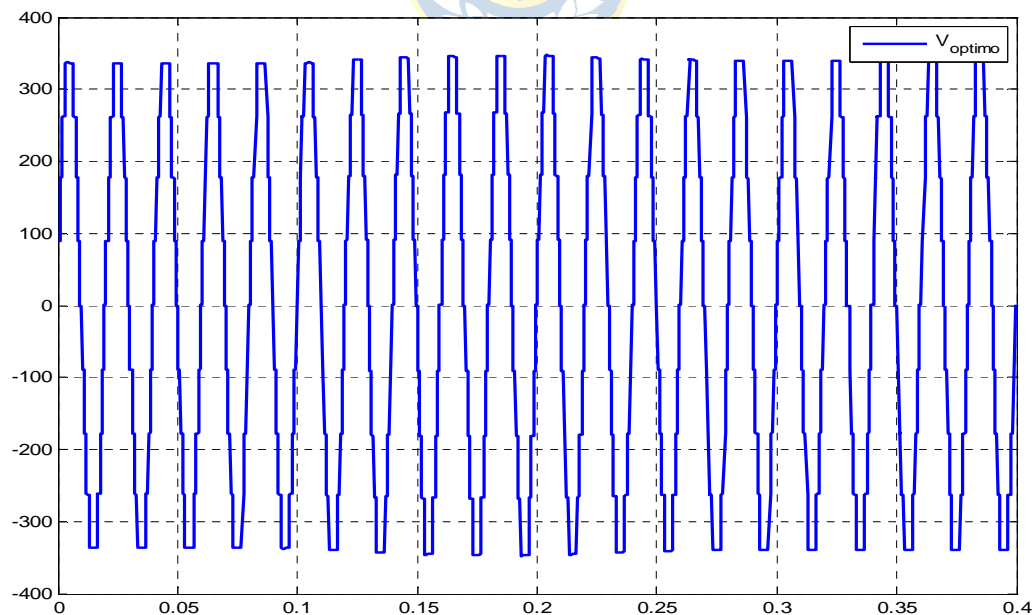
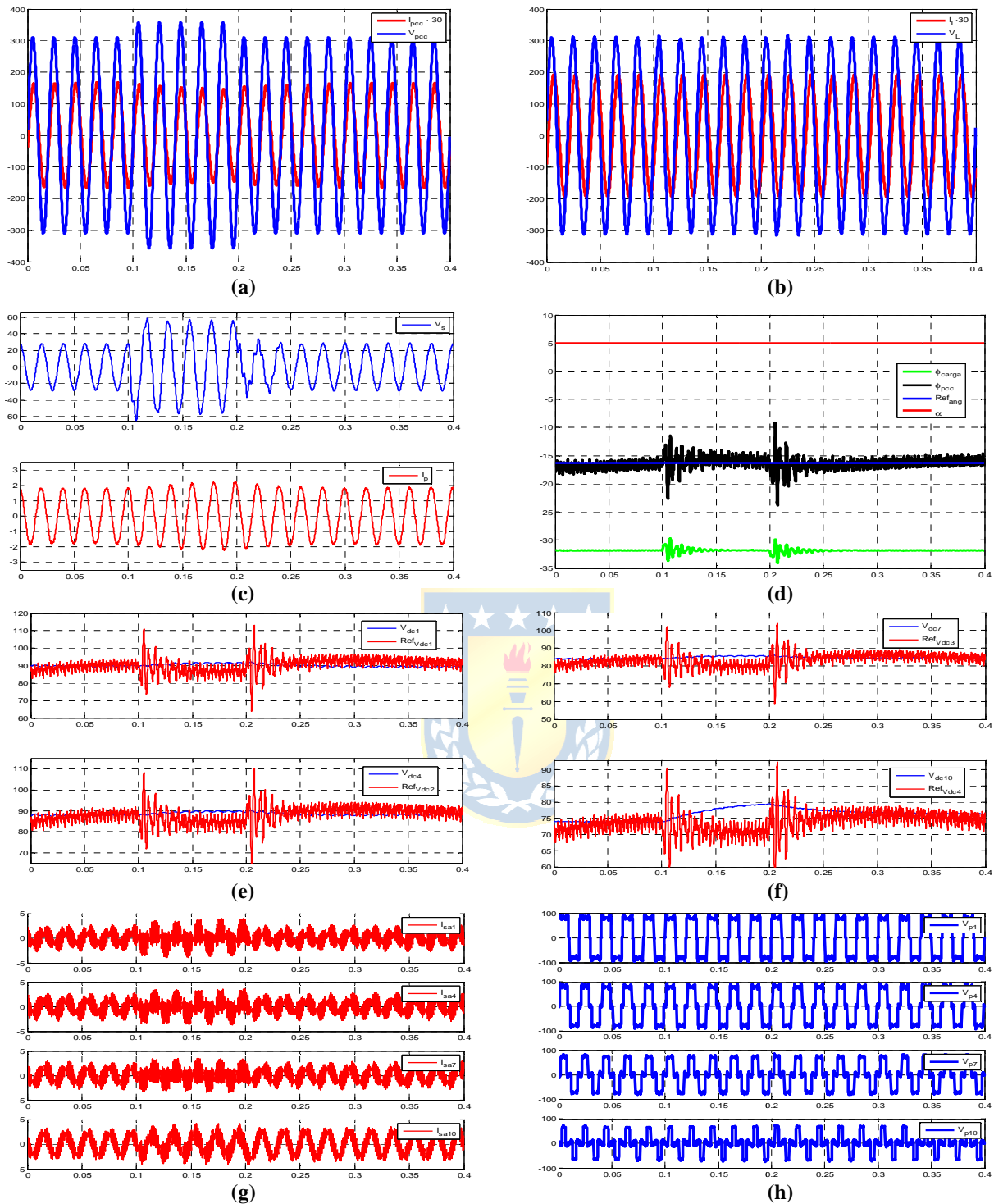


Figura 5.3 Voltaje con *THD* mínimo ante Swell.





**Figura 5.4 Formas de Onda para Swell de un 15%.**

- (a) Voltaje en el PCC  $V_{PCC}^a$ , y Corriente de línea PCC  $I_{PCC}^a$ ; (b) Voltaje de Carga  $V_L^a$ , y Corriente de carga  $I_L^a$   
(c) Voltaje Inyectado Serie  $V_s^a$ , Corriente Compensador Paralelo  $I_P^a$ ; (d) Angulo en el PCC, Referencia para Angulo en el PCC, Angulo en la Carga y fase del voltaje compensador serie,  $\alpha$ . (e) Voltaje de Enlace DC celdas 1 y 4 de la fase A con sus referencias; (f) Voltaje de Enlace DC celdas 7 y 10 de la fase A, con sus referencias.  
(g) Corrientes Compensador Serie,  $I_s$ , Celdas 1, 4, 7, y 10 de la fase A. (h) Voltaje Compensador paralelo celdas 1, 4, 7 y 10 de la fase A,  $V_p$ .

En las figuras 5.4 (a) y (b) se aprecia nuevamente la efectividad del compensador serie, debido a la rapidez del control de éste, ya que ante la presencia de un swell, el voltaje en la carga no se percata de esto el cual se mantiene constante, el voltaje inyectado por el compensador serie se aprecia en 5.4.(c). se puede ver que este cambia ante el cambio en  $v_{pcc}$ , además este mantiene la fase del voltaje de carga, con el fin de minimizar las pérdidas en el *UPQC*.

La compensación de potencia reactiva aun es válida ante la perturbación en el  $v_{pcc}$ , esto se aprecia en la figura 5.4 (d), donde se corrige el ángulo de la carga, el cual es alterado por la fase del voltaje en la carga,  $\alpha$ , para disminuir la corriente que circula por el compensador paralelo. A pesar de esto aun el ángulo en el *PCC*, no es el deseado y es así como entra en funcionamiento el control del compensador paralelo, el cual lleva al sistema a un ángulo de  $-16.26^\circ$ , el cual tiene asociado un factor de potencia de 0.96(i). El tiempo de respuesta del compensador paralelo no es muy rápido debido a la frecuencia de conmutación utilizada, 600[Hz] y además a la lentitud del control en cascada que se utiliza para la generación de referencia  $v_{DC}$ , en función del ángulo en el *PCC*

Las corrientes del compensador serie, son mostradas en la figura 5.4.(g), como se puede apreciar, estas presentan un alto contenido armónico, el cual no es reflejado al voltaje de compensación,  $V_s$ , esto es consecuencia del desfase de carrier utilizado en la modulación *SPWM* unipolar, con esto se produce una cancelación armónica, que es reflejada en la variable externa antes mencionada.

## 5.5 Simulación ante Cambio de Referencia de Angulo en el PCC.

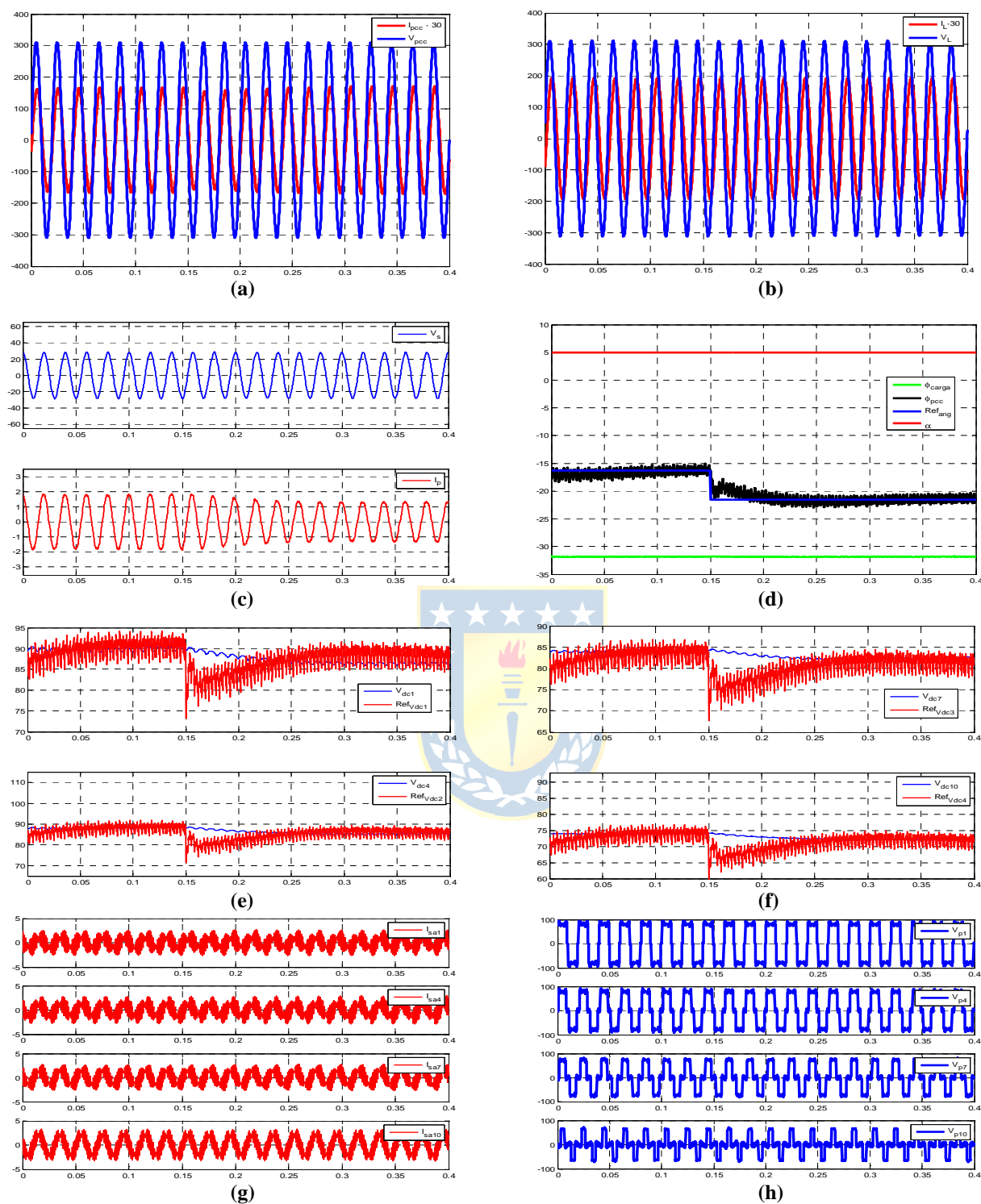
En la siguiente simulación se hace un cambio en la referencia del ángulo en el *PCC*, el cual se encuentra en  $-16.26^\circ$ , que tiene un factor de potencia de 0.96(i) y se cambia a  $-21.56^\circ$ , con un factor de potencia de 0.93(i). Este cambio es realizado en un tiempo de 0.15 seg.

Como es de esperar ante una menor exigencia del ángulo en el *PCC*, la corriente del compensador paralelo disminuye, como consecuencia de esto el control genera una referencia de  $v_{DC}$ , menor para cada celda, es por esto que el voltaje con *THD* mínimo es disminuido en amplitud, el cual es la suma de la salida del inversor de cada celda del compensador paralelo.

La disminución de la generación de referencia  $v_{DC}$ , trae que cada celda tiene menor voltaje disponible, por ende se verá aun más restringida la región de operación del compensador serie la cual está dada por la celda que tenga menor  $V_{DC}$ .



Figura 5.5 Voltaje con *THD* mínimo ante cambio de referencia de ángulo en el PCC.



**Figura 5.6 Formas de Onda para cambio de referencia de ángulo en el PCC.**

(a) Voltaje en la PCC  $V_{PCC}^a$ , y Corriente de línea PCC  $I_{PCC}^a$ ; (b) Voltaje de Carga  $V_L^a$ , y Corriente de carga  $I_L^a$   
(c) Voltaje Inyectado Serie  $V_s^a$ , Corriente Compensador Paralelo  $I_p^a$ ; (d) Angulo en el PCC, Referencia para Angulo en el PCC, Angulo en la Carga y fase del voltaje compensador serie,  $\alpha$ . (e) Voltaje de Enlace DC celdas 1 y 4 de la fase A con sus referencias; (f) Voltaje de Enlace DC celdas 7 y 10 de la fase A, con sus referencias.  
(g) Corrientes Compensador Serie,  $I_s$ , Celdas 1, 4, 7, y 10 de la fase A. (h) Voltaje Compensador paralelo celdas 1, 4, 7 y 10 de la fase A,  $V_p$ .

El voltaje en la carga se mantiene constante ver figura 5.6.(b) como es de esperarse, ya que un cambio de ángulo en el PCC, no altera el comportamiento en la carga ni tampoco en el compensador serie, el cual se carga de inyectar en este caso el voltaje necesario para minimizar las pérdidas del *UPQC*, ver figura 5.6.(c), esto se logra alterando la fase del voltaje en la carga.

En este caso la compensación de potencia reactiva es el punto principal en esta simulación, ya que esta varía, debido al cambio de referencia realizado. En la figura 5.6.(d), se aprecia el cambio de referencia realizado, y como la variable a controlar, la sigue de buena manera. Ésta se logra estabilizar en un tiempo cercano de 3 ciclos de red, el cual se puede considerar lento, pero esto se debe al tipo de control utilizado, en cascada y además a la frecuencia de conmutación utilizada para la modulación que genera una forma de onda cuadrada modificada.

Se mencionó anteriormente que ante este tipo de cambio de referencia aplicado el  $v_{DC}$  para cada celda es menor, esto es visto en las figuras 5.6.(e) y (f) y además el  $v_{DC}$ , sigue de manera correcta el control, el cual se estabiliza en un tiempo de 3 ciclos de red, aproximadamente. En la figura 5.6.(c), se aprecia la corriente generada en el compensador paralelo, y como es de esperar, esta disminuye ante el cambio de referencia del ángulo del PCC.

Las corrientes de los compensadores serie, tienen alto contenido armónico, el cual no es reflejado al voltaje de compensación,  $v_s$ , gracias a la técnica de desplazamiento de carrier, Phase Shifted.

Por último en 5.6 (h), se aprecia el voltaje que cae en el transformador, lado secundario, de cada celda del compensador paralelo, el cual predominantemente tiene la forma de onda cuadrada modificada, esto se debe a la interacción de un voltaje sinusoidal y el voltaje del tipo cuadrado modificado.

## 5.6 Simulación Ante Cambio de factor de potencia en la carga.

Para la estabilidad del control planteado en el capítulo 4 se hacen cambios en la carga, la cual tiene un factor de potencia de 0.8(i), con una fase asociada de  $-36.87^\circ$ , y se cambia a una carga con factor de potencia de 0.7(i), con una fase asociada de  $-45.57^\circ$ . Este cambio es aplicado en un tiempo de 0.1 seg.

Dado que la carga con la cual se queda operando el *UPQC* tiene peor característica que la inicial el voltaje necesario para lograr la compensación de potencia reactiva debe ser mayor, por ende el voltaje con *THD* mínimo debe tener mayor amplitud, lo cual se muestra en la figura 5.7. La estrategia de control del compensador paralelo hace esto de manera correcta, con esto se aumenta el valor del  $v_{DC}$ , de cada celda, trayendo como consecuencia un aumento en la región de operación del compensador, la cual está dada por la celda que tenga el menor  $v_{DC}$ .

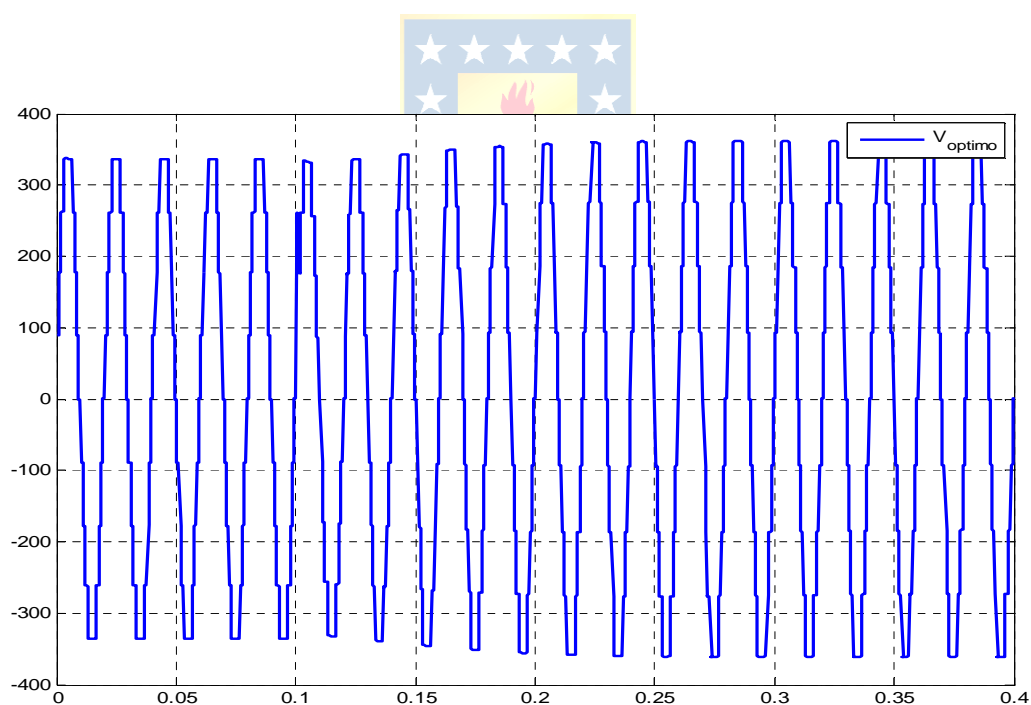
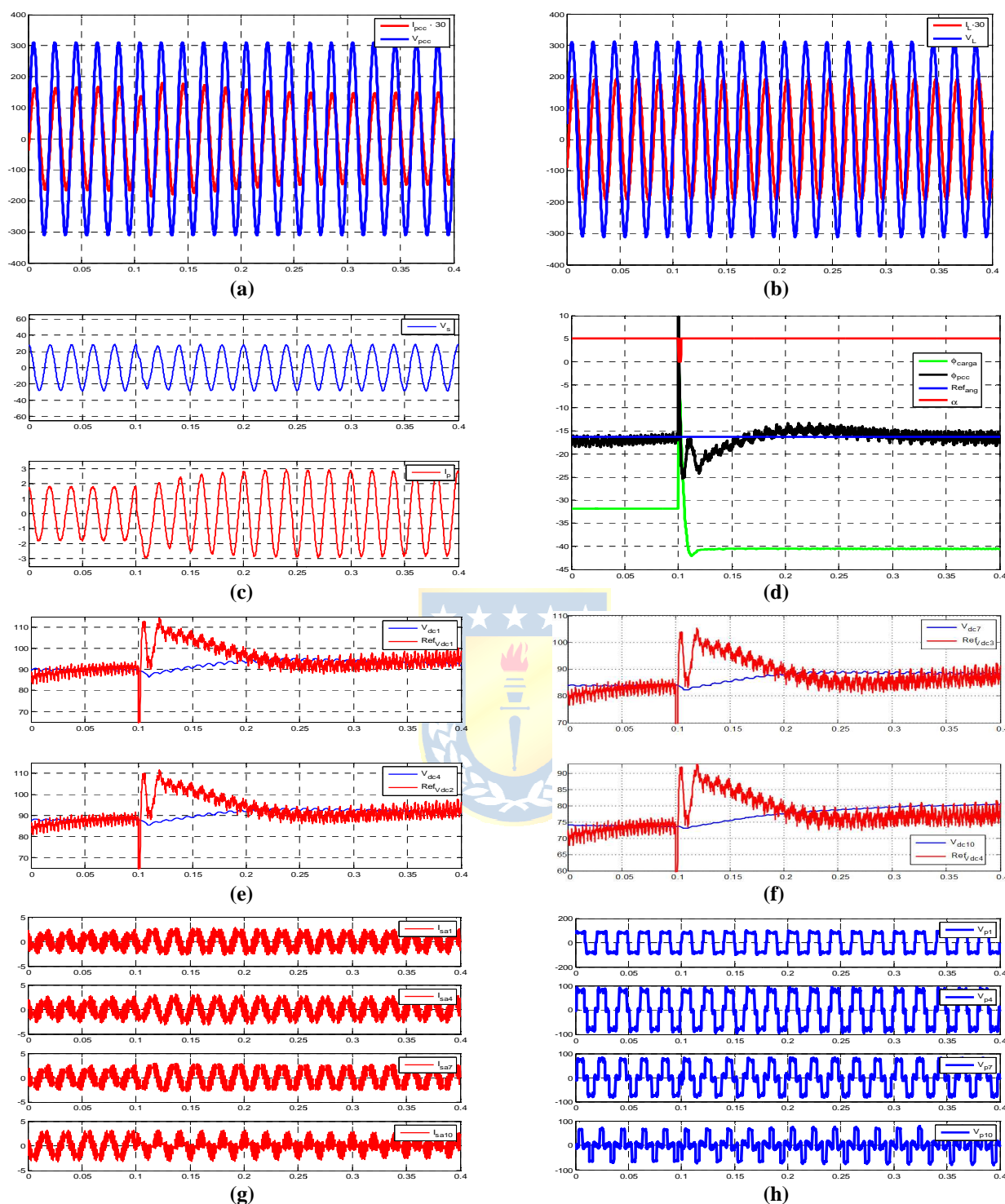


Figura 5.7 Voltaje con *THD* mínimo ante cambio de factor de potencia en la carga.



**Figura 5.8** Formas de Onda para cambio de factor de potencia de la carga.

(a) Voltaje en el PCC  $V_{PCC}^a$ , y Corriente de línea PCC  $I_{PCC}^a$ ; (b) Voltaje de Carga  $V_L^a$ , y Corriente de carga  $I_L^a$   
 (c) Voltaje Inyectado Serie  $V_S^a$ , Corriente Compensador Paralelo  $I_P^a$ ; (d) Angulo en el PCC, Referencia para Angulo en la PCC, Angulo en la Carga y fase del voltaje compensador serie,  $\alpha$ . (e) Voltaje de Enlace DC celdas 1 y 4 de la fase A con sus referencias; (f) Voltaje de Enlace DC celdas 7 y 10 de la fase A, con sus referencias.

(g) Corrientes Compensador Serie,  $I_S$ , Celdas 1, 4, 7, y 10 de la fase A. (h) Voltaje Compensador paralelo celdas 1, 4, 7 y 10 de la fase A,  $V_P$ .

El compensador serie mantiene un correcto funcionamiento a pesar del cambio de carga hecha, en 0.1 seg, ver figura 5.8.(c), ya que este es el encargado de aportar la fase necesaria,  $\alpha$ , para el voltaje en la carga, con lo cual se logra la minimización de las pérdidas en el UPQC.

El control del voltaje de enlace  $DC$  genera referencia de voltajes mayores a los generados para la carga inicial, esto es correcto debido a que se necesita una mayor corriente para compensar la potencia reactiva de la carga. Además se aprecia como los  $v_{DC}$  siguen a la referencia generada, ver figuras 5.8.(e) y (f), como consecuencia del aumento del voltaje, aumenta la corriente, la cual es vista en la figura 5.8 (c).

A pesar del cambio en la carga el control es capaz de llevar al sistema al punto de operación escogido, donde en este caso, el más importante es la corrección del ángulo en el PCC, donde al momento de aplicar el cambio el sistema se demora aproximadamente 7 ciclos de red en llevar la variable hacia el valor deseado, ver figura 5.8.(d)





## 5.7 Simulación ante Impacto de Carga

Para esta simulación se hizo un cambio en la carga la cual se logró alterando el módulo de la impedancia de la carga lineal 1, mostrada en la tabla 5.1, operando a un 80% de ésta. Este impacto, al igual que en las otras simulaciones, se hace en  $t=0.1$  seg.

Como es de esperar al disminuir la impedancia de la carga y manteniendo constante el voltaje en ella, la corriente en la carga aumenta manteniendo el mismo factor de potencia, ya que solo se cambio el módulo de ésta. Es por esto que el voltaje a optimizar aumenta su amplitud, debido a que la corriente para compensar debe ser de mayor valor, debido a la reducción de la impedancia en la carga. Para poder compensar este efecto se aumenta en voltaje de enlace *DC* de cada celda, pero manteniendo las relaciones de amplitudes en los voltajes de enlace *DC* de cada celda y los ángulos de disparo, cuidando de mantener un *THD* mínimo.

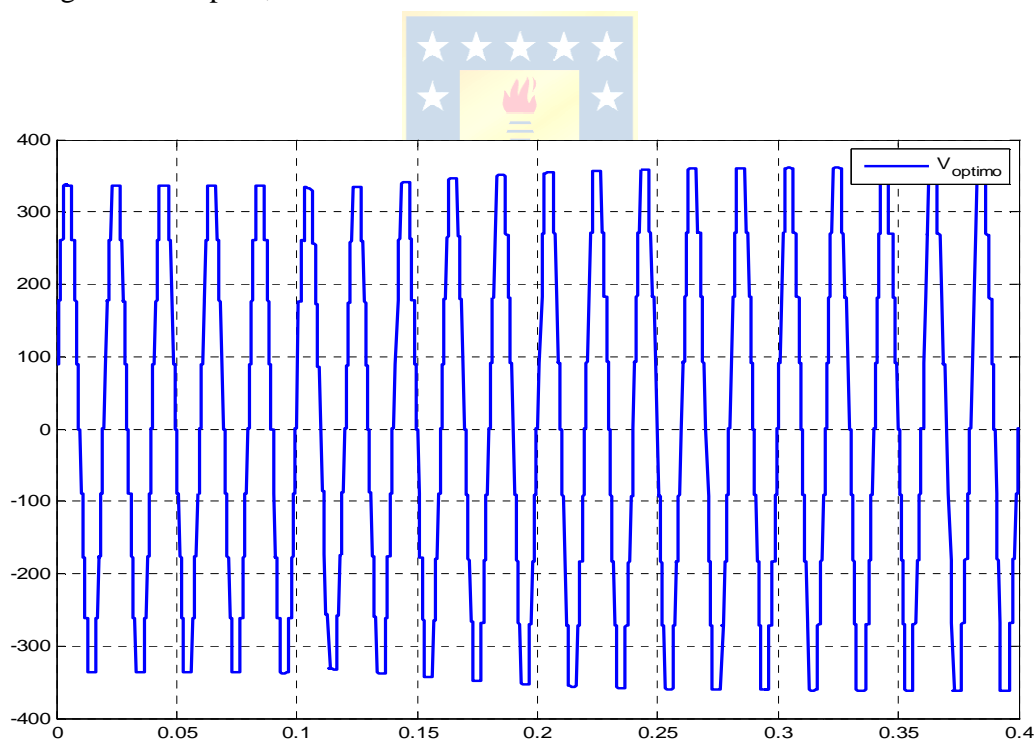
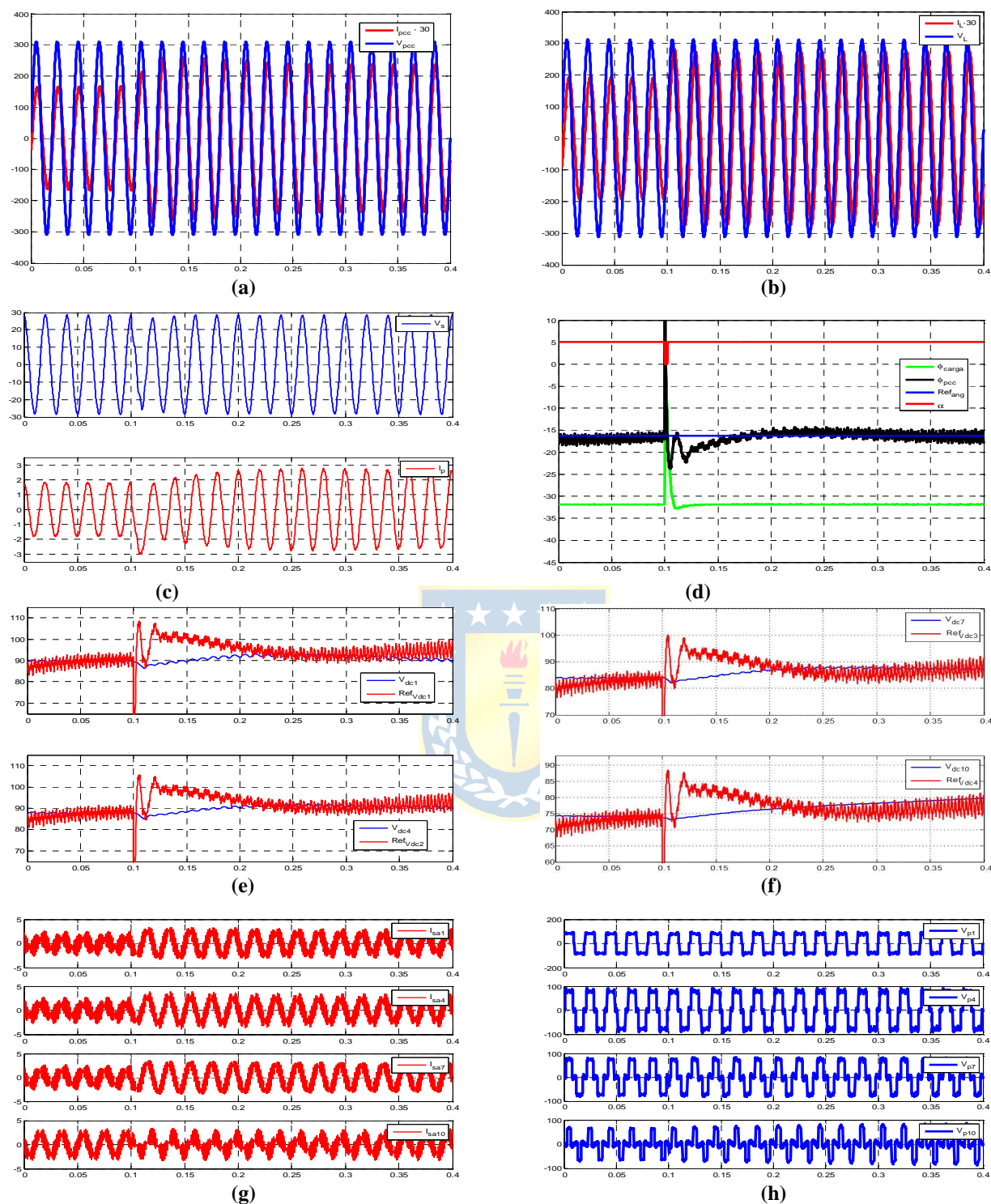


Figura 5.9 Voltaje con *THD* mínimo ante cambio de carga



**Figura 5.10** Formas de Onda para impacto de carga.

(a) Voltaje en el PCC  $V_{PCC}^a$ , y Corriente de línea PCC  $I_{PCC}^a$ ; (b) Voltaje de Carga  $V_L^a$ , y Corriente de carga  $I_L^a$ ; (c) Voltaje Inyectado Serie  $V_s^a$ , Corriente Compensador Paralelo  $I_p^a$ ; (d) Angulo en el PCC, Referencia para Angulo en el PCC, Angulo en la Carga y fase del voltaje compensador serie,  $\alpha$ . (e) Voltaje de Enlace DC celdas 1 y 4 de la fase A con sus referencias; (f) Voltaje de Enlace DC celdas 7 y 10 de la fase A, con sus referencias. (g) Corrientes Compensador Serie,  $I_s$ , Celdas 1, 4, 7, y 10 de la fase A. (h) Voltaje Compensador paralelo celdas 1, 4, 7 y 10 de la fase A,  $V_p$

El efecto del impacto en la carga se aprecia en la figuras 5.10 (a) y (b), debido al aumento de la corriente en la carga y también en el aumento de la corriente que circula por el pcc, este aumento se debe a que la corriente del pcc, es la suma de la corriente de la carga y la corriente del compensador shunt. El aumento de la corriente del compensador paralelo se aprecia en la figura 5.10(c), este incremento se debe al mayor requerimiento de reactivos por la carga. Así también el aumento del voltaje con *THD* mínimo, debido al aumento de los voltajes de enlace *DC* de cada celda.

En la figura 5.10 (d), se aprecia que el cambio en la carga fue solo en el valor del módulo de ésta, manteniendo su fase.

El control actúa de manera correcta ya que las referencias de voltajes *DC* para cada celda aumentan, lo cual concuerda con lo esperado, figura 5.10 (e) y (f), debido a que se necesita mayor corriente para compensar el factor de potencia de la carga, 0.8 (i). Los voltajes *DC* de cada celda responden de buena forma, quizás no de manera muy rápida, esto se debe a la frecuencia de conmutación del compensador paralelo y del control en cascada utilizado.

Las corrientes de cada celda del compensador serie, figura 5.10 (g), presentan un alto contenido armónico, debido a la técnica de modulación utilizada, SPWM con Phase Shifted, con esto se logra una cancelación armónica entre las corrientes, logrando que el voltaje de compensación,  $v_s$ , no presente un alto contenido armónico, figura 5.10 (c).

Las formas de onda vistas en la figura 5.10 (h), muestran el voltaje que cae en el secundario del transformador de cada celda que compone el compensador paralelo, se puede apreciar que este no es altamente sinusoidal, debido a la utilización de una forma de onda cuadrada modificada.

## 5.8 Justificación de Control Compensador Serie

Para la sintonización del control PI del compensador serie, se utilizó la herramienta del LGR, la cual permite ver la estabilidad del sistema. Como es conocido la estabilidad del sistema se puede determinar sabiendo la ubicación de los polos, los cuales si se encuentran en el S.P.I, se dice que el sistema es estable, además se puede determinar de que tipo es la respuesta ante algún tipo de entrada.

Para el análisis se considera la dinámica del filtro de segundo orden, es por esto que el sistema de control visto en la figura 4.3 puede ser descrito de manera más detallada.

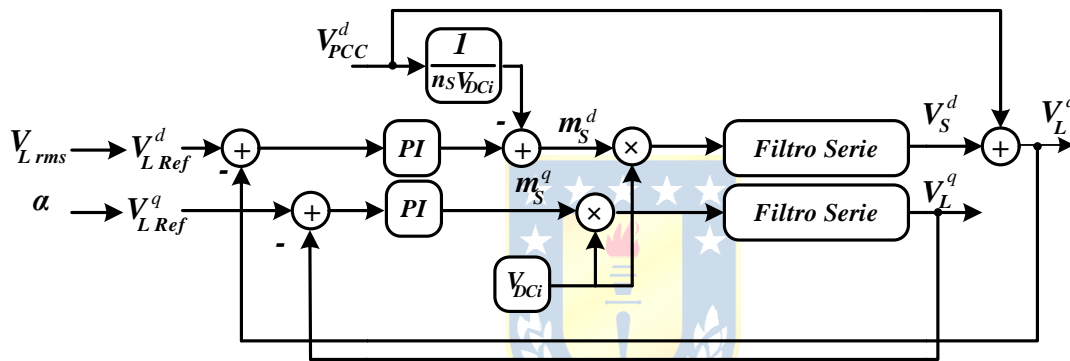
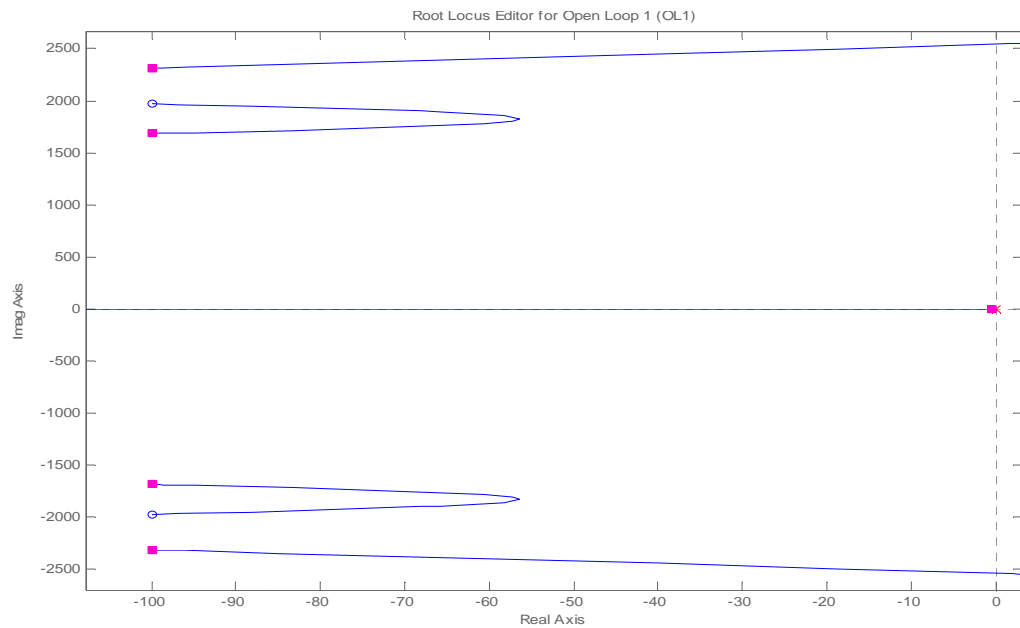


Figura 5.11 Lazos de control compensador serie.

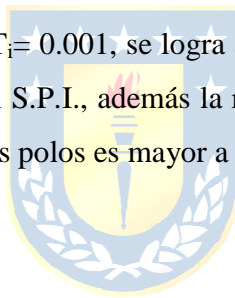
En la figura 5.11, se aprecia el sistema control que se utilizó para la sintonización, el análisis se hizo en el plano continuo, Laplace, con esto se simplifica el análisis, ya que al hacerlo en el plano discreto Z, la estabilidad del sistema está condicionada a que el módulo de los polos sea menor a 1.

Para el análisis de LGR, se obtiene el L.D. de los lazos de control mostrado en la figura 5.12, como se puede apreciar es el mismo para los dos, además se debe obtener la F.de T. del filtro LC, para esto es necesario plantear las ecuaciones en ejes abc, para modelar la corriente del compensador serie,  $i_s$  y voltaje que cae en el condensador,  $v_s$ , y este último se define como salida, obteniendo el modelo lineal con sus respectivas matrices A, B y C, luego es necesario realizar la transformación a ejes  $dq$ , para poder aplicar estrategias de control clásico al sistema.



**Figura 5.12 L.G.R. compensador serie.**

Con los valores de  $K_C=0.001$  y  $T_i=0.001$ , se logra apreciar que el sistema es estable, ya que se mantienen los polos del sistema en el S.P.I., además la respuesta del sistema es de primer orden, ya que la distancia relativa con los demás polos es mayor a 10.



## 5.9 Discusión y Conclusiones

Se ha visto que la estrategia de control explicada en el capítulo 4, es capaz de llevar al sistema a cualquier punto de operación que sea válido para el sistema.

La estrategia de control implementada para el UPQC monofásico-monofásico asimétrico, funciona mejor si la carga tiene un peor factor de potencia, esto se debe al mayor voltaje  $DC$  necesario por celda para poder lograr la compensación de potencia reactiva, trayendo como consecuencia un aumento en la región de operación del compensador serie.

La dinámica del compensador paralelo se puede considerar lenta, pero esto se debe al tipo de modulación utilizada para la generación de la forma cuadrada modificada en la cual se conmuta a 150[Hz], trayendo como beneficio una reducción en las pérdidas por conmutación. El esquema de control para este compensador, es un lazo de control en cascada, por ende, también es un factor a la hora de considerar la dinámica del sistema.

El compensador serie cumple de buena manera su función la cual es compensar sag y swell, y además de incluir el ángulo  $\alpha$  al voltaje en la carga, con esto se logra disminuir las pérdidas del UPQC dentro del rango de operación del compensador serie.

## Capítulo 6 Conclusiones

---

### 6.1 Sumario

Se ha realizado una modelación de las distintas topologías de *UPQC* multicelda con diferentes niveles *DC* en sus enlaces, las cuales son simuladas, logrando ver que todas son capaces de realizar los objetivos del *UPQC*. Dado esto, se escoge la topología del *UPQC* monofásica-monofásica, para profundizar el estudio de voltajes *DC* asimétricos en las celdas.

Se propone trabajar con una forma de onda cuadrada modificada, de esta se propone manipular la amplitud y los ángulos de disparo, con lo cual se obtiene la relación de enlaces *DC* de cada celda y de ángulos de disparo, para minimizar el *THD* de la forma de onda, que es de  $2 \cdot N + 1$  niveles, donde *N* es número de celdas utilizadas.

Se propone una estrategia de control lineal para el compensador serie, la cual es la encargada de compensar los sag y swell presentes en el  $V_{PCC}$ , mediante la creación de las moduladoras del tipo SPWM unipolar. Para el compensador paralelo, la estrategia de control a utilizar, es en base al principio de carga del voltaje en el condensador y también a la capacidad de implementar la relación entre los voltajes de enlace *DC* y los ángulos de disparo, para obtener un voltaje con *THD* mínimo, el cual es la suma de los voltajes a la salida del inversor de cada celda del compensador paralelo. Gracias a esto es posible llevar al *UPQC* a distintos puntos de operación de manera correcta, dentro de la región de operación del sistema.

Se hacen distintas pruebas al *UPQC* monofásico-monofásico asimétrico, con el fin de asegurar que los esquemas de control propuestos funcionan de manera correcta, para esto se simula el sistema ante fallas del tipo sag y swell, como también ante cambio de carga y cambio en la referencia del ángulo en el *PCC*, respondiendo el sistema de correcta forma.

## 6.2 Conclusiones

Es posible la modelación de *UPQC* multiceldas con diferentes niveles *DC* en los enlaces a frecuencia fundamental, mediante la combinación de inversores trifásicos y monofásicos en los compensadores serie y paralelo. Las distintas topologías revisadas, tienen como ventajas ante el *UPQC* trifásico, la capacidad de dividir entre las celdas la corriente que circula por el *PCC*,  $I_{PCC}$ , esto se ve reflejado en el aumento de la capacidad de corriente del compensador serie. En el caso del compensador paralelo se permite una división del voltaje de la carga que cae en cada celda de éste compensador. Con esto se pueden utilizar switch con menor capacidad de corriente,  $I_{SW}$ , y de voltaje de bloqueo,  $V_{SW}$ , para poder abarcar cargas con características de mayor potencia.

Hay una relación óptima entre los voltajes de enlace y los ángulos de disparo, de una forma de onda cuadrada con lo cual se optimiza el *THD* de la forma de onda de voltaje resultante, esta relación se puede ocupar desde la utilización de una 1 celda hasta *N* celdas. Logrando con 7 celdas, un voltaje de 15 niveles con un *THD* de un 5.25%.

Las estrategias de control utilizadas permiten responder de manera dinámica ante las perturbaciones existentes en la red. En el caso del compensador serie se utilizó una estrategia de control lineal, la cual es implementada mediante controladores monovariantes PI y con un lazo de prealimentación, para la moduladora *d*, esto último se utiliza para hacer más rápida la respuesta del sistema ante los cambios de voltaje en el *PCC*. En el compensador paralelo, se utiliza el principio de carga del voltaje *DC* en el condensador, mediante el desplazamiento de la fase de la forma de onda cuadrada modificada, con esto se logra compensar la potencia reactiva de la carga y mantener constante el voltaje *DC* en los enlaces de cada celda. El tiempo de respuesta de este control no es muy rápido, debido a la frecuencia de conmutación implementada para cada celda 150[Hz] y la característica del control en cascada utilizado en este compensador.

El esquema de control utilizado en el compensador paralelo permite utilizar la relación de amplitudes de los enlaces *dc* y los ángulos de disparo en la forma de onda cuadrada modificada de manera satisfactoria, obteniendo una forma de onda escalona con un *THD* del 8.83% al utilizar 4 celdas por fase, siendo la única limitante para lograr un menor *THD* es la región de operación del compensador serie.



### 6.3 Trabajo Futuro

Un trabajo interesante a desarrollar es encontrar una nueva relación en voltajes de enlace *DC*, entre las celdas y desarrollar un método de disparo entre las celdas, para lograr un voltaje escalonado con menor *THD*. Con esto se busca que al tener 3 celdas por fase, no generar un voltaje de 7 niveles, como lo es ahora, en cambio lograr un voltaje de salida de más niveles.

El compensador serie solo está limitado a atender fallas del tipo sag y swell y sería interesante resolver problemas de desbalances de voltaje del tipo secuencia positiva y negativa, dadas las características de la topología utilizada. Esto implicaría modificar el sistema de control utilizado en este trabajo.



## Bibliografía

- [1] Hirofumi Akagi. "New Trends in Active Filters for Power Conditioning". IEEE Transactions on Industry Applications, vol 32, no 6, November/December 1996.
- [2] Bhim Singh, Kamal Al-Haddad, and Ambrish Chandra. "A Review of Active Filters for Power Quality Improvement", IEEE Transactions on Industry Applications, vol 46, no 5, October 1999.
- [3] Subhashish Bhattacharya, Deepak Divan. "Active Filter Solutions For Utility Interface Of Industrial Loads." Power Electronics, Drives and Energy Systems for Industrial Growth, vol 2, 8-11 January. 1996.
- [4] Hideaki Fujita, Hirofumi Akagi. "The Unified Power Quality Conditioner: The Integration of Series- and Shunt- Active Filters". IEEE Transactions on Industry Applications, vol 13, no 2, March 1998.
- [5] T. Benslime, K. Aliouane, and B. Chetate. "Voltaje and Current Disturbances Elimination with Reactive Power Compensation Using Unified Power Quality Conditioner", SPEEDAM 2006, International Symposium on Power Electronics, Electrical Drives, Automation and Motion.
- [6] B. Han, B Bae, H. Kim and S. Back. "Combined Operation of Unified Power Quality Conditioner with Distributed Generation", IEEE Transactions on Power Delivery, vol 21, no 1, January 2006.
- [7] B Han, B Bae, S Baek, G.Jeng,"New configuration of the UPQC for medium-voltage application" IEEE Transactions on Power Delivery, vol 21, no 3, July 2006.
- [8] A.Kazemi, A.Mokhatarpour, M.Tarafdar. "A New Control Strategy for Unified power quality conditioner (UPQC) in distribution systems." 2006 International Conference on Power System Technology.
- [9] A.Nasiri, A.Emadi. "Different Topologies for Single-Phase Unified Power Quality Conditioners."
- [10] A.Nasiri, A.Emadi. "Analysis of power flow in uqpc during voltaje sag and swell conditions for selection of device ratings".
- [11] Cristian A. Sepúlveda, José R. Espinoza, Luis A. Morán, Romeo Ortega. "Analysis and design of a linear control strategy for three-phase UPQCs."

- [12] Jerson R. Reyes, José R. Espinoza, Cristian A. Sepúlveda. “Operating Region of Single-Phase UPQCs.”
- [13] Javier A. Muñoz, Jerson R. Reyes, José R. Espinoza, Iván A. Rubilar, Luis A. Moran “A Novel Multi-Level Three-Phase UPQC Topology based on Full-Bridge Single-Phase Cells”. Industrial Electronics Society, November 5-8, 2007, Taipei, Taiwan.
- [14] Leszek S. Czarnecki. “On Some Misinterpretations of the Instantaneous Reactive Power p-q Theory”. IEEE Transactions on Power Electronics, vol 19, no 3, May 2004.
- [15] Fang Zheng Peng, Jih-Sheng Lai.” Generalized Instantaneous Reactive Power Theory for Three-Phase Power Systems”, IEEE Transactions on Instrumentation and Measurement, vol 45, no 1, February 1996.
- [16] Fan Ng, Man-Chung Wong, Ying-Duo Han. “Analysis and Control of UPQC and its *DC*-Link Power by Use of p-q-r- Instantaneous Power Theory.”.
- [17] Shin-Kuan Chen, Gary W. Chang. “A New Instantaneous Power Theory-Based Three-Phase Active Power Filter”.
- [18] Sébastien Mariethoz, Alfred Rufer. “Design and Control of asymmetrical multi-level inverters”.
- [19] Brendan Peter McGrath, Donald Grahame Holmes. “Multicarrier PWM Strategies for Multilevel Inverters”, IEEE Transactions on Industrial Electronics, vol 45, no 4, August 2002.
- [20] Miguel López G, Luis Morán T, José Espinoza C, Juan Dixon R. “Performance Analysis of a Hybrid Asymmetric multilevel inverter for high voltage active power filter applications”.
- [21] Zhiguo Pan, Fang Z. Peng, Zhaoming Qian. “Voltage Control and *THD* Optimization for Diode-Clamped Multilevel Converter/Inverter”.
- [22] M.Li, J.N.Chiaison, L.M.Tolbert. “Capacitor Voltage Control in a Cascaded Multilevel Invertir as a Static Var Generator”, IPEMC 2006.
- [23] Fang Zheng Peng, Jih-Sheng Lai, John W. McKeever, James VanCoevering. “A Multilevel Voltage-Source Inverter with Separate *DC* Sources for Static Var Generation”, IEEE Transactions on Industrial Applications, vol 32, no 5, September/October 1996.
- [24] Fang Zheng Peng, Jih-Sheng Lai. “Dynamic Performance and Control of a Static Var Generator Using Cascade Multilevel Inverters”, IEEE Transactions on Industrial Applications, vol 33, no 3, May/June 1997.

## Anexo A. Relación de Voltajes de Enlaces *DC* y Ángulos de Disparo.

### A.1. *THD* para una forma de onda cuadrada

Para obtener el *THD* de una forma de onda cualquiera, se utiliza la siguiente expresión.

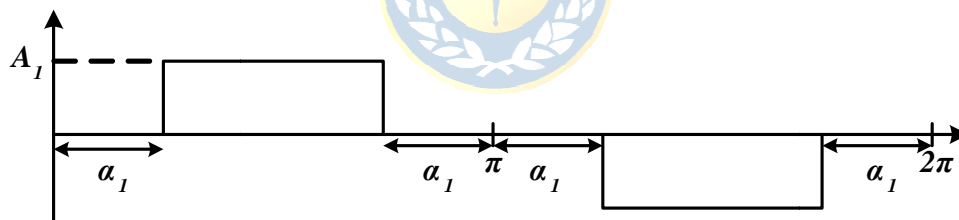
$$THD(V) = \frac{\sqrt{\sum_{k=1}^{\infty} V_k^2}}{V_1} \quad (A.1.1)$$

Pero también existe la siguiente expresión equivalente a (A.1.1)

$$THD(V) = \frac{\sqrt{V_{rms}^2 - V_{f rms}^2}}{V_{f rms}} \quad (A.1.2)$$

Donde  $V_{rms}$ , es el valor *rms* de la forma de onda  $V$  y  $V_{1 rms}$ , es el valor *rms* de la componente fundamental de  $V$ .

Entonces, si se tiene una forma de onda, como la mostrada en la figura A.1



**Figura A.1. Forma de Onda, Cuadrada Modificada.**

De la figura A.1, se aprecia la forma de onda a trabajar, en cual el valor  $A_1$  representa a la amplitud de la onda y  $\alpha_1$  representa la distancia en radianes desde el origen hasta que el valor de  $A_1$  es efectivo.

Para obtener el valor *RMS*, de una señal cualquiera  $f(t)$ , se obtiene aplicando (A.1.3)

$$V_{rms} = \sqrt{\frac{1}{T} \int_{t_0}^{t_0+T} f(t)^2 dt} \quad (A.1.3)$$

Por lo tanto al aplicar (A.1.3), en la señal representada en la figura A.1, se tiene lo siguiente...

$$V_{rms}^2 = \frac{4}{T} \int_{B_1}^{\frac{\pi}{2}} V(t)^2 dt = \frac{4}{2\pi} \int_{B_1}^{\frac{\pi}{2}} A_1^2 dt = \frac{4}{2\pi} A_1^2 \left( \frac{\pi}{2} - \alpha_1 \right) \quad (\text{A.1.4})$$

$$V_{rms}^2 = \frac{4}{2\pi} A_1^2 \left( \frac{\pi}{2} - \alpha_1 \right)$$

El valor de la fundamental *RMS* de una forma de onda como en la figura A.1 es...

$$V_{f rms} = \frac{1}{\sqrt{2}} \frac{4}{\pi} A_1 \cos \alpha_1 \quad (\text{A.1.5})$$

Luego aplicando (A.1.4) y (A.1.5) en (A.1.2)

$$THD(V(t)) = \frac{\sqrt{\frac{4}{2\pi} A_1^2 \left( \frac{\pi}{2} - \alpha_1 \right) - \left( \frac{1}{\sqrt{2}} \frac{4}{\pi} A_1 \cos \alpha_1 \right)^2}}{\frac{1}{\sqrt{2}} \frac{4}{\pi} A_1 \cos \alpha_1} \quad (\text{A.1.6})$$

Y por último simplificando (A.1.6)...

$$THD(V(t)) = \frac{\sqrt{\frac{2}{\pi} \left( \frac{\pi}{2} - \alpha_1 \right) - \frac{8}{\pi^2} (\cos \alpha_1)^2}}{\frac{4}{\sqrt{2\pi}} \cos \alpha_1} \quad (\text{A.1.7})$$

En A.1.7 se muestra la expresión de *THD* para una forma de onda del tipo cuadrada modificada. Como se puede apreciar esta expresión no depende de la amplitud de la forma de onda, si no del ángulo de disparo.

## A.2. THD para una forma de onda formada por la suma de dos ondas cuadradas modificadas.

Dada la siguiente suma de formas de onda, mostrada en la figura A.2.1.

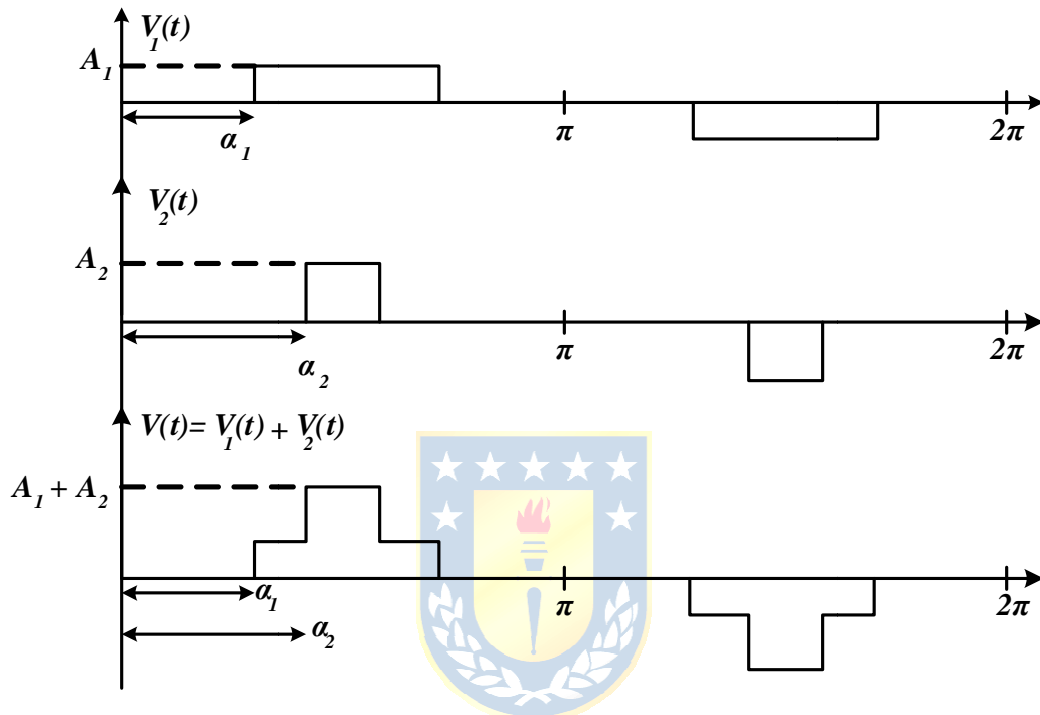


Figura A.2.1. Suma de dos Ondas Cuadrada Modificada.

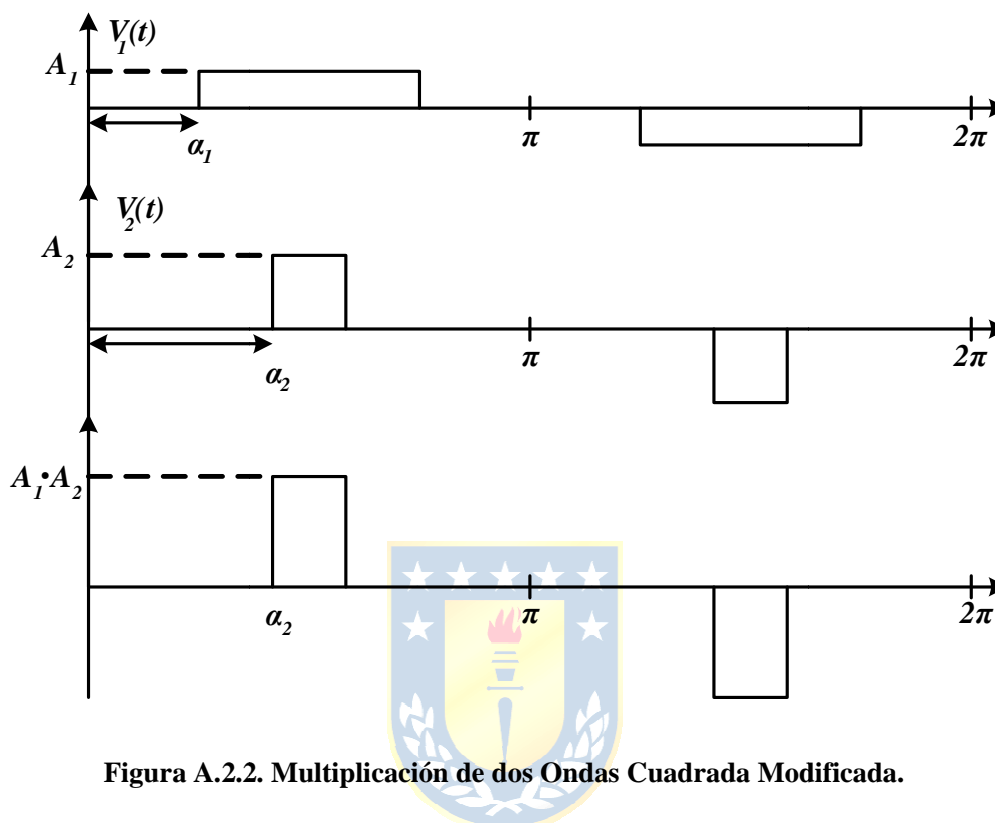
Donde la señal  $V(t)$  es la suma de dos señales cuadradas, ahora se obtendrá el valor de  $THD$  aplicando (A.1.2). Pero para esto hay que obtener  $V_{rms}$  y  $V_{1\ rms}$ , lo cual se detalla a continuación.

$$V_{rms}^2 = \frac{1}{T} \int_0^T (V_1(t) + V_2(t))^2 dt = \frac{1}{T} \int_0^T V_1(t)^2 dt + \frac{1}{T} \int_0^T V_2(t)^2 dt + \frac{1}{T} \int_0^T 2 \cdot V_1(t) \cdot V_2(t) dt \quad (A.2.1)$$

Se aprecia que los términos que están al cuadrado en (A.2.1), el valor  $rms$ , de estos es idéntico al obtenido en (A.1.4), siendo un caso más especial el último término de (A.2.1), así reemplazando (A.1.4) en (A.2.1), se tiene lo siguiente.

$$V_{rms}^2 = \frac{4}{2\pi} A_1^2 \left( \frac{\pi}{2} - \alpha_1 \right) + \frac{4}{2\pi} A_2^2 \left( \frac{\pi}{2} - \alpha_2 \right) + \frac{4}{2\pi} \int_{\alpha_2}^{\frac{\pi}{2}} 2 \cdot V_1(t) \cdot V_2(t) dt \quad (A.2.2)$$

En (A.2.2) solo queda el término, que contempla la multiplicación de las dos señales  $V_1(t)$  y  $V_2(t)$ , el cual se muestra en la figura A.2.2.



**Figura A.2.2. Multiplicación de dos Ondas Cuadrada Modificada.**

Al observar la figura A.2.2 y el último término de (A.2.2), se aprecia que los límites de integración están dados por  $\pi/2$  y  $B_2$ , en este caso  $\alpha_2$ , es el límite de integración inferior ya que  $\alpha_2 > \alpha_1$ , en el caso contrario  $\alpha_1$ , sería el límite de integración inferior. Dado esto (A.2.2) quedaría de la siguiente forma.

$$V_{rms}^2 = \frac{4}{2\pi} A_1^2 \left( \frac{\pi}{2} - \alpha_1 \right) + \frac{4}{2\pi} A_2^2 \left( \frac{\pi}{2} - \alpha_2 \right) + \frac{4A_1A_2}{\pi} \left( \frac{\pi}{2} - \alpha_2 \right) \quad (A.2.3)$$

Ahora para obtener el valor fundamental *RMS* de  $V(t)$ , es la suma de los valores rms de  $V_1(t)$  y  $V_2(t)$ .

$$V_{f\ rms} = \left( \frac{4}{\pi} A_1 \cos \alpha_1 + \frac{4}{\pi} A_2 \cos \alpha_2 \right) \cdot \frac{1}{\sqrt{2}} \quad (A.2.4)$$

Ya con los términos desarrollados, se procede a reemplazarlos en (A.1.2)

$$THD(V) = \frac{\sqrt{\frac{4}{2\pi}A_1^2\left(\frac{\pi}{2}-\alpha_1\right)+\frac{4}{2\pi}A_2^2\left(\frac{\pi}{2}-\alpha_2\right)+\frac{4A_1A_2}{\pi}\left(\frac{\pi}{2}-\alpha_2\right)-\left(\left(\frac{4}{\pi}A_1\cos\alpha_1+\frac{4}{\pi}A_2\cos\alpha_2\right)\cdot\frac{1}{\sqrt{2}}\right)^2}}{\left(\frac{4}{\pi}A_1\cos\alpha_1+\frac{4}{\pi}A_2\cos\alpha_2\right)\cdot\frac{1}{\sqrt{2}}} \quad (\text{A.2.5})$$

Luego, trabajando algebraicamente (A.2.5), se tiene que.

$$THD(V) = \frac{\sqrt{\frac{4}{2\pi}A_1^2\left(\frac{\pi}{2}-\alpha_1\right)+\frac{4}{2\pi}A_2^2\left(\frac{\pi}{2}-\alpha_2\right)+\frac{4A_1A_2}{\pi}\left(\frac{\pi}{2}-\alpha_2\right)-\frac{8}{\pi^2}\left(\left(A_1\cos\alpha_1\right)^2+2A_1A_2\cos\alpha_1\cos\alpha_2+\left(A_2\cos\alpha_2\right)^2\right)}}{\left(\frac{4}{\pi}A_1\cos\alpha_1+\frac{4}{\pi}A_2\cos\alpha_2\right)\cdot\frac{1}{\sqrt{2}}}$$

(A.2.6)

En (A.2.6), se presenta la expresión de *THD*, para una suma de dos ondas cuadradas modificadas, ya teniendo la expresión para 2 ondas, se procederá a obtener una expresión generalizada.





### A.3. THD para una forma de onda formada por la suma N ondas cuadradas modificadas

Si ahora consideramos, una forma de onda de N niveles, la expresión dada por (A.1.4), queda de la siguiente forma

$$\begin{aligned}
 V_{rms}^2 &= \frac{1}{T} \int_0^T V(t)^2 dt = \frac{4}{2\pi} \int_0^T (V_1 + V_2 + \dots + V_n)^2 dt = \frac{2}{\pi} \left( \sum_{i=1}^n \int_{\alpha_i}^{\frac{\pi}{2}} A_i^2 dt + 2 \sum_{\substack{i=1, j=2 \\ j>i \\ j \rightarrow i \Rightarrow i=i+1}}^n \int_{\alpha_j}^{\frac{\pi}{2}} A_i A_j dt \right) \\
 V_{rms}^2 &= \frac{2}{\pi} \left( \sum_{i=1}^n A_i^2 \left( \frac{\pi}{2} - \alpha_i \right) + 2 \sum_{\substack{i=1, j=2 \\ j>i \\ j \rightarrow n \Rightarrow i=i+1}}^n A_i A_j \left( \frac{\pi}{2} - \alpha_j \right) \right) \quad (A.3.1)
 \end{aligned}$$

Luego considerando la expresión (A.2.4), para N niveles y elevando al cuadrado, se tiene lo siguiente.

$$\begin{aligned}
 V_{f rms}^2 &= (V_{1f} + V_{2f} + \dots + V_{nf})^2 = \left( \frac{4}{\sqrt{2\pi}} A_1 \cos \alpha_1 + \frac{4}{\sqrt{2\pi}} A_2 \cos \alpha_2 + \dots + \frac{4}{\sqrt{2\pi}} A_n \cos \alpha_n \right)^2 \\
 V_{f rms}^2 &= (V_{1f} + V_{2f} + \dots + V_{nf})^2 = \frac{8}{\pi^2} \left( \sum_{i=1}^n (A_i \cos \alpha_i)^2 + 2 \sum_{\substack{i=1, j=2 \\ j>i \\ j \rightarrow n \Rightarrow i=i+1}}^n A_i \cos \alpha_i \cdot A_j \cos \alpha_j \right) \quad (A.3.2)
 \end{aligned}$$

Así reemplazando (A.3.1) y (A.3.2) en (A.1.2), se obtiene la expresión de THD para una forma de onda de N niveles.

$$THD(V) = \frac{\sqrt{\frac{2}{\pi} \left( \sum_{i=1}^n A_i^2 \left( \frac{\pi}{2} - \alpha_i \right) + 2 \sum_{\substack{i=1, j=2 \\ j>i \\ j \rightarrow n \Rightarrow i=i+1}}^n A_i A_j \left( \frac{\pi}{2} - \alpha_j \right) \right) - \frac{8}{\pi^2} \left( \sum_{i=1}^n (A_i \cos \alpha_i)^2 + 2 \sum_{\substack{i=1, j=2 \\ j>i \\ j \rightarrow n \Rightarrow i=i+1}}^n A_i \cos \alpha_i \cdot A_j \cos \alpha_j \right)}{\frac{4}{\sqrt{2\pi}} \sum_{i=1}^n A_i \cos \alpha_i} \quad (A.3.3)$$

Para aplicar la ecuación A.3.3, para obtener la razón de amplitud y ángulos para asegurar un *THD* mínimo, se deben cumplir con las siguientes restricciones.

Por ejemplo, para el caso de un voltaje de 5 niveles, 2 celdas, son las siguientes.

$$0 < A_1 \leq 1 ; 0 < A_2 \leq 1$$

Restricción de Amplitud por celda

$$\alpha_1 < \alpha_2$$

Restricción de Ángulos.

$$\frac{4}{\pi} A_1 \cos \alpha_1 + \frac{4}{\pi} A_2 \cos \alpha_2 = M$$

Restricción de Amplitud total a frecuencia fundamental.

Si se desea una amplitud de la forma de onda total de 1,5, las amplitudes y ángulos que cumplen esta condición son los siguientes.

**TABLA A.3.1. Amplitudes y Ángulos para Voltaje de 5 niveles óptimo.**

Símbolo	Cantidad	Valor
$A_1$	Amplitud Celda 1	0.7167
$\alpha_1$	Angulo Celda 1	13.45°
$A_2$	Amplitud Celda 2	0.654
$\alpha_2$	Angulo Celda 2	42.66°

La ventaja de esta relación, es el hecho que se puede utilizar la relación de amplitudes, para cualquier rango de voltaje sin cambiar la razón de amplitud entre las celdas, dado que el *THD*, no cambia en función de la amplitud de la forma de onda.

## Anexo B. Modulación para obtención de forma de onda cuadrada modificada

Para la generación de la forma de onda cuadrada modificada, mostrada en la figura 3.1, es necesaria la implementación de un inversor monofásico, como el mostrado en la figura B.1.

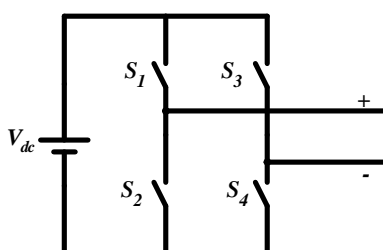


Figura B.1. Inversor Monofásico.

Por lo tanto, se sigue la siguiente secuencia de disparo de switch, mostrada en B.2, para obtener la forma de onda cuadrada modificada entre los terminales de salida del inversor monofásico.

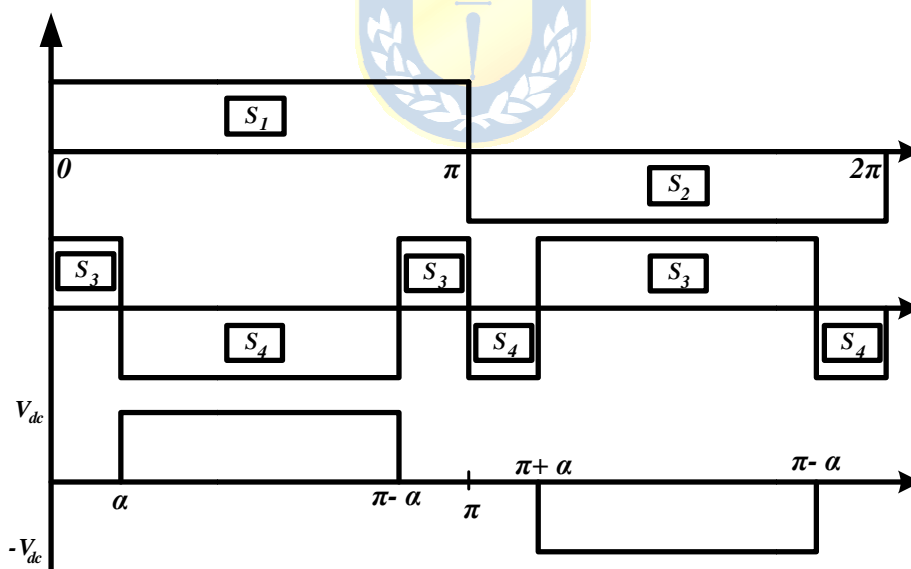


Figura B.2. Secuencia de Disparo de Switch para obtención de Forma de onda Cuadrada Modificada.

Como se aprecia de la figura B.2, cada switch está activo por  $180^\circ$ . La forma de disparo mostrada, sirve para la fase A del sistema, para el caso de las fases B y C, es necesario desplazar los disparos en  $\pm 120^\circ$ .

## **Anexo C. Diseño de Componentes.**

---

Después el UPQC monofásico-monofásico asimétrico es necesario sentar las bases del diseño de componentes para este equipo. Las características del sistema estarán dadas por los valores en los cuales varía el voltaje en el  $PCC$ ,  $v_{pcc}$ , y los rangos de operación de la carga, dados por la Potencia Activa que esta consuma, el voltaje requerido y el factor de potencia de esta, asumiendo para este caso que la carga es lineal.

Con lo anterior se deberá establecer las corrientes y voltajes que circulan por el UPQC monofásico-monofásico asimétrico, con el fin de ver cuáles serán los switch escogidos en función del voltaje,  $v_{sw}$ , y corriente,  $i_{sw}$ , que pueden soportar los requerimientos apuntados anteriormente.

### **C.1 Número de Celdas**

El número de celdas por fase estará netamente dado por los niveles de voltaje que se desee obtener, este voltaje es la suma de los voltajes a la salida de cada inversor de las celdas de los compensadores paralelos, como se dijo anteriormente, los niveles del voltaje esta dado por la siguiente expresión  $2 \cdot N + 1$ , donde  $N$  es el número de celdas, por lo tanto el switch debe ser capaz de soportar el voltaje de enlace  $DC$ , de la celda que tenga el mayor voltaje.

$$v_{dc} = v_{sw} \tag{C.1}$$

La relación dada en (C.1) es válida, debido a que la relación entre los voltajes es cercana, por ende se utiliza el mismo tipo de celda con iguales parámetros, para cada nuevo nivel de voltaje que se desee agregar, donde cada celda agrega 2 niveles nuevos  $\pm v_{DC}$ .

## C.2 Razón de vueltas primario transformador compensador paralelo

La corriente que circula por el compensador paralelo  $i_p$ , no debe ser mayor a la corriente que soportan los switch,  $i_{sw}$ . En base a esto se encuentra la siguiente relación.

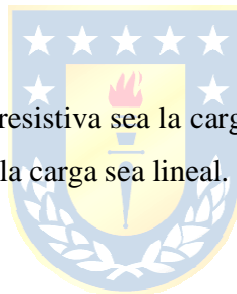
$$i_{p,max} < i_{sw}n_p \quad (C.2)$$

La desigualdad anterior no puede ser estimada de manera correcta, es por esto que es necesario obtener cual es la máxima corriente que circula por el compensador paralelo. Analizando las condiciones normales de operación del UPQC la corriente del compensador paralelo no debe ser mayor a la corriente de la carga, lo cual se puede utilizar para encontrar entre que valores se encuentra la corriente del compensador paralelo.

$$i_{p,max} = k_{p,max} \cdot i_L \quad (C.3)$$

$$i_{p,min} = k_{p,min} \cdot i_L$$

Se hace notar que mientras más resistiva sea la carga menor será la corriente que circula por el compensador paralelo, en el caso que la carga sea lineal.



## C.3 Razón de vueltas secundario transformador compensador serie

Para determinar el número de vueltas es necesario saber el voltaje de la carga, el voltaje en el PCC y el rango de variación de éste, esto se expresa como el factor  $k$  que es la razón entre el voltaje en el PCC y el voltaje en la carga. Dado que el voltaje del enlace DC, igual a  $v_{sw}$ , con esto solo falta saber el valor de  $n_s$ , ya que la moduladora dependerá del punto de operación donde se trabaja.

Con lo anteriormente dicho se puede establecer una relación para encontrar el valor de  $n_s$ , esto se hace planteado una ley de voltaje de Kirchoff, en la figura 3.5 considerando la celda de menor voltaje DC, con lo cual se llega a lo siguiente.

$$n_s G_{AC} m_s v_{DC} > v_L (1 - k) \quad (C.4)$$

La expresión (C.4), es válida considerando que el filtro LC del compensador serie tiene ganancia unitaria en la frecuencia fundamental, ya que el término a la izquierda de (C.4) es el voltaje inyectado por el compensador serie, y el término de la derecha corresponde al mínimo voltaje inyectado serie, ante condiciones normales de operación, con  $\alpha=0^\circ$ , por lo tanto el voltaje inyectado debe ser mayor a este valor, ahora trabajando (C.4), se tiene que.

$$n_S > \frac{v_L(1-k)}{G_{AC}m_S v_{DC}} \quad (C.5)$$

La otra condición que se debe cumplir es la corriente en los switch  $i_{sw}$ , la cual está dada por la corriente que circula por las celdas del compensador serie, dado que las celdas son asimétricas y no hay un control sobre la corriente de las celdas del compensador serie, se asume el peor caso, en el cual la corriente que circula por cada celda es la corriente del *PCC*, como es sabido la corriente del *PCC*, es la suma de la corriente de la carga más la corriente del compensador paralelo, considerando el peor caso, se tiene lo siguiente.

$$(i_L + i_{P,max}) \cdot n_S < i_{sw}$$

$$n_S < \frac{i_{sw}}{(i_L + i_{P,max})} \quad (C.6)$$



Por lo tanto para la razón de vueltas del transformador, se deben cumplir las 2 condiciones dadas por (C.5) y (C.6).

## C.4 Condensador Enlace DC

El diseño de este componente puede ser visto desde dos puntos de vista, el primero que considera el manejo de la potencia activa para la carga de este, el segundo punto de vista es el de limitación de segundo armónico. A continuación se trata el primer criterio de diseño.

La capacitancia requerida se puede formular de la siguiente forma.

$$C_{DC,i} = \frac{\Delta Q_i}{\Delta V_{dc,i}}$$

$$C_{DC,i} = \frac{\int_{\theta_i}^{T/4} \sqrt{2}i_{p,max} \cos \omega t dt}{2\omega \epsilon V_{dc,i}} = \frac{\sqrt{2}i_{p,max}(1-\sin \theta_i)}{2\omega \epsilon v_{dc,i}} \quad (C.7)$$

Donde:

$i_{p,max}$  = Corriente máxima del Compensador Paralelo

$\theta_i$  = Angulo de disparo por celda

$v_{dc,i}$  = Voltaje de Enlace  $DC$  por celda.

$\epsilon$  = Factor de Ripple deseado.

Para el segundo caso la utilización de inversores monofásicos compartiendo el mismo enlace  $DC$ , trae consigo la generación de armónicos de corriente en la cual el dominante es el segundo.

En el diseño se considera el peor caso, esto es considerar que la amplitud del segundo armónico en el lado  $DC$  es igual a la amplitud de la componente fundamental en el lado  $AC$ , considerando los valores máximos posibles. Es así como la corriente del condensador es la suma de las corrientes de los compensadores serie y paralelo, por lo que el peor caso, es la suma de las amplitudes de las corrientes serie y paralelo, luego la expresión para el segundo armónico de corriente que circula por el condensador del enlace  $DC$  es:

$$i_{DC2} = i_{P,max} + n_S(i_{P,max} + i_L) \quad (C.8)$$

Luego para limitar la amplitud del voltaje de segundo armónico  $r_{dc}$  veces el valor del voltaje continuo, se tiene que.

$$C_{dc} = \frac{I_{DC2}}{2\pi \cdot 2f_s r_{dc} V_{dc}} = \frac{I_{P,max} + n_S(I_{P,max} + I_L)}{4\pi \cdot f_s r_{dc} V_{dc}} \quad (C.9)$$

Con esto se limita el contenido armónico, de manera que el ripple de voltaje sea lo suficientemente pequeño para ayudar a mantener constante el voltaje en el enlace  $DC$ .

De los criterios expuestos en (C.7) y (C.9), el que obtenga mayor valor cumplirá con las 2 expresiones dadas.

## C.5 Filtro LC Compensador Serie

Como se ha visto en trabajos anteriores referente al *UPQC*, el filtro *LC* del compensador serie a frecuencia fundamental debe presentar una ganancia unitaria, con el fin de poder atenuar los armónicos dados por la técnica de conmutación. Para este caso, la técnica utilizada es *SPWM* unipolar, ya que se utilizan convertidores monofásicos, la caracterización de lo descrito anteriormente es mostrado en la figura 3.6

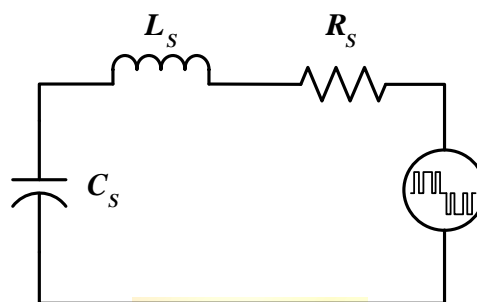


Figura C.1 Circuito equivalente para filtro LC.

Para lograr un correcto filtrado es necesario, ver donde se encuentran los armónicos dominantes, esto es fácil, gracias a la técnica de modulación utilizada, donde la frecuencia de los armónicos dominantes está dada por la siguiente expresión.

$$f_h = (2m_h \pm 1)f_s \quad (\text{C.10})$$

donde

$f_h$  = Frecuencia del armónico dominante

$f_s$  = Frecuencia de la red.

$m_h$  = Índice de modulación de frecuencia, dado por la razón entre la frecuencia de la triangular y  $f_s$

Con (C.10), se puede obtener la frecuencia de la armónica dominante, pero no el valor del armónico dominante, para esto se considera el mayor valor posible, para la técnica de modulación *SPWM* utilizada es de aproximadamente 0.4 veces el voltaje del enlace *DC*. Como es sabido el valor de amplitud y frecuencia del armónico dominante de voltaje, ahora podemos determinar el valor de corriente deseado a esta frecuencia, ya que el contenido armónico de esta corriente debe ser bajo



ante el valor de la componente fundamental. El principal problema es saber el valor de la componente fundamental de la corriente del compensador serie, la cual depende del punto de operación, es por esto que se considera el peor caso, donde la corriente es mínima, con esto se aumenta el *THD*, dado que el valor de la fundamental es bajo. Para que se cumpla esta condición, citada anteriormente, se debe dar el caso que la corriente por el PCC,  $I_{PCC}$ , sea mínima, lo cual se muestra a continuación.

$$i_{s,min} \approx n_s \cdot (i_L + i_P) \quad (C.11)$$

Donde:

$i_{s,min}$  = Corriente mínima del compensador serie.

Así se desea limitar el valor de la corriente para el armónico dominante en un factor de  $r_s$  veces el valor de la componente fundamental, se tiene lo siguiente.

$$L_S = \frac{V_{max}^{2m_f-1}}{2\pi f_h r_s i_{s,min}} = \frac{0.4V_{dc}}{2\pi(2m_h-1)f_s r_s n_s (I_L + I_P)} \quad (C.12)$$

Para el diseño del inductor no es necesario considerando el condensador, dado que este elemento en altas frecuencias tiene muy baja impedancia. Entonces para el diseño del condensador se considera la resonancia del circuito LC, la cual está dada por:

$$f_r = \frac{1}{2\pi\sqrt{L_S C_S}} \quad (C.13)$$

La frecuencia de resonancia, (C.13), debe ser menor a la mitad de la frecuencia de conmutación y mayor a la frecuencia de la red eléctrica. Ahora igualando  $f_r$ , a la mitad de la frecuencia de conmutación y despejando el valor de  $C_S$ , se obtiene lo siguiente:

$$C_S = \frac{1}{L_S \pi^2 m_f^2 f_s^2} \quad (C.14)$$

Con este diseño se pretende disminuir el contenido armónico de la corriente del compensador serie y así también el del voltaje de compensación  $v_s$ .

## C.6 Filtro L Compensador Paralelo

Para el caso de este filtro se sigue el mismo procedimiento, pero con la salvedad, que la modulación utilizada para este compensador es distinta a la SPWM unipolar, la cual se detalla en el anexo B, gracias a ella se obtiene la forma de onda cuadrada modificada, ver figura 3.1.

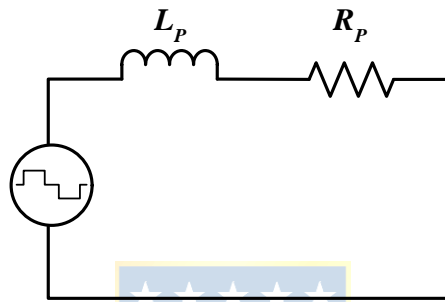


Figura C.2 Modelo del Filtro L.

Por lo tanto para saber que armónicos se describen la mostrada en la figura C.2, se describe la serie de fourier de esta forma de onda, dada por:

$$V_o(t) = \sum_{n, \text{impar}} V_n \sin(n\omega_o t), \text{ donde } V_n = \left( \frac{4V_{DC,i}}{n\pi} \right) \cos(n\alpha_i) \quad (\text{C.14})$$

Como se aprecia en (C.14), el voltaje que se considere para el diseño del inductor depende, del voltaje  $v_{DC}$ , del ángulo de disparo  $\alpha$  y de la armónica que se desea atenuar. Por lo tanto, se trabaja con la tercera armónica de voltaje, para el caso de la corriente se considera que la corriente de tercera armónica es  $r_p$  veces el valor de la corriente fundamental del compensador paralelo, pero el peor caso,  $i_{p,min}$ , así el valor de la inductancia se determina por:

$$L_P = \frac{V_{3h}}{2\pi h f r_p I_{p,min}} = \frac{\left( \frac{4V_{DC,i}}{3\pi} \right) \cos(3\alpha_i)}{2\pi h f_s r_p I_{p,min}} \quad (\text{C.15})$$

Con este diseño de inductor, la corriente del compensador paralelo disminuye su contenido armónico, gracias a esto la corriente en el *PCC*, no es contaminada con armónicos.

