

UNIVERSIDAD DE CONCEPCIÓN - CHILE
FACULTAD DE INGENIERÍA
DEPARTAMENTO DE INGENIERÍA ELÉCTRICA

Diseño de un UPQC modular

por

Javier Andrés Muñoz Vidal

Profesor guía

José Rubén Espinoza Castro

Concepción, Noviembre de 2008

Tesis presentada a la

ESCUELA DE GRADUADOS
DE LA UNIVERSIDAD DE CONCEPCIÓN



para optar al grado de

MAGÍSTER EN INGENIERÍA ELÉCTRICA

Diseño de un UPQC modular

Javier Andrés Muñoz Vidal

Una Tesis del
Departamento de Ingeniería Eléctrica

Presentada en Cumplimiento Parcial de los Requerimientos del Grado de
Magíster en ciencias de la ingeniería con Mención en Ingeniería Eléctrica
de la Escuela de Graduados de la Universidad de Concepción, Chile

Noviembre 2008

© Javier Andrés Muñoz Vidal, 2008

Resumen

Diseño de un UPQC modular.

Javier Andrés Muñoz Vidal, Magíster
Universidad de Concepción, 2008

El UPQC (Unified Power Quality Conditioner) ha adquirido gran protagonismo en los últimos años como alternativa de solución al problema de calidad de suministro eléctrico. En efecto, posee capacidades de compensación tanto para el distribuidor como para el consumidor. No obstante, producto de las limitantes en los ratings de los semiconductores actualmente disponibles, es necesario recurrir a nuevas topologías multinivel para alcanzar mayores niveles de potencia y cumplir además con los estándares de calidad de energía.

En el presente trabajo se propone la topología de un UPQC modular para sistemas eléctricos de media tensión que presenta un interesante desafío en la especificación de sus componentes y en la estrategia de control. Esto por cuanto existen diversas aristas en el problema de diseño como evitar la elección sobre o subdimensionada de los componentes, considerar los costos de los elementos, evitar posibles fallas de los módulos producto de la mala distribución de la potencia, entre otros aspectos.

Actualmente, el procedimiento de diseño de topologías similares consiste en la elección de un semiconductor estándar, y a partir de éste escoger el resto los elementos. Respecto a la distribución de potencia en los módulos, los análisis existentes presuponen que esta característica se presenta en forma natural en la topología. Sin embargo, el aporte entregado en este trabajo es la propuesta de una metodología de diseño cuya base es la elección óptima de los semiconductores a utilizar en base a criterios económicos. Adicionalmente, se propone una estrategia de control que permite asegurar que los niveles de potencia en todas las celdas son balanceados. Con esto se garantiza, por una parte, el cuidado del costo de la configuración y, por otra parte, que todos los módulos operan con la misma potencia aún ante desviaciones en los parámetros de cada celda.

El aporte realizado en este trabajo se evalúa al comparar un procedimiento existente para el diseño de la topología con el propuesto. Particularmente, se puede determinar que la elección arbitraria de un semiconductor fija el número de celdas y el costo de la configuración, en cambio la elección óptima de los semiconductores fija el número de celdas que minimiza el costo del equipo.

*A mi padre Domingo, mi madre Betzabé
y mis hermanas Rosemarie y Soledad.*



Agradecimientos

A todos quienes me ayudaron durante este tiempo.

A mi familia, por estar siempre conmigo en los momentos importantes.

A la Vale, que me ha entendido y acompañado en este proceso.

Al profesor José Espinoza, que siempre ha tenido buena disposición para orientarme y guiarme en el trabajo realizado.

A los integrantes del LCDA, por aquellas conversaciones que de alguna u otra manera se reflejan en este trabajo.



Tabla de Contenidos

LISTA DE TABLAS	VIII
LISTA DE FIGURAS	IX
NOMENCLATURA	X
ABREVIACIONES	XI
CAPÍTULO 1. INTRODUCCIÓN	1
1.1. INTRODUCCIÓN GENERAL	1
1.2. TRABAJOS PREVIOS	2
1.2.1 <i>Calidad de Suministro Eléctrico</i>	2
1.2.2 <i>Filtros Activos</i>	3
1.2.3 <i>Configuraciones Multinivel</i>	9
1.3. HIPÓTESIS DE TRABAJO	14
1.4. OBJETIVOS	14
1.4.1 <i>Objetivo General</i>	14
1.4.2 <i>Objetivos Específicos</i>	14
1.5. ALCANCES Y LIMITACIONES	15
1.6. TEMARIO Y METODOLOGÍA.....	16
1.6.1 <i>Temario</i>	16
1.6.2 <i>Metodología</i>	16
CAPÍTULO 2. UPQC MULTICELDAS	18
2.1. INTRODUCCIÓN	18
2.2. UPQC DE TRIFÁSICO 6 SWITCHES	19
2.3. UPQC BASADO EN CELDAS MONOFÁSICAS	21
2.3.1 <i>Modelación matemática de la topología</i>	22
2.3.2 <i>Modelo en ejes estacionarios</i>	22
2.3.3 <i>Modelo en ejes sincrónicos</i>	25
2.3.4 <i>Definición de salidas</i>	27
2.3.5 <i>Punto de equilibrio</i>	28
2.4. CIRCUITO EQUIVALENTE	30
2.5. DISCUSIÓN Y CONCLUSIONES	33
CAPÍTULO 3. DISEÑO DE COMPONENTES	35
3.1. INTRODUCCIÓN	35
3.2. CONSIDERACIONES PREVIAS	35
3.2.1 <i>Voltaje máximo a inyectar</i>	37
3.2.2 <i>Corriente máxima de PCC</i>	38
3.2.3 <i>Corriente máxima del compensador paralelo</i>	39
3.3. TRANSFORMADOR COMPENSADOR SERIE	40
3.3.1 <i>Potencia del transformador</i>	40
3.3.2 <i>Razón de transformación</i>	41
3.4. NÚMERO DE CELDAS	42
3.5. TRANSFORMADOR COMPENSADOR PARALELO	45
3.5.1 <i>Potencia del transformador</i>	45
3.5.2 <i>Razón de transformación</i>	46
3.6. DISEÑO DEL FILTRO PARALELO	47
3.7. DISEÑO DEL FILTRO SERIE	49
3.8. DISEÑO DEL CONDENSADOR DE ENLACE	55
3.9. DISCUSIÓN Y CONCLUSIONES	58
CAPÍTULO 4. ESTRATEGIA DE CONTROL	60
4.1. INTRODUCCIÓN	60

4.2.	DEFINICIÓN DE SALIDAS.....	61
4.3.	CONTROLADORES LINEALES EN EL UPQC	62
4.4.	CONTROL COMPENSADOR SERIE.....	63
4.4.1	<i>Modelo del filtro serie</i>	63
4.4.2	<i>Control Supervisor</i>	66
4.4.3	<i>Control Dedicado</i>	68
4.5.	CONTROL COMPENSADOR PARALELO.....	71
4.5.1	<i>Linealización</i>	71
4.5.2	<i>Control Supervisor</i>	73
4.5.3	<i>Control Dedicado</i>	75
4.6.	DISCUSIÓN Y CONCLUSIONES	76
CAPÍTULO 5. RESULTADOS DE SIMULACIÓN.....		77
5.1.	INTRODUCCIÓN	77
5.2.	DISEÑO DE COMPONENTES	78
5.2.1	<i>Cálculos Previos</i>	79
5.2.2	<i>Número de Celdas</i>	80
5.2.3	<i>Transformador Serie</i>	82
5.2.4	<i>Transformador Paralelo</i>	82
5.2.5	<i>Filtro Paralelo</i>	83
5.2.6	<i>Filtro Serie</i>	83
5.2.7	<i>Condensador de enlace</i>	86
5.3.	PUNTO DE EQUILIBRIO	87
5.3.1	<i>Simulación en LA</i>	87
5.3.2	<i>Región de Operación</i>	90
5.4.	ESTRATEGIA DE CONTROL	92
5.4.1	<i>Diseño Controladores</i>	93
A.	<i>Control Supervisor Compensador Serie</i>	93
B.	<i>Control Dedicado Compensador Serie</i>	95
C.	<i>Control Supervisor Compensador Paralelo</i>	97
D.	<i>Control Dedicado Compensador Paralelo</i>	99
5.4.2	<i>Análisis de Estabilidad</i>	100
A.	<i>Control Supervisor Compensador Serie</i>	100
B.	<i>Control Dedicado Compensador Serie</i>	102
C.	<i>Control Supervisor Compensador Paralelo</i>	103
D.	<i>Control Dedicado Compensador Paralelo</i>	104
5.4.3	<i>Simulaciones de lazo cerrado</i>	105
A.	<i>Cambios en voltaje de PCC</i>	105
B.	<i>Cambios en la carga</i>	107
C.	<i>Cambios en las referencias</i>	109
D.	<i>Cambio de parámetros</i>	112
5.5.	DISCUSIÓN Y CONCLUSIONES	114
CAPÍTULO 6. CONCLUSIONES		115
6.1.	SUMARIO	115
6.2.	CONCLUSIONES	119
6.3.	TRABAJO FUTURO.....	122
BIBLIOGRAFÍA.....		123
ANEXO A. TRANSFORMACIÓN A EJES SINCRÓNICOS		126
A.1	TRANSFORMADA dq TRIFÁSICA	126
A.2	TRANSFORMADA dq MONOFÁSICA.....	127
ANEXO B. CAMBIO A SISTEMA EN P.U.....		131
B.1	SISTEMA EN POR UNIDAD	131
B.2	SELECCIÓN DEL VALOR BASE	131

Lista de Tablas

TABLA 5.1 Parámetros preliminares de diseño.....	78
TABLA 5.2 Parámetros nominales de carga	78
TABLA 5.3 Parámetros preliminares de diseño.....	79
TABLA 5.4 Variables compensador serie.....	84
TABLA 5.5 Parámetros de la topología	86
TABLA 5.6 Punto de operación	87
TABLA 5.7 Estabilidad Relativa Controlador Supervisor.....	101
TABLA 5.8 Estabilidad Relativa Controlador Dedicado.....	102



Lista de Figuras

Fig. 2.1 UPQC Trifásico 6 switches.....	19
Fig. 2.2 Topología Propuesta	21
Fig. 2.3 UPQC equivalente con enlace desacoplado.....	31
Fig. 2.4 UPQC equivalente con celdas agrupadas	32
Fig. 3.1 Esquema del UPQC	36
Fig. 3.2 Diagrama Fasorial.....	37
Fig. 3.3 Número de celdas en función del voltaje y la corriente del switch	42
Fig. 3.4 Corriente compensador paralelo	48
Fig. 3.5 Circuito Equivalente Serie	50
Fig. 4.1 Circuito Equivalente Serie.....	63
Fig. 4.2 Control supervisor serie	66
Fig. 4.3 Control dedicado serie	70
Fig. 4.4 Control supervisor paralelo.....	74
Fig. 4.5 Control dedicado paralelo.....	75
Fig. 5.1 Número de celdas en función de las variables del switch.....	80
Fig. 5.2 Elección número de celdas.....	81
Fig. 5.3 Razón del transformador serie en función del voltaje del switch	82
Fig. 5.4 Razón de corrientes en circuito equivalente serie.....	84
Fig. 5.5 Razón de voltajes en circuito equivalente serie	85
Fig. 5.6 Principales formas de onda	88
Fig. 5.7 Región de operación	91
Fig. 5.8 Diseño controlador supervisor serie.....	94
Fig. 5.9 Diseño controlador dedicado serie.....	96
Fig. 5.10 Diseño controlador supervisor paralelo	98
Fig. 5.11 Diseño controlador dedicado paralelo	99
Fig. 5.12 Análisis de estabilidad controlador supervisor serie.....	101
Fig. 5.13 Análisis de estabilidad controlador supervisor serie.....	102
Fig. 5.14 Análisis de estabilidad controlador supervisor paralelo	103
Fig. 5.15 Análisis de estabilidad controlador dedicado paralelo.....	104
Fig. 5.16 Formas de Onda del UPQC ante cambios en el voltaje de PCC.....	106
Fig. 5.17 Formas de Onda del UPQC ante cambios en la carga.	108
Fig. 5.18 Formas de Onda del UPQC ante cambios de referencia.....	110
Fig. 5.19 Corriente serie rms ante cambios de parámetros	112
Fig. 5.20 Principales formas de onda ante cambios de parámetros.....	113

Nomenclatura

Matrices

A	: Matriz de parámetros de dimensión $n \cdot n$.
B	: Matriz de parámetros de dimensión $n \cdot p$.
C	: Matriz de parámetros de dimensión $q \cdot n$.
D	: Matriz de parámetros de dimensión $q \cdot p$.
H(s)	: Matriz de transferencia tiempo continuo. $\mathbf{H}(s) = \mathbf{C}(s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B} + \mathbf{D}$.
H(z)	: Matriz de transferencia tiempo discreto. $\mathbf{H}(z) = \mathbf{C}(z\mathbf{I} - \mathbf{A})^{-1}\mathbf{B} + \mathbf{D}$.
Λ	: Arreglo de ganancias relativas (AGR).

Vectores

x	: Vector de n variables de estados, $\mathbf{x} = [x_1 \ x_2 \ \dots \ x_n]^T$
u	: Vector de p variables de entrada, $\mathbf{u} = [u_1 \ u_2 \ \dots \ u_p]^T$
y	: Vector de q variables de salida, $\mathbf{y} = [y_1 \ y_2 \ \dots \ y_q]^T$
p	: Vector de m perturbaciones, $\mathbf{p} = [p_1 \ p_2 \ \dots \ p_m]^T$
\mathbf{x}^{abc}	: Vector de tres variables de estados, $\mathbf{x}^{abc} = [x^a \ x^b \ x^c]^T$ (ejes estacionarios abc).
\mathbf{x}^{dq}	: Vector de dos variables de estados, $\mathbf{x}^{dq} = [x^d \ x^q]^T$ (ejes rotatorios dq).
\mathbf{x}_o	: Vector de estados en el punto de operación, $\mathbf{x}_o = [x_{1o} \ x_{2o} \ \dots \ x_{no}]^T$
\mathbf{u}_o	: Vector de entradas en el punto de operación, $\mathbf{u}_o = [u_{1o} \ u_{2o} \ \dots \ u_{po}]^T$
\mathbf{y}_o	: Vector de salidas en el punto de operación, $\mathbf{y}_o = [y_{1o} \ y_{2o} \ \dots \ y_{qo}]^T$
\mathbf{y}_d	: Vector deseado (referencia) de q variables de salida, $\mathbf{y}_d = [y_{1d} \ y_{2d} \ \dots \ y_{qd}]^T$
\mathbf{p}_o	: Vector de perturbaciones en el punto de operación, $\mathbf{p}_o = [p_{1o} \ p_{2o} \ \dots \ p_{qo}]^T$

Escalares

V_L	: Voltaje rms en la carga.
V_{dc}	: Voltaje DC constante.
ϕ	: Ángulo de desfase entre el voltaje y la corriente en el PCC.
α	: Ángulo de desfase entre el voltaje de carga y el voltaje en el PCC.
m_s^d	: Moduladora serie en el eje directo.
m_s^q	: Moduladora serie en el eje de cuadratura.
m_p^d	: Moduladora paralelo en el eje directo.
m_p^q	: Moduladora paralelo en el eje de cuadratura.
G_{ac}	: Ganancia de la técnica de modulación de los convertidores.

Abreviaciones

Mayúsculas

DC	: Direct Current
AC	: Alternating Current
UPS	: Uninterruptible Power Supply
PC	: Personal Computer
PCC	: Point of Common Coupling
UPQC	: Unified Power Quality Conditioner
FACTS	: Flexible AC Transmission System
UPFC	: Unified Power Flow Controller
UPLC	: Universal Active Power Line Conditioner
DVR	: Dynamic Voltage Restorer
NPC	: Neutral Point Clamped
PWM	: Pulse Width Modulation
SPWM	: Sinusoidal Pulse Width Modulation
THD	: Total Harmonic Distortion
LA	: Lazo abierto
LC	: Lazo cerrado
LD	: Lazo directo
PI	: Controlador proporcional integral
MF	: Margen de Fase
MG	: Margen de Ganancia
SISO	: Single Input Single Output
AGR	: Arreglo de Ganancias Relativas
LGR	: Lugar Geométrico de las Raíces.
DSP	: Digital Signal Processor
FPGA	: Field Programmable Gate Array



Minúsculas

rms	: Root Mean Square
<i>fp</i>	: Factor de Potencia.
<i>dq</i>	: Ejes Sincrónicos.
<i>abc</i>	: Ejes Trifásicos.
p.u.	: Por unidad.

Capítulo 1. Introducción

1.1. Introducción General

Hoy en día es sabido que fenómenos como el aumento del número de dispositivos de conmutación en los sistemas eléctricos causan distorsiones en los sistemas de distribución [1]-[4]. Debido a la existencia de cargas sensibles a las perturbaciones de la red surge la necesidad de mejorar la calidad de la energía, mediante la inclusión de algún tipo de compensación para asegurar la calidad del suministro eléctrico [6]. Además, por la naturaleza inductiva de gran parte de las cargas industriales se debe incorporar una etapa de compensación del factor de potencia para evitar multas del distribuidor de energía. Bajo esta perspectiva se concibe la topología del UPQC [11] (Unified Power Quality Conditioner) que permite una amplia gama de compensación, pues absorbe variaciones en el voltaje de PCC (Point of Common Coupling) además de lograr control del factor de potencia.

La configuración del UPQC ha adquirido creciente interés en el último tiempo. Se ha analizado en detalle las potencialidades de la topología y se han desarrollado diversas estrategias de control [12]-[18]. De estos análisis se ha desprendido que la configuración de seis switches utilizada en UPQCs trifásicos es limitada por cuanto los switches son limitados en potencia. De este modo la topología puede ser redefinida en el sentido de disminuir los requerimientos de los semiconductores y, además, disminuir el contenido armónico de las variables eléctricas.

Hasta la fecha se han propuesto diversas configuraciones de compensadores de potencia basadas en topologías multinivel [26]-[28] para aumentar el voltaje de operación de los equipos. Estas configuraciones, tal como la propuesta en este trabajo, presentan varias ventajas como son la cancelación armónica, la distribución de potencia entre los semiconductores y la modularidad, que permite al equipo seguir operando aún cuando parte de la topología no funcione correctamente. Existen otras topologías multinivel, como la presentada en [29], cuya configuración no está basada en multi-celdas, que alcanzan mayores niveles de potencia, pero no presentan la ventaja de la modularidad que es una propiedad característica de las configuraciones basadas en celdas.

En este trabajo se propone una nueva configuración del UPQC, con la inclusión de estructuras basadas en celdas que permite la operación a elevados niveles de voltaje y de corriente, aprovechando además las ventajas antes descritas de este tipo de estructuras. Se presentan los resultados preliminares obtenidos a partir de la simulación en PSIM y Matlab.

1.2. Trabajos Previos

En esta sección del presente informe se muestra el análisis de varios trabajos previos acerca del tema que abordan diferentes aspectos relevantes sobre el trabajo propuesto en esta Tesis de Grado. La revisión puede dividirse en tres partes fundamentales, la primera de ellas hace relación con la calidad de suministro eléctrico, en particular con el tratamiento que se tiene en cuanto al problema de la calidad de la energía. La segunda parte se refiere a trabajos realizados sobre el estudio y análisis de filtros activos, en sus versiones monofásicas y trifásicas. Finalmente, la tercera parte consiste en una revisión de trabajos referentes a las configuraciones multi-celdas aplicadas como compensadores de potencia.

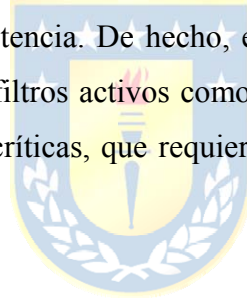
1.2.1 Calidad de Suministro Eléctrico

- Pirjo Heine, “Voltage Sag Distributions Caused by Power System Faults”, *IEEE Transactions on Power Systems*, vol. 18, N°4 November 2003.

Este trabajo estudia las fallas en los sistemas eléctricos de distribución, causados por los sags de voltaje. Estas fallas afectan a todo el sistema eléctrico debido a la construcción de la red de distribución, produciendo que una alteración en el voltaje recorra grandes distancias y afecte indistintamente a las zonas rurales o urbanas independiente si dicha perturbación se genera en baja, media o alta tensión. El trabajo muestra un extenso desarrollo del cálculo de las variables que caracterizan un sag, estas son la magnitud, fase y tiempo de duración, que dependen de varios factores tales como la impedancia de la red, o la interconexión de diferentes sistemas de distribución en media o baja tensión, entre otros. En este trabajo se presenta en forma latente la necesidad de incluir algún tipo de compensación en la tensión de manera de lograr minimizar o eliminar completamente los efectos de los sags sobre las cargas de los usuarios, haciendo especial hincapié en las cargas críticas, ya que éstas necesitan tener una buena regulación de voltaje para operar en forma correcta, por lo que la existencia de fallas en los sistemas de distribución tales como los sags, va en directo desmedro de las condiciones de operación que deben ser aseguradas para el funcionamiento de un equipo crítico. Se hace referencia a este trabajo para conocer y comprender el origen y tipos de fallas que se generan en un sistema eléctrico de distribución, en particular de los sags, pues esto es necesario para determinar el tipo de compensación que será requerida al equipo cuando se encuentre en condiciones de operación con fallas en la calidad del suministro de energía tal como lo es el sag.

- Douglas S. Dorr, M. Brent Hughes, Thomas M. Gruz, Robert E. Jurewicz, and John L. McClaine, “Interpreting Recent Power Quality Surveys to Define the Electrical Environment”, *IEEE Transactions on Industry Applications*, November/December 1997.

En este trabajo se realizó un análisis cuantitativo estadístico de las perturbaciones existentes en la tensión de la red eléctrica, presentando las respectivas descripciones y mediciones para cada una de ellas, evaluando además el efecto que tienen estas perturbaciones sobre las cargas críticas. El trabajo también muestra los tiempos de duración y porcentajes de variación de las perturbaciones en relación con la tensión nominal, tanto para sags, swells y sobrevoltajes. En este trabajo se ilustra que el tipo de perturbación que se presenta en más de un 80% de los casos de fallas son los sags, cuya magnitud más común varía desde un 70% hasta un 92% y con una duración que va mayoritariamente de 1 a 10 ciclos de red. Este tipo de perturbaciones pueden ser cubiertas sin ningún problema por el UPQC, que es capaz de compensar variaciones en el voltaje de PCC además de mantener controlado el factor de potencia. De hecho, es el mismo autor en el desarrollo de su trabajo, quien propone la inclusión de filtros activos como una solución al problema de calidad de suministro, especialmente para cargas críticas, que requieren una muy buena regulación de voltaje para su correcto funcionamiento.



1.2.2 Filtros Activos

- J. Dixon, L. Morán, J. Rodríguez and R. Domke, “Reactive Power Compensation Technologies: State-of-the-Art Review,” *Proceedings of the IEEE*, Vol. 93 No 12, December 2005, pp. 2144-2164.

Este trabajo presenta una visión general del estado del arte de las tecnologías aplicadas a la compensación de potencia reactiva. Se presentan desde compensadores implementados con tiristores hasta las últimas tecnologías de compensadores estáticos multi-nivel con semiconductores de conmutación forzada como IGBT e IGCT. Para cada una de las configuraciones presentadas se enuncian los principios de operación, características de diseño y ejemplos prácticos de aplicación.

En este trabajo se hace especial énfasis que los equipos compensadores de potencia reactiva son particularmente útiles para mejorar la regulación de voltaje, la estabilidad y el factor de potencia en un sistema de transmisión y distribución de corriente alterna. En particular, con el avance en la

tecnología de semiconductores y la inclusión de nuevas topologías multi-nivel incrementarán el beneficio de los compensadores de potencia reactiva sobre los grandes sistemas eléctricos

Los autores hacen gran hincapié respecto a que es necesario alcanzar grandes niveles de potencia para que estos equipos tengan una influencia importante en los sistemas eléctricos, este desafío puede abordarse desde el punto de vista de los semiconductores, haciéndolos cada vez de mayor potencia, o desde el punto de vista de las topologías, donde se puede distribuir la carga en varios semiconductores pequeños con las configuraciones multi-nivel o multi-celdas. En particular, en este trabajo se aborda el problema con una topología multi-celda que permite alcanzar mayores niveles de potencia sin que esto signifique una sobrecarga a los semiconductores.

- Hideaki Fujita, Yasuhiro Watanabe and Hirofumi Akagi. “Control and Analysis of a Unified Power Flow Controller”, in *Proc. IEEE/PELS PESC’ 98*, 1998, pp. 805-811.

Este trabajo, que muestra resultados teóricos, simulados y experimentales, presenta un esquema de control y un análisis de un controlador de flujo de potencia unificado (UPFC) cuya configuración corresponde al dual del UPQC, visto desde la perspectiva del distribuidor de energía. En el artículo se proponen 2 estrategias de control, denominadas como convencional (control de ángulo de fase y control de acoplamiento) y avanzada (ambas técnicas incluidas en una misma propuesta). La estrategia de control convencional se desarrolla asentada en el análisis teórico del que se desprende un esquema de control de potencia, en el cual el UPFC induce variaciones de potencia para condiciones transitorias. Este esquema de control convencional propuesto no es capaz de atenuar las fluctuaciones de potencia, en cambio el esquema de control avanzado propuesto logra una rápida respuesta de potencia activa y reactiva, sin causar fluctuaciones de potencia ni error de estado estacionario. Todos los resultados analíticos y simulados de este trabajo son validados con resultados experimentales, que muestran la eficacia del esquema de control y la eficacia del equipo. La base de este trabajo radica en el análisis de flujos de potencia que presenta el equipo y a partir de este análisis sintetizar los controladores que finalmente se implementan. Lo interesante de este trabajo es que permite la familiarización con la estructura del UPFC, que es básicamente la misma del UPQC, y que por lo tanto comparte en algún grado parte de sus características de operación como, por ejemplo, la forma de usar cada convertidor para proveer parte de los objetivos y la forma en que fluye la potencia a través del sistema. La principal diferencia que existe entre el UPFC y el UPQC es básicamente el objetivo del equipo, pues la misión del UPFC es proveer estabilidad en la línea de transmisión, para ello el compensador serie controla el flujo de potencia entre la fuente y la

recepción por medio de la tensión que aplica en el lado AC del convertidor serie, en el caso del convertidor paralelo controla el voltaje en el enlace DC y a la vez la potencia reactiva.

- Hideaki Fujita and Hirofumi Akagi. “The Unified Power Quality Conditioner: The Integration Of Series- And Shunt-Active Filters”, *IEEE Transactions on Power Electronics*, vol. 13, pp. 315-322, March. 1998.

Este artículo es altamente referenciado por varios trabajos referentes al tema de control de los UPQCs, pues este trabajo fue uno de los pioneros en el tema, impulsando así la investigación y desarrollo de diversas estrategias de control del UPQC. Allí se discute la estrategia de control enfocada en el flujo instantáneo de potencia activa y reactiva en el UPQC, en particular se abordan 3 técnicas para enfrentar el problema y se estudia su rendimiento en forma teórica, convalidándolo con resultados experimentales.

El principal aporte de este trabajo radica en la presentación del UPQC como una estructura que provee una serie de posibilidades de compensación para mejorar la calidad de la potencia. Este artículo, al mostrar claramente los flujos instantáneos de potencia activa y reactiva que existen en ambos compensadores (serie y paralelo), ilustra la capacidad que tiene la topología de compensar los armónicos de corriente, eliminar las perturbaciones en el voltaje, además de corregir el factor de potencia, ya que al centrarse en los flujos instantáneos de potencia se pueden manejar de mejor forma estas variables.

A pesar de que la estrategia de control no aborda todas las potencialidades de la topología propuesta, el artículo representa un importante avance en el estudio de la configuración del UPQC pues deja sentadas las bases para trabajos posteriores donde se podrán desarrollar estrategias de control que permitan explotar de mejor forma la estructura del compensador, tal como lo propone el autor en las conclusiones de su trabajo, donde expresa claramente que se pueden lograr mejores resultados con la topología del UPQC.

- Pengcheng Zhu, Xun Li, Yong Kang and Jian Chen, “A Novel Control Scheme in 2-Phase SFR for Unified Power Quality Conditioner”, in *Conf. Rec. IEEE-IECON*, pp. 1617-1622, 2003.

Este trabajo introduce un nuevo esquema de control del UPQC basado en el balance de potencia activa, haciendo un análisis en los ejes dq .

En este artículo se hace uso de la teoría básica de control, como lo es el análisis de los diagramas de bode para el diseño de los controladores y el uso de desacopladores para mejorar el comportamiento de las respuestas ante las referencias.

Un aporte importante que se puede rescatar de este trabajo es el hecho de la utilización de controladores sencillos para la síntesis de los lazos, de manera que el análisis del trabajo resulta bastante simple, lográndose una fácil comprensión del modo de operación del UPQC. Del mismo modo es también más simple la síntesis de los controladores, pues se considera al filtro serie como una fuente de corriente y al filtro paralelo como una fuente de voltaje, resultando en el diseño de controladores para sistemas de 2° orden.

El análisis del control sobre el voltaje del capacitor en el enlace DC es bastante pobre, pues no se especifica ninguna estrategia de control efectiva, sino que más bien se recomienda usar una fuente de poder externa para regular dicho voltaje. Un aspecto que podría mejorarse de este trabajo es el desarrollo de un modelo más completo del UPQC, considerando las funciones de modulación de los compensadores serie y paralelo como entradas del UPQC, tal como se hace en otros trabajos, además del modelo del capacitor para poder diseñar alguna estrategia efectiva para controlar el voltaje del enlace. Esto afecta la simplicidad que se obtuvo en el diseño de los controladores, pero se obtendría un modelo más acabado del sistema a controlar.

- Mauricio Aredes, Klemens Heumann and Edson H. Watanabe, “An Universal Active Power Line Conditioner”, *IEEE Transactions on Power Delivery*, vol. 13, N°2, pp. 545-551, April 1998.

En este trabajo se presenta un UPQC, definiéndolo como un Universal Active Power Line Conditioner (UPLC), donde el circuito de potencia se basa en convertidores serie y paralelos unidos en una configuración back-to-back. El propósito de este artículo es sintetizar un control de ambos convertidores, basándose en la teoría de potencias instantáneas (real e imaginaria). El equipo, además de incorporar las funciones para compensar a la frecuencia fundamental como el UPFC, es capaz también de compensar los armónicos, por lo que se le ha denominado como UPLC. Todo el análisis teórico realizado con la topología propuesta es validado con resultados de simulaciones y experimentales, que confirman que este control basado en los conceptos de potencia activa y reactiva tiene un comportamiento satisfactorio. Como una característica común a gran parte de los trabajos revisados se utiliza la modulación por ancho de pulso PWM para entregar las señales de

conmutación a los semiconductores de los circuitos de potencia de los filtros activos. También se ocupa la transformación de llevar los ejes abc a los ejes estacionarios $\alpha\beta$, permitiendo de este modo lograr una mejor comprensión y análisis de las ecuaciones del sistema, para posteriormente diseñar el controlador. Finalmente, se realiza un estudio de la respuesta dinámica del UPLC, implementando el modelo completo en un simulador digital para encontrar los parámetros del controlador que logran una respuesta satisfactoria, así como también estudios de estabilidad.

- Cristian A. Sepúlveda, José R. Espinoza, Luis A. Morán and Romeo Ortega, “Analysis and Design of a Linear Control Strategy for Three-Phase UPQCs”, in *Conf. Rec. IEEE IECON*, vol. 3, pp. 3060–3065, November 2004.

En este artículo se describe en forma clara cómo son los flujos de potencia y energía que presenta la configuración del UPQC, lo que es particularmente útil para comprensión de esta configuración. Referente a las restricciones que el esquema descrito presenta, éstas son evaluadas por medio de diagramas fasoriales y ecuaciones del modelo simplificado, encontrándose de esta manera las limitaciones del convertidor serie para compensar la tensión de red frente a perturbaciones. Uno de los valiosos aportes de este trabajo radica en la concepción del UPQC como un sistema con entradas, salidas, perturbaciones y variables de estado, identificando claramente cada una de estas cantidades. Para esto se recurre al modelo del sistema encontrando las ecuaciones que rigen el comportamiento del equipo en los ejes abc para luego llevar estas ecuaciones a los ejes rotatorios $dq0$ logrando así diseñar un controlador a partir del modelo linealizado del sistema. En este artículo se indica que el grado de libertad adicional del UPQC (4 entradas y 3 salidas) puede ser usado para minimizar las pérdidas del sistema, definiendo así una nueva salida que permite operar el equipo con máxima eficiencia. Finalmente, se puede decir acerca de este trabajo que muestra la estrategia de control lineal implementada en simulaciones y un estudio en las capacidades de compensación del filtro serie. A partir de esto último, se puede decir que como complemento a este trabajo se podría realizar un estudio de la región de operación de la topología completa de manera de ser capaz de establecer de forma clara el rango posible de variación de las entradas del sistema y así conocer la capacidad de compensación del sistema.

- A. Nasiri and A. Emadi, “Different Topologies for Single-Phase Unified Power Quality Conditioners”, *Industry Applications Conference*, vol. 2, pp. 976–981, October 2003.

Este artículo presenta varias topologías para un UPQC monofásico considerando en primera instancia el UPQC tradicional con dos piernas por convertidor y luego se presenta una innovación mostrando claramente las ventajas de utilizar cada una de ellas. Inicialmente se utilizan sólo dos piernas (una para cada convertidor) y luego tres, dejando al convertidor serie como un puente completo y al convertidor paralelo con tan sólo una pierna. Las variaciones presentadas en este trabajo al esquema convencional de un UPQC monofásico no afectan los principios básicos de operación del equipo, ya que no tiene mayor problema en cumplir con los requerimientos que se le exige a la configuración, que son regular la tensión y compensar potencia reactiva de modo de obtener un factor de potencia deseado en el PCC. La principal diferencia de este trabajo con otros revisados es la capacidad de mantener las potencialidades de un esquema tradicional de UPQC monofásico, cuando se reduce el número de switches de la configuración, trayendo consigo el consecuente beneficio de hacer el UPQC monofásico más compacto y reducir las pérdidas asociadas a los semiconductores de potencia. Este artículo no muestra ningún tipo de análisis matemático en los ejes de rotatorios $dq0$, por lo que no es capaz de determinar la región de operación del UPQC ni encontrar las limitaciones de cada topología para compensar tanto corriente como voltaje.

- Jerson R. Reyes, José R. Espinoza y Cristian A. Sepúlveda, “Operating Region of Single-Phase UPQCs”, in *Conf. Rec. PESC’05*, Recife, Brazil, June 12 – 16, 2005.

En este trabajo se presenta un exhaustivo estudio de la configuración del UPQC, encontrándose la región de operación factible de la topología, logrando algunos análisis que no se habían encontrado en los demás artículos revisados, pues se ilustra las capacidades de compensación que tiene el UPQC monofásico, en función de los puntos de operación en que se encuentra el equipo. El trabajo comienza con la obtención sistemática de las ecuaciones de estado del sistema a partir del modelo circuital del UPQC, por medio de las leyes de voltaje y corriente de Kirchoff. Luego plantea una transformación que permite llevar el sistema aun marco de referencia sincrónico en el que es posible encontrar las capacidades de compensación del esquema propuesto. Los tópicos que surgen en forma natural a partir de la lectura de este trabajo como continuación del mismo, es el diseño de una estrategia de control de la configuración propuesta de manera que las salidas del sistema logren alcanzar los valores deseados dentro de la región de operación determinada anteriormente. Se puede también realizar sin duda, el mismo tipo de análisis para un UPQC trifásico, pues varios trabajos ya han encontrado el modelo completo de la topología, bastando sólo

hacer un acabado análisis de ellas para obtener las capacidades de compensación que presenta el equipo.

- S. S. Choi, B. H. Li, and D. M. Vilathgamuwa, “Design and Analysis of the Inverter-Side Filter Used in the Dynamic Voltage Restorer”, *IEEE Transactions on Power Delivery*, vol. 17, N°3, pp. 857-864, July 2002.

En este artículo se propone un procedimiento de diseño para el filtro de salida de un DVR. Se escogen los valores de inductancia y capacitancia del filtro en función de los requerimientos del equipo, como son limitar la inyección de armónicos y entregar valores apropiados para las variables de frecuencia fundamental. Este trabajo se utiliza de base para el procedimiento propuesto en esta tesis para el diseño del filtro del lado serie del UPQC, para el diseño propuesto se usa el mismo principio básico adaptado a la configuración multicelda presentada. El aporte de este trabajo radica en que se consideran todas las variables que influyen en el desempeño del filtro como son la inductancia de línea, de carga y parásitas del transformador. El análisis se hace para un sistema trifásico, sin embargo su extensión a un UPQC con celdas monofásicas es bastante directa y simple.

1.2.3 Configuraciones Multinivel

- Leon Tolbert, Fang Zheng Peng, and Thomas G. Habetler, “A multilevel converter-based universal power conditioner,” *IEEE Transactions on Industry Applications*, vol. 36, no. 2, pp. 596–603, March/April 2000.

En este artículo se presenta un acondicionador de potencia basado en convertidores multinivel del tipo NPC. Ésta es una forma distinta de abordar el problema de la limitante tecnológica de los semiconductores, pues los convertidores del tipo NPC permiten distribuir el voltaje en forma simétrica entre los semiconductores de la configuración. El principal problema de este enfoque es que es difícilmente escalable a un número arbitrario de niveles, pues la cantidad de semiconductores utilizados en la topología crece en forma dramática al aumentar el número de niveles, y por lo tanto el análisis matemático asociado a configuraciones de este tipo con más de 5 niveles es bastante complejo. Otra desventaja que tiene esta configuración – en relación a las topologías multi-celda – es que no existe modularidad, es decir, si falla alguna de las componentes

el resto del circuito no podrá seguir operando. A pesar de esto es posible pensar en sintetizar una configuración multi-celda basada en módulos con convertidores NPC, tal como se revisa en el trabajo presentado más adelante en [29].

- F. Peng, J. McKeever, and D. Adams, “A power line conditioner using cascade multilevel inverters for distribution systems,” *IEEE Transactions on Industry Applications.*, vol. 34, no. 6, pp. 1293–1298, Nov./Dec. 1998.

Este trabajo es uno de los pioneros en aplicar convertidores multi-celda para la compensación de potencia reactiva en sistemas de distribución. Allí se enuncian las principales ventajas de aplicar este tipo de topologías en los sistemas eléctricos de potencia, entre las que se encuentran la generación de formas de onda altamente sinusoidales, eliminar los transformadores multi-pulsos y poder conectar en forma directa al sistema de distribución sin necesidad de transformadores. En particular, se estudia el comportamiento de un compensador paralelo trifásico implementado con un convertidor de 11 niveles, basado en módulos monofásicos tipo puente completo con enlaces DC separados.

Se cita este trabajo en la presente revisión bibliográfica pues muchos de los avances que se han realizado en el tema de convertidores multi-celda aplicados a compensación de sistemas eléctricos se han basado en este artículo, pues plantea la factibilidad de implementar este tipo de sistemas para líneas de alto voltaje con grandes beneficios como menores costos, mejor desempeño, menor interferencia electromagnética y mayor eficiencia que los convertidores tradicionales existentes hasta esa fecha.

- B. Han, S. Baek, H. Kim, G. Karady, “Dynamic Characteristic Analysis of SSSC Based on Multibrige Inverter”, *IEEE Transactions on Power Delivery*, Vol. 17, No. 2, April 2002.

Este trabajo presenta un compensador serie basado en celdas monofásicas tipo puente completo en conjunto con su respectiva estrategia de control formada por controladores lineales monovariantes para controlar el voltaje DC de cada módulo además del voltaje serie inyectado. En particular se muestra un compensador de 13 pulsos formado por 6 puentes completos monofásicos por cada fase. Además, se presentan resultados de simulación y experimentales que validan los análisis hechos sobre la topología.

Respecto a la técnica de modulación propuesta en este artículo se pueden hacer algunos alcances importantes. Ésta consiste en calcular los ángulos de conducción de cada uno de los semiconductores de cada módulo y hacer que la suma total de voltajes inyectados sea altamente sinusoidal. El principal problema de este enfoque es que los semiconductores de diferentes celdas tienen un tiempo de conducción diferente entre sí, lo que implica que el esfuerzo de cada celda es distinto, haciendo que las pérdidas no se distribuyan uniformemente en cada módulo lo que puede causar la falla de los módulos con mayor sobrecarga.

- Byung-Moon Han and Paolo Mattavelli, “Operation Analysis of Novel UPFC based on 3-level Half-Bridge Modules”, In Proc. IEEE Bologna Power Tech Conference, vol 4, June 2003.

En este artículo se presenta una configuración de un UPFC basado en celdas monofásicas de medio puente, donde cada una de ellas se conecta en serie (en ambos lados del UPFC) para alcanzar mayores niveles de tensión. Esto permite eliminar el transformador del lado serie del UPFC, sin embargo aún es necesario la interconexión del lado paralelo a través de un transformador monofásico multi-vueltas para lograr la aislación de los módulos. Las ventajas de esta configuración son comunes para todas las topologías multi-celdas, como son la modularidad, cancelación armónica y que son escalables para cualquier nivel de tensión. El enfoque que presenta este trabajo está orientado al control de las variables del compensador, en particular a la diferencia entre los voltajes DC de cada uno de los módulos, y a la potencia activa y reactiva inyectada por el equipo. Sin embargo, como es común en este tipo de sistemas multi-celdas, no es evidente el procedimiento de diseño ni sintonización de los controladores presentes en la estrategia de control, ni tampoco un análisis matemático que permita asegurar la estabilidad del sistema en un amplio rango en las variables de entrada.

- B. Han, B. Bae, S. Baek, and G. Jang, “New Configuration of UPQC for Medium-Voltage Application”, IEEE Transactions on Power Delivery, vol. 21, N°3, July 2006.

En este artículo se propone una configuración para un UPQC basado en celdas monofásicas similar a la propuesta en el desarrollo de la presente Tesis. Tiene algunas características comunes como la interconexión de varios módulos de puente completo que permiten escalar la operación a cualquier nivel de voltaje. La principal diferencia de esta configuración es la forma en que se

interconectan los módulos, pues tanto en el lado serie como paralelo del UPQC las celdas se conectan en serie, esto permite operar a cualquier nivel de tensión tanto del lado serie como del lado paralelo del compensador. La principal ventaja de este enfoque por sobre la propuesta hecha en esta tesis es que se puede eliminar el transformador del lado serie, evitándose problemas como la saturación y caídas de tensión. Sin embargo, tiene la desventaja que no es posible operar a cualquier nivel de corriente, puesto que los semiconductores del lado serie de las celdas son limitados en corriente, de manera que esta topología no es apta para operar con cargas de altas corrientes.

Por otro lado, la estrategia de control presentada en este trabajo no permite regular el factor de potencia fundamental en el PCC a un valor arbitrario, sino que sólo permite eliminar el contenido armónico que existe en la corriente de carga, cuando esta proviene de un puente de diodos.

- Soto-Sanchez, DE and Green, TC, “Voltage balance and control in a multi-level unified power flow controller”, IEEE Transactions on Power Delivery, vol. 16, pp. 732 - 738, 2001.

Este trabajo presenta una interesante propuesta para un UPFC multi-nivel, pues la topología presentada consiste en un convertidor tipo NPC para la parte del compensador shunt y dos módulos del mismo tipo NPC conectados en serie para la parte de compensación serie del equipo. Es decir, se propone una topologías de varios módulos, donde cada módulo está compuesto por convertidores multinivel, lo que permite mejorar considerablemente el contenido armónico de las variables inyectadas por el compensador al sistema.

La estrategia de control propuesta para esta configuración es también bastante interesante, pues no tiene gran complejidad de cálculo y logra los objetivos de control sin ningún problema. El control se hace en forma independiente para ambos compensadores del UPFC (serie y paralelo). En el compensador serie se utiliza un control en ejes dq con corrección para el acoplamiento estático entre ambos ejes y en el compensador paralelo se utiliza un control de potencia reactiva para regular la potencia compensada hacia la línea de transmisión, además de ajustar el voltaje del enlace DC para la operación del compensador serie.

- Gerardo Escobar, Andres A. Valdez, Misael F. Martínez-Montejano, and Victor M. Rodríguez-Zermeño, “A model-based controller for the cascade multilevel converter used as a shunt active filter”, in Conf. Rec. IAS, New Orleans, LA, USA, September 23 – 27, 2007.

En este trabajo se presenta un compensador shunt basado en dos módulos por fase tipo puente completo, distribuidos en cascada para conseguir una forma de onda de 5 niveles. El principal aporte de este artículo no radica en la topología – que ya ha sido revisada en anteriores trabajos – sino más bien en la estrategia de control propuesta, pues tiene un desarrollo matemático interesante que permite el diseño de los controladores a partir de las ecuaciones que forman el modelo matemático del sistema. La fuerte componente teórica que se utiliza para el diseño de la estrategia de control permite que la selección de los parámetros de los controladores sea más adecuada y así poder lograr un mejor comportamiento dinámico de las variables.

El principal alcance que puede hacerse a este trabajo es la gran complejidad que involucra el desarrollo de las ecuaciones del sistema, lo que hace que la estrategia de control sea muy difícil de extender a un número arbitrario de módulos. Por otro lado, la estrategia de control para la eliminación de armónicos presentada en este trabajo debe realizarse para cada armónico en particular que quiere compensarse, lo que hace aún más compleja la estrategia de control. Por estas razones se puede decir que un complemento importante que es posible agregar a lo expuesto en este trabajo es encontrar el modo de generalizar las ecuaciones para un número arbitrario de módulos de manera que la estrategia de control a plantear pueda ser fácilmente extensible a un mayor número de niveles.

- Javier A. Muñoz V., “*Topologías de un UPQC trifásico basado en multi-celdas*”, Memoria de Título, Ingeniero Civil Electrónico, Marzo 2007, Departamento de Ingeniería Eléctrica, Facultad de Ingeniería, Universidad de Concepción.

Esta Memoria de Título precede en forma natural al trabajo presentado en esta tesis, pues en ella se hace un estudio de diferentes topologías de un UPQC trifásico basado en multi-celdas y en particular de la topología bajo estudio del presente trabajo. Se revisan aspectos como el modelo matemático, región de operación, diseño de componentes y estrategia de control, entre otros; sin embargo aún quedan aspectos por revisar que son los que se abordarán en el desarrollo de la presente Tesis de Grado, como son el desarrollo de un procedimiento de diseño de las componentes de la configuración, la sintonización de los controladores y análisis de estabilidad.

1.3. Hipótesis de Trabajo

Las hipótesis del trabajo son:

- Un UPQC puede ser implementado con módulos monofásicos que permiten optimizar la calidad de las formas de onda para niveles medios y altos de potencia
- Es posible la formulación de un procedimiento de diseño para la configuración modular.
- Es factible el diseño de una estrategia de control lineal para la topología multi-celdas propuesta que permita mantener las variables de salida en el valor deseado, para un rango de operación determinado.
- Es posible utilizar un criterio económico para encontrar la configuración de potencia óptima. El criterio debiera definir básicamente el tipo de switch y número de celdas.
- La estrategia de control puede garantizar una distribución simétrica de la potencia entre los semiconductores de potencia.
- Es posible realizar un análisis de estabilidad considerando la topología híbrida entre un sistema tiempo-continuo y un controlador tiempo-discreto.

1.4. Objetivos

1.4.1 Objetivo General

Analizar la topología propuesta del UPQC multi-celdas y establecer su respectivo modelo para así desarrollar análisis matemáticos que permitan definir un procedimiento claro de diseño de componentes. Proponer un procedimiento de diseño de la configuración, en base a criterios técnicos y económicos, especificando todos los elementos presentes en el circuito, como número de celdas, transformadores, condensador de enlace y filtros. Plantear una estrategia de control genérica para un número arbitrario de celdas y validarla a través de simulaciones computacionales. Proponer un procedimiento para sintonizar los parámetros del controlador en función del punto de operación y de los componentes diseñados, de manera de alcanzar las premisas de error de estado estacionario y de comportamiento dinámico. Analizar la estabilidad del sistema en lazo cerrado.

1.4.2 Objetivos Específicos

- Conocer el funcionamiento de la topología de UPQC multi-celdas y cómo ésta da solución a los problemas de calidad de suministro, según los objetivos del equipo.

- Obtener el modelo dinámico de la topología propuesta.
- Llevar el modelo obtenido desde los ejes abc a los ejes dq .
- Validar el modelo de la topología a partir de simulaciones en L.A.
- Encontrar las restricciones y relaciones que existen entre el valor de las variables de la configuración y las características de operación requeridas para el equipo.
- Escoger el tipo de semiconductores y el número de celdas a considerar en la configuración, en base a un criterio económico.
- Formular un procedimiento de diseño para la configuración.
- Proponer una estrategia de control lineal para el UPQC.
- Establecer premisas de comportamiento dinámico y estático para los controladores y escoger los parámetros de estos en función de dicho comportamiento requerido.
- Evaluar el comportamiento de la estrategia propuesta a través de la simulación computacional del UPQC en L.C.
- Realizar un análisis de estabilidad la estrategia de control propuesta.

1.5. Alcances y Limitaciones

- El análisis del equipo se realiza a través del modelo matemático, ya sea en los ejes abc como en los ejes $dq0$ para la componente fundamental.
- Cada celda del UPQC está compuesta por dos convertidores fuente de voltaje, uno del lado serie y otro del lado paralelo, conectados con un enlace DC común.
- El diseño de los componentes se realizará en base a un punto de operación arbitrario del equipo y/o al peor caso posible según las condiciones límites impuestas.
- Los switches utilizados en las simulaciones serán considerados ideales.
- Las salidas de interés son el voltaje rms de la carga, el factor de potencia en el PCC, el voltaje en el enlace DC y el ángulo entre el voltaje de carga y el voltaje del PCC.
- Los análisis matemáticos y de simulación se restringirán exclusivamente a sistemas trifásicos balanceados y a cargas de tipo lineal.
- Para gran parte de los análisis matemáticos se utilizará el modelo linealizado de la configuración y se contrastarán los resultados con el modelo no-lineal.
- Se utilizarán sólo controladores lineales para la estrategia de control propuesta.
- No se abordarán casos que incluyan fallas de operación en alguna de las celdas y por tanto se

reducirá el análisis a un número fijo de celdas.

- El estudio a realizar se reducirá a la configuración conexión serie-paralelo, donde el compensador serie se conecta al lado del PCC y el compensador paralelo del lado de la carga.

1.6. Temario y Metodología

1.6.1 Temario

En primera instancia se presenta una introducción al tema a desarrollar en la Tesis, donde se plantean las principales motivaciones por la cual se desea abordar la problemática de calidad de suministro con el UPQC modular. Junto con esto se acota el trabajo a realizar dejando en claro cuales serán las restricciones y alcances que se imponen al desarrollo de la Tesis.

En el segundo capítulo se presenta la topología propuesta para un UPQC modular, con la que se trabajará a lo largo de todo el documento. Se desarrolla su modelación matemática en ejes estacionarios y sincrónicos, y se plantean las ecuaciones en la forma estándar de ecuaciones de estado para posteriormente sintetizar la estrategia de control.

Se desarrolla un procedimiento de diseño de los componentes de la topología propuesta basado en diversos criterios, como el contenido armónico inyectado por los convertidores, limitar las variables eléctricas de voltaje y corriente en los elementos del circuito, evaluación económica de costos, entre otras.

Se propone una estrategia de control que permite llevar al equipo a operar bajo ciertas condiciones en sus variables externas de voltaje de carga y factor de potencia de PCC, manteniendo una distribución equitativa en la potencia de las celdas. Esto se logra gracias a la inclusión de una estrategia supervisora par las variables globales y una dedicada para las variables locales de cada módulo.

Finalmente se simula computacionalmente el comportamiento del diseño propuesto tanto para los componentes como para los controladores. En conjunto con estudiar la estabilidad del sistema, se evalúa el comportamiento dinámico del equipo cuando éste es sometido a diversas perturbaciones.

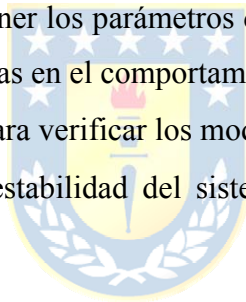
1.6.2 Metodología

A continuación se presenta la metodología a utilizar en el desarrollo de la Tesis.

- Búsqueda de bibliografía mayoritariamente en IEEEExplore para conocer el estado del arte en

filtros activos, en especial los basados en configuraciones multi-nivel.

- Realización de un análisis y estudio teórico de la topología propuesta del UPQC basado en multi-celdas. Para esto se desarrollarán modelos basados en los principios físicos del convertidor.
- Relacionar las variables de interés del equipo en un punto de operación arbitrario, con el valor de los parámetros y componentes. Para esto se revisarán aspectos como contenido armónico inyectado, capacidad de compensación, etc. basándose en los modelos teóricos obtenidos.
- Proponer procedimiento para el diseño de los componentes del equipo con el propósito de alcanzar los objetivos de compensación del equipo sin sobrecargar los semiconductores.
- Proposición de estrategia de control para las variables del compensador. Se utilizarán principalmente herramientas de control lineal, basándose en el modelo linealizado del sistema.
- Desarrollar un método para obtener los parámetros de la estrategia de control propuesta para lograr las características impuestas en el comportamiento temporal de las variables de salida.
- Simulación en Matlab y PSIM para verificar los modelos y controladores propuestos.
- Realización de un análisis de estabilidad del sistema en lazo cerrado con el controlador diseñado.



Capítulo 2. UPQC Multiceldas

2.1. Introducción

En virtud de la necesidad de mejorar la calidad de la energía, se vuelve importante la inclusión de algún tipo de compensación para mitigar el efecto de las perturbaciones, de manera que se pueda compensar las distorsiones de voltaje y el factor de potencia fundamental del sistema. Así nace el concepto del UPQC (*Unified Power Quality Conditioner*) cuyo principal objetivo es mejorar el suministro que entrega el distribuidor eléctrico o el que consume un usuario con cargas de operación crítica.

Como se desprende de la revisión del estado del arte de los convertidores estáticos aplicados a altas potencias, es necesario la inclusión de esquemas multinivel para alcanzar mayores niveles de compensación para el caso de los filtros activos. La configuración del UPQC no se escapa a esta realidad y para operar a cualquier nivel de tensión y/o corriente se debe redefinir la topología implementada con convertidores trifásicos clásicos de 6 switches y proponer esquemas que permitan al equipo ampliar sus capacidades de compensación.

La inclusión de esquemas multinivel o estructuras basadas en celdas debiera permitir la operación a elevados niveles de voltaje y corriente, de manera de poder extender el uso del equipo a mayores niveles de potencia. En particular, se pretende explorar la concepción del UPQC basado en estructuras multi-celdas que presentan ventajas como:

- La potencia se divide simétricamente entre todas las celdas, reduciendo así los requerimientos de voltaje y corriente de los semiconductores.
- Ante la falla de un componente, se retira sólo la celda afectada permitiendo a las demás celdas seguir operando en forma normal.
- El contenido armónico de las formas de onda de las variables eléctricas de entrada y salida se reducen en forma proporcional al número de celdas.

En este capítulo se muestra la configuración clásica del UPQC de 6 switches, junto con la topología multinivel propuesta. Se explica cómo la nueva configuración multiceldas permite liberar la sobrecarga de los semiconductores y, de este modo, alcanzar mayores niveles de potencia. Se presenta un riguroso análisis matemático basado en el modelo del sistema, obtenido a partir de las leyes físicas que rigen el comportamiento del convertidor.

2.2. UPQC de Trifásico 6 switches

La estructura del UPQC trifásico permite mejorar la calidad de suministro eléctrico para usuarios industriales y/o consumidores menores. El UPQC se conecta entre el PCC y la carga de un usuario industrial. Las perturbaciones de sag y swell que existen en el PCC se producen por la entrada o salida de cargas de alta potencia de otros usuarios conectadas a este punto y a la inductancia de la línea de transmisión.

Para compensar estas perturbaciones presentes en el punto de acoplamiento se conecta un convertidor en conexión serie a la línea de transmisión a través de un filtro pasivo de segundo orden, para que el convertidor se comporte como fuente de voltaje. Este convertidor se denomina el *compensador serie*, con la acción de éste se logra mantener constante el voltaje rms en la carga. Para compensar reactivos, y así mantener un valor para el factor de potencia en el PCC cercano a la unidad, se conecta en paralelo a la carga el *compensador paralelo*. Esta conexión se hace a través de un filtro inductivo de primer orden para que el compensador tenga características de fuente de corriente.

La topología clásica del UPQC de 6 switches se muestra en la Fig. 2.1, en ésta se observa que existen los dos compensadores mencionados unidos por un enlace DC común. Los compensadores proveen características de filtros activos, por lo que en la literatura generalmente se

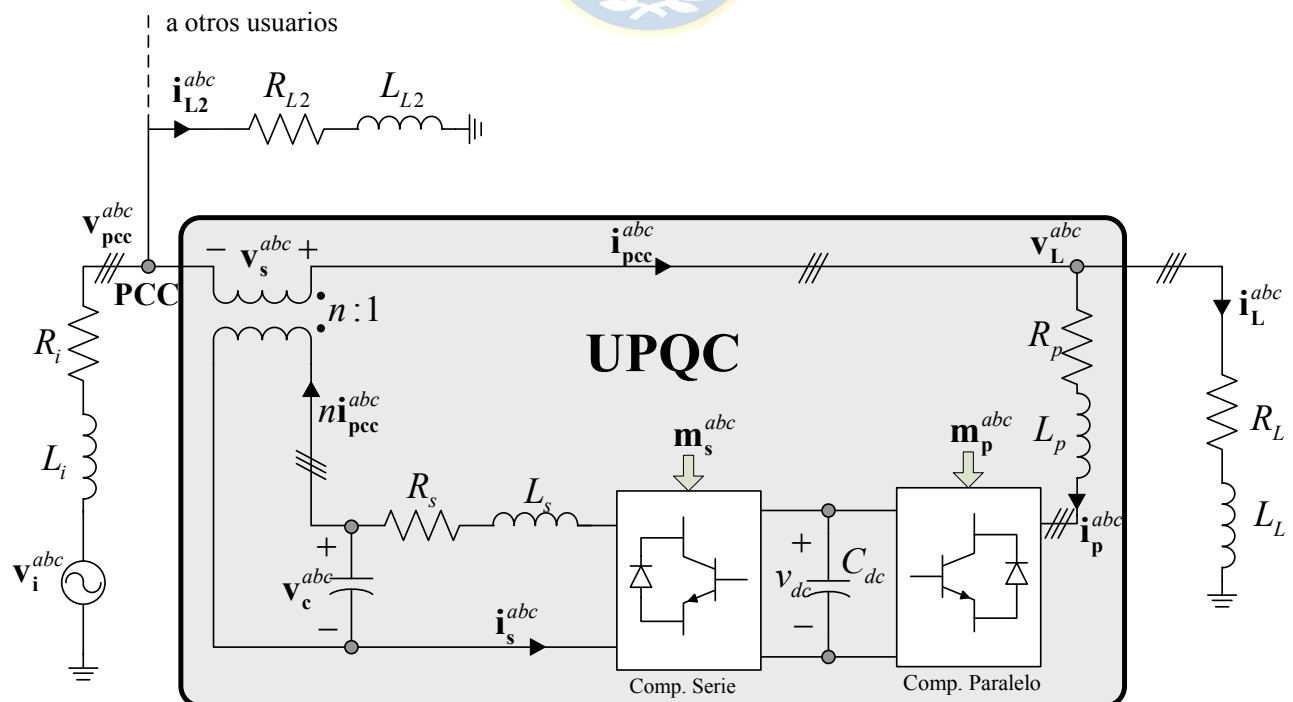


Fig. 2.1 UPQC Trifásico 6 switches.

les denomina de esa forma, también se les denomina compensadores pues esa es su función principal.

Tal como se describió anteriormente, el compensador serie es el encargado de compensar distorsiones en el voltaje de entrada tales como sags, swells y flickers, y regular voltaje, de manera de mantener constante el voltaje de carga. También es posible plantear una estrategia de control que permita compensar desbalances y distorsión armónica en el voltaje del PCC, pues la topología permite este tipo de compensación al conectar una fuente trifásica en serie a la línea.

El compensador paralelo se encargará de absorber/inyectar armónicos de corriente, compensar reactivos a la frecuencia fundamental y mantener el nivel del enlace DC entre ambos convertidores.

El enlace de voltaje DC enlaza ambos convertidores a través de sus lados DC, proveyendo un camino para el flujo de potencia continua entre ambos y sirviendo como fuente continua que provee el voltaje necesario para generar las corrientes y voltajes que compensan las distorsiones en el sistema. La especificación del condensador debe ser hecha para permitir compensar adecuadamente y desacoplar ambos convertidores, lo que permitirá su control independiente.

El lado AC del compensador serie posee un filtro de segundo orden cuyo objetivo principal es que el voltaje inyectado sea lo más sinusoidal posible. El lado AC del compensador shunt tiene un filtro inductivo, esto es para lograr que la corriente paralela inyectada sea altamente sinusoidal, filtrando los armónicos generados por el voltaje pulsatorio del compensador. Las resistencias del compensador serie y del paralelo representan las pérdidas del UPQC asociadas a las resistencias parásitas de los componentes pasivos de los filtros.

Los componentes R_i y L_i representan la inductancia de línea; y los elementos R_{L2} y L_{L2} corresponden a otras posibles cargas conectadas en el PCC. La presencia de estos elementos cobra relevancia pues muchas de las perturbaciones que se producen en el voltaje de PCC tienen relación con las variaciones abruptas que ocurren en las cargas conectadas a este punto y con la caída de tensión que se produce en la inductancia de línea.

En el presente trabajo la carga se modelará como una carga de tipo lineal RL , sin embargo el caso más general es considerar una carga de cierto porcentaje lineal y de otro no-lineal. La configuración del UPQC, gracias a las características de compensación del convertidor paralelo, permite la cancelación armónica y la compensación de reactivos a frecuencia fundamental, por lo que trabajar con cargas de características no-lineales no representa mayor problema desde el punto de vista topológico.

2.3. UPQC basado en celdas monofásicas

La topología clásica del UPQC puede ser mejorada incorporando una distribución de múltiples celdas de manera que se puedan alcanzar mayores niveles de compensación del equipo. La manera de interconectar estas celdas se puede deducir a partir de las principales limitaciones de la estructura y tomando en consideración que se desea operar con cargas para altos niveles de tensión y de corriente.

De este modo se tiene que – por un lado – la limitante para el compensador serie es la corriente, pues a través de éste circula toda la corriente de carga (según la razón de transformación del transformador serie) y – por otro lado – para el compensador paralelo la variable que limita su operación es el voltaje, pues debe soportar el mismo voltaje de la carga.

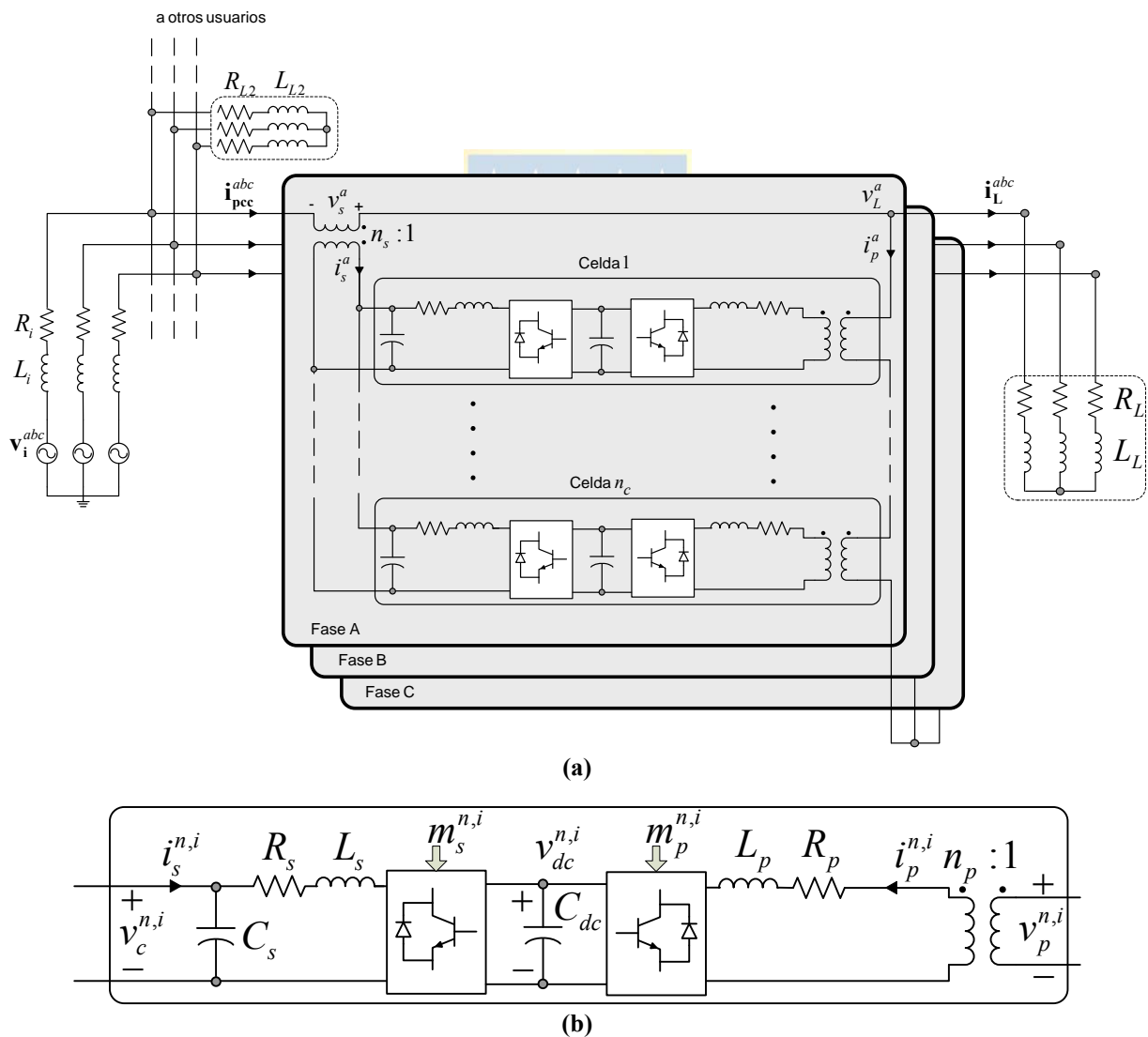


Fig. 2.2 Topología Propuesta
 (a) UPQC Multi-celda (b) Esquema de las celdas

La configuración propuesta permite suplir las limitantes expuestas para el UPQC de 6 switches, al interconectar varias celdas en paralelo para el compensador serie y varias celdas en serie para el compensador paralelo como se muestra en la Fig. 2.2 (a). La topología presentada realiza la compensación en forma independiente por cada fase, pues todas las celdas tienen inversores monofásicos hacia el lado del compensador serie y del compensador paralelo. En la Fig. 2.2 (b) se puede apreciar el esquema de una celda cualquiera donde el superíndice $n = \{a, b, c\}$ denota la fase a la que corresponde la celda y el superíndice $i = 1, 2, \dots, n_c$ denota al número de celda por fase donde.

2.3.1 Modelación matemática de la topología

Para obtener las ecuaciones que rigen el comportamiento de la configuración se hacen algunas simplificaciones sobre la topología de la Fig. 2.2 de manera que la obtención del modelo y las simulaciones se realicen de manera más simple. Como primera simplificación no se considera la impedancia de línea Z_i , representada por R_i y L_i , por lo que la tensión en el PCC es igual a la tensión de entrada, y de este modo esta tensión de PCC representa la perturbación al sistema. Por otro lado, y por la misma razón de no considerar la impedancia de línea, los otros usuarios no tienen incidencia en el modelo del sistema, por lo cual su presencia no se considera en las ecuaciones. El filtro LC del lado serie de las celdas tampoco es considerado en la obtención de los modelos, pues las ecuaciones se obtienen sólo para la frecuencia fundamental y el filtro LC se debe diseñar para atenuar los armónicos a la frecuencia de conmutación, por lo que a la frecuencia fundamental el efecto de esta red LC no tiene una importancia relevante. También se asume que todos los componentes del circuito son ideales en particular los transformadores y los switches. A continuación la modelación del sistema a partir de la estructura de una celda individual, que por medio de algunas simplificaciones permite encontrar el modelo general de la configuración.

2.3.2 Modelo en ejes estacionarios

El modelo dinámico de cada celda puede ser obtenido a partir de las leyes circuitales de Kirchhoff, así aplicando la ley de voltaje en el lado paralelo de la celda, se tiene

$$L_p \frac{d}{dt} i_p^{n,i} + R_p i_p^{n,i} + G_{ac} m_p^{n,i} v_{dc}^{n,i} = n_p v_p^{n,i} \quad (2.1)$$

donde:

G_{ac} : Ganancia de la técnica de modulación utilizada.

Para obtener la ecuación dinámica del enlace DC es necesario aplicar una ley de nodo, de donde se llega a (2.2).

$$C_{dc} \frac{d}{dt} v_{dc}^{n,i} = G_{ac} m_p^{n,i} i_p^{n,i} + G_{ac} m_s^{n,i} i_s^{n,i} \quad (2.2)$$

Ahora si se considera que todas las celdas tienen los mismo parámetros, es posible realizar un simplificación sobre las ecuaciones obtenidas considerando que el voltaje en el lado paralelo y la corriente del lado serie se reparten en forma equitativa entre todas las celdas, lo que resulta en que el voltaje en el lado paralelo de cada celda es igual al voltaje de carga dividido por el número total de celdas por fase, del mismo modo la corriente en el lado serie de una celda cualquiera es la corriente del PCC (por la razón del transformador serie) dividido por el número de celdas. Respecto a la dinámica de los voltajes en los condensadores de cada celda, se puede asumir que son iguales para todas las celdas de una misma fase, pues las corrientes y voltajes de cada celda se asumen idénticas para todas ellas. Es así como se obtienen las ecuaciones de (2.3).

$$\begin{aligned} \frac{d}{dt} i_p^n &= -\frac{R_p}{L_p} i_p^n - \frac{n_p G_{ac} m_p^n v_{dc}^n}{L_p} + \frac{n_p^2}{n_c L_p} (v_{PCC}^n + n_s G_{ac} m_s^n v_{dc}^n) \\ \frac{d}{dt} v_{dc}^n &= \frac{G_{ac}}{C_{dc}} \left[\frac{m_p^n i_p^n}{n_p} - \frac{n_s m_s^n (i_L^n + i_p^n)}{n_c} \right] \end{aligned} \quad (2.3)$$

La expresión anterior corresponde al modelo de una fase cualquiera de la configuración propuesta para el UPQC, en éste se establece la dinámica de la corriente que se desvía en el compensador paralelo y del voltaje DC de las celdas.

Otras dinámicas que no son consideradas en el modelo, son la de la de la corriente de carga y la de la línea de transmisión. Estas dinámicas fueron despreciadas básicamente por simplicidad del modelo y fueron consideradas como perturbaciones en el sistema reflejadas en las variables i_L^{abc} y v_{pcc}^{abc} respectivamente.

Para lograr una mejor comprensión de la configuración es posible expresar las ecuaciones obtenidas en (2.3) como una función de las variables de estado, de las entradas y de las perturbaciones del sistema, de manera que se puedan identificar claramente a que tipo de variables corresponden las cantidades involucradas. Así, el sistema se puede expresar como un modelo estándar de la forma:

$$\dot{\mathbf{x}} = \mathbf{f}(\mathbf{x}, \mathbf{u}, \mathbf{p}) \quad (2.4)$$

Con:

$$\mathbf{x} = \begin{bmatrix} i_p^n \\ v_{dc}^n \end{bmatrix} \quad (2.5)$$

donde

i_p^n : Corriente en el compensador paralelo para una fase cualquiera.

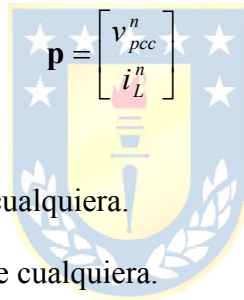
v_{dc}^n : Voltaje del enlace DC en las celdas de una fase cualquiera.

$$\mathbf{u} = \begin{bmatrix} m_s^n \\ m_p^n \end{bmatrix} \quad (2.6)$$

donde

m_s^n : Moduladora del compensador serie para las celdas de una fase cualquiera.

m_p^n : Moduladora del compensador paralelo para las celdas de una fase cualquiera.



$$\mathbf{p} = \begin{bmatrix} v_{pcc}^n \\ i_L^n \end{bmatrix} \quad (2.7)$$

donde

v_{pcc}^n : Voltaje en el PCC de una fase cualquiera.

i_L^n : Corriente de carga para una fase cualquiera.

Las variables m_s^n y m_p^n son las entradas del sistema y son consideradas variables de tipo sinusoidal, es decir, estas cantidades corresponden a la referencia de la técnica de modulación. Para asegurar que no exista sobremodulación con la técnica SPWM unipolar para inversores monofásicos, se debe cumplir que la amplitud de estas moduladoras debe estar siempre entre -1 y 1.

$$\begin{aligned} 0 < M_s < 1 \\ 0 < M_p < 1 \end{aligned} \quad (2.8)$$

donde

M_s : Amplitud de las moduladoras del compensador serie.

M_p : Amplitud de las moduladoras del compensador paralelo.

El voltaje en el PCC en presencia de alguna distorsión como sag, swell o flicker representa una perturbación en el sistema, así para generar dicha perturbación en general se define el valor de la tensión de entrada como un factor del valor nominal del voltaje de carga, para esto se tiene que:

$$V_{pcc} = kV_L \quad (2.9)$$

donde

V_{pcc} : Voltaje rms en el PCC en condiciones nominales de operación.

V_L : Voltaje rms de carga en condiciones nominales de operación.

k : Factor de compensación.

El valor de la corriente de carga en condiciones nominales de operación depende del tipo de carga que se este considerando para analizar el sistema. Para el caso de cargas lineales este valor se determina en forma directa debido a que el voltaje de carga es siempre conocido y al saber el valor de la impedancia de carga es posible determinar el valor de la corriente.

2.3.3 Modelo en ejes sincrónicos

Haciendo la transformación de ejes propuesta en el Anexo A para sistemas monofásicos, se puede representar el modelo de cada fase en ejes rotatorios como lo ilustra (2.10).

$$\begin{aligned} \frac{d}{dt}(i_p^d)^n &= -\frac{R_p}{L_p}(i_p^d)^n + \omega(i_p^q)^n - \frac{n_p G_{ac} (m_p^d)^n v_{dc}^n}{L_p} + \frac{n_p^2}{n_c L_p} \left((v_{PCC}^d)^n + n_s G_{ac} (m_s^d)^n v_{dc}^n \right) \\ \frac{d}{dt}(i_p^q)^n &= -\omega(i_p^d)^n - \frac{R_p}{L_p}(i_p^q)^n - \frac{n_p G_{ac} (m_p^q)^n v_{dc}^n}{L_p} + \frac{n_p^2}{n_c L_p} \left((v_{PCC}^q)^n + n_s G_{ac} (m_s^q)^n v_{dc}^n \right) \\ \frac{d}{dt}v_{dc}^n &= \frac{G_{ac}}{2C_{dc}} \left[\frac{(m_p^d)^n (i_p^d)^n + (m_p^q)^n (i_p^q)^n}{n_p} - \frac{n_s \left\{ (m_s^d)^n \left((i_L^d)^n + (i_p^d)^n \right) + (m_s^q)^n \left((i_L^q)^n + (i_p^q)^n \right) \right\}}{n_c} \right] \end{aligned} \quad (2.10)$$

En la expresión anterior se utiliza el superíndice n para denotar que la transformación puede corresponder a cualquiera de las tres fases, de hecho se pueden realizar en forma independiente 3 transformaciones distintas para modelar cada una de las fases del sistema trifásico.

Comparando las expresiones obtenidas en (2.3) y (2.10) se observa que existe un aumento en el número de ecuaciones que modelan el sistema, esto se debe a que la transformación de ejes realizada permite descomponer una señal sinusoidal en dos variables continuas que la describen completamente en todo instante de tiempo, así una ecuación que modela en forma dinámica el

comportamiento de una cantidad sinusoidal, se traduce en 2 ecuaciones dinámicas de variables continuas. Como la última ecuación corresponde a la dinámica del enlace DC (que ya es una variable de tipo continua), entonces la transformación de ejes en este caso no agrega ninguna ecuación adicional al modelo. Finalmente el modelo del sistema en ejes dq monofásicos está compuesto por tres ecuaciones dinámicas de variables continuas.

Ahora este sistema también puede ser expresado de la forma estándar de (2.4), con lo que es posible determinar las cantidades características como las variables de estado, entradas y perturbaciones en los ejes dq monofásicos. Así, ahora se tiene que:

$$\mathbf{x} = \left[\left(i_p^d \right)^n \quad \left(i_p^q \right)^n \quad v_{dc}^n \right]^T \quad (2.11)$$

donde

$\left(i_p^d \right)^n$: Corriente en el eje d del compensador paralelo para una fase cualquiera.

$\left(i_p^q \right)^n$: Corriente en el eje q del compensador paralelo para una fase cualquiera.

v_{dc}^n : Voltaje del enlace DC en las celdas de una fase cualquiera.

$$\mathbf{u} = \left[\left(m_s^d \right)^n \quad \left(m_s^q \right)^n \quad \left(m_p^d \right)^n \quad \left(m_p^q \right)^n \right]^T \quad (2.12)$$

donde

$\left(m_s^d \right)^n$: Moduladora del compensador serie en el eje d para las celdas de una fase cualquiera.

$\left(m_s^q \right)^n$: Moduladora del compensador serie en el eje q para las celdas de una fase cualquiera.

$\left(m_p^d \right)^n$: Moduladora del compensador paralelo en el eje d para las celdas de una fase cualquiera.

$\left(m_p^q \right)^n$: Moduladora del compensador paralelo en el eje q para las celdas de una fase cualquiera.

$$\mathbf{p} = \left[\left(v_{pcc}^d \right)^n \quad \left(v_{pcc}^q \right)^n \quad \left(i_L^d \right)^n \quad \left(i_L^q \right)^n \right]^T \quad (2.13)$$

donde

$\left(v_{pcc}^d \right)^n$: Voltaje de PCC en el eje d para una fase cualquiera.

$\left(v_{pcc}^q \right)^n$: Voltaje de PCC en el eje q para una fase cualquiera.

$\left(i_L^d \right)^n$: Corriente de carga en el eje d para una fase cualquiera.

$\left(i_L^q \right)^n$: Corriente de carga en el eje q para una fase cualquiera.

Ahora es necesario encontrar una representación equivalente de la expresión de (2.8) para el sistema de ejes sincrónicos, de manera que no exista sobremodulación. Para ello se debe encontrar una expresión equivalente de M_s y M_p en los ejes dq monofásicos, así según la transformación descrita en el Anexo A, se tiene que:

$$\begin{aligned} 0 < \sqrt{\left\{ \left(m_s^d \right)^n \right\}^2 + \left\{ \left(m_s^q \right)^n \right\}^2} < 1 \\ 0 < \sqrt{\left\{ \left(m_p^d \right)^n \right\}^2 + \left\{ \left(m_p^q \right)^n \right\}^2} < 1 \end{aligned} \quad (2.14)$$

Ahora, por referencia de sincronismo el valor del voltaje en el PCC del eje de cuadratura es siempre nulo, es decir, $\left(V_{pcc}^q \right)^n = 0$ y el valor en eje directo del voltaje en el PCC $\left(V_{pcc}^d \right)^n$ en condiciones nominales de operación está dado por:

$$\left(V_{pcc}^d \right)^n = \sqrt{2}kV_L \quad (2.15)$$

Como la componente en cuadratura del voltaje de PCC es nula, entonces la expresión de (2.15) corresponde a la amplitud de este voltaje ante condiciones de operación nominal.

2.3.4 Definición de salidas

Hasta el momento se han determinado a partir del modelo de la topología, las variables de estado, las entradas y perturbaciones, pero nada se ha dicho respecto a las salidas del sistema. Éstas se definen de acuerdo a los tres objetivos principales de la estructura del UPQC, los cuales son: mantener constante en un valor establecido la magnitud del voltaje en la carga, mantener el voltaje constante en el enlace DC y tener un factor de potencia fundamental dado en el PCC.

Como ya se ha mencionado, el número de objetivos de compensación del UPQC son tres, sin embargo es posible definir cuatro salidas para el equipo, esto se debe a que en estricto rigor sólo se necesita como salida del sistema la magnitud del voltaje de carga pero se puede definir las componentes directa y de cuadratura de dicho voltaje, agregando una salida más de lo necesario. Esto se hace para ajustar del ángulo entre el voltaje de carga y el voltaje de PCC, que según lo revisado en [15] permite minimizar las pérdidas del equipo, pues al existir cuatro entradas al sistema es posible definir también cuatro salidas, por lo que este grado de libertad adicional permite que la amplitud de la corriente que se desvía hacia el compensador paralelo sea mínima, y de esta forma lograr que las pérdidas asociadas a la operación del equipo sean también mínimas.

Finalmente, las expresiones para las salidas que describen los objetivos del UPQC quedan definidas como:

$$y_1 = v_{dc}^n \quad (2.16)$$

que corresponde al voltaje en el enlace DC de las celdas de una misma fase.

$$y_2 = \phi = \tan^{-1} \left(\frac{(i_L^q)^n + (i_p^q)^n}{(i_L^d)^n + (i_p^d)^n} \right) \quad (2.17)$$

que corresponde al ángulo de la corriente de PCC que determina el factor de potencia en ese punto.

$$y_3 = (v_L^d)^n = (v_{pcc}^d)^n + n_s G_{ac} (m_s^d)^n v_{dc} \quad (2.18)$$

que corresponde al voltaje de carga en el eje directo.

$$y_4 = (v_L^q)^n = n_s G_{ac} (m_s^q)^n v_{dc} \quad (2.19)$$

que corresponde al voltaje de carga en el eje de cuadratura.

2.3.5 Punto de equilibrio

Para llevar el sistema a un determinado punto de operación se debe determinar los valores de las entradas requeridas para lograr las salidas deseadas. Para ello se debe resolver el sistema de ecuaciones de (2.20).

$$\begin{aligned} \mathbf{0} &= \mathbf{f}(\mathbf{x}_0, \mathbf{u}_0, \mathbf{p}_0) \\ \mathbf{y}_0 &= \mathbf{h}(\mathbf{x}_0, \mathbf{u}_0, \mathbf{p}_0) \end{aligned} \quad (2.20)$$

En esta expresión se iguala el vector de salidas al de salidas deseadas en el punto de equilibrio, y se hacen las derivadas de los estados de (2.10) igual a cero, así se logra un sistema de ecuaciones en que las incógnitas corresponden a los estados y a las entradas en el punto de equilibrio. Es preciso mencionar que se requieren estimaciones de las perturbaciones en el punto de operación, para el caso del voltaje de PCC se utiliza la expresión de (2.15) y para la corriente de carga se asume una carga lineal inductiva de modo tal que las componentes directa y de cuadratura de esta corriente se calculan de forma directa.

Para una mejor comprensión de las expresiones que a continuación se detallan se omitirá el superíndice n que se ha utilizado hasta el momento para indicar que el modelo es válido en forma independiente para cualquiera de las 3 fases del sistema trifásico. Los valores de las variables en

estado estacionario se indican con letra mayúscula y con el subíndice o ; y el valor de las salidas deseadas en el punto de operación se indica también con letra mayúscula pero sin dicho subíndice.

Para obtener los valores requeridos en estado estacionario se debe entonces resolver el sistema de ecuaciones definido en (2.21).

$$\begin{aligned}
 0 &= -R_p I_{po}^d + \omega L_p I_{po}^q - n_p G_{ac} M_{po}^d V_{dco} + \frac{n_p^2}{n_c} V_L^d \\
 0 &= -\omega L_p I_{po}^d - R_p I_{po}^q - n_p G_{ac} M_{po}^q V_{dco} + \frac{n_p^2}{n_c} V_L^q \\
 0 &= \frac{M_{po}^d I_{po}^d + M_{po}^q I_{po}^q}{n_p} - \frac{n_s \left\{ M_{so}^d (I_{Lo}^d + I_{po}^d) + M_{so}^q (I_{Lo}^q + I_{po}^q) \right\}}{n_c} \\
 V_{dc} &= V_{dco} \\
 \Phi &= \tan^{-1} \left(\frac{I_{Lo}^q + I_{po}^q}{I_{Lo}^d + I_{po}^d} \right) \\
 V_L^d &= V_{pcco}^d + n_s G_{ac} M_{so}^d V_{dco} \\
 V_L^q &= n_s G_{ac} M_{so}^q V_{dco}
 \end{aligned} \tag{2.21}$$

donde

Φ : Ángulo de la corriente de PCC, igual a $-\cos^{-1}(fp_{pcc})$

V_L^d : Componente directa del voltaje de carga deseado, igual a $\sqrt{2}V_{L,RMS} \cos(\alpha)$

V_L^q : Componente de cuadratura del voltaje de carga deseado, igual a $\sqrt{2}V_{L,RMS} \sin(\alpha)$

El ángulo α corresponde al ángulo entre el voltaje de carga y el voltaje de PCC y puede ser escogido en forma arbitraria dentro de la región de operación del UPQC. Según lo expresado en la literatura es posible un valor óptimo para este ángulo que permite minimizar las pérdidas.

Trabajando algebraicamente con el sistema de ecuaciones de (2.21) es posible llegar a una ecuación de segundo orden que permite obtener el valor de la componente directa de la corriente del compensador paralelo en estado estacionario.

$$\frac{R_p}{n_p^2} (1 + K^2) I_{po}^d + \left\{ 2K \frac{R_p}{n_p^2} (KI_{Lo}^d - I_{Lo}^q) - \frac{V_{pcco}^d}{n_c} \right\} I_{po}^d + \frac{R_p}{n_p^2} (KI_{Lo}^d - I_{Lo}^q)^2 + \frac{I_{Lo}^d}{n_c} (V_{Lo}^d - V_{pcco}^d) + \frac{V_L^q I_L^q}{n_c} \tag{2.22}$$

donde $K = \tan(\Phi)$

Claramente esta ecuación, por ser de segundo orden, tiene 2 soluciones posibles, por lo que se debe escoger una de ellas para encontrar el resto de las cantidades del sistema. La elección debe hacerse considerando aquella solución que tenga menor valor absoluto, de manera que el valor de la amplitud de la corriente del compensador paralelo sea la menor posible. Al encontrar la solución de esta ecuación se obtiene la corriente I_{po}^d que permite determinar el valor de las demás variables del sistema a partir de las siguientes expresiones:

$$\begin{aligned}
 I_{po}^q &= KI_{po}^d + KI_{Lo}^d - I_{Lo}^q \\
 M_{po}^d &= \frac{1}{n_p G_{ac} V_{dc}} \left(\frac{n_p^2}{n_c} V_L^d - R_p I_{po}^d + \omega L_p I_{po}^q \right) \\
 M_{po}^q &= \frac{1}{n_p G_{ac} V_{dc}} \left(\frac{n_p^2}{n_c} V_L^q - R_p I_{po}^q - \omega L_p I_{po}^d \right) \\
 M_{so}^d &= \frac{1}{n_s G_{ac} V_{dc}} (V_L^d - V_{pcco}^d) \\
 M_{so}^q &= \frac{1}{n_s G_{ac} V_{dc}} V_L^q
 \end{aligned} \tag{2.23}$$

2.4. Circuito Equivalente

Para muchos de los procedimientos que se revisan en el presente documento es necesario recurrir a circuitos equivalentes que permitan representar en forma más sencilla los fenómenos eléctricos que se manifiestan en la configuración propuesta. Para llegar a un circuito equivalente es necesario conocer primero los principios de operación y restricciones del equipo de manera que las simplificaciones realizadas tengan validez dentro del rango de operación del UPQC.

Lo primero que debe tenerse en cuenta respecto a la topología propuesta es que la compensación se realiza en forma independiente por cada una de las fases. Si bien es cierto el sistema completo es trifásico, no existe mayor interacción entre cada una de las fases, por lo que la configuración puede considerarse como la composición de tres sistemas monofásicos que compensan en conjunto a un sistema trifásico de tres hilos.

Respecto al enlace DC común que comparten los convertidores en cada módulo de la configuración, se puede decir que gracias a su presencia puede existir un flujo de potencia activa entre ambas partes de la celda, puesto que la potencia activa que se “consume” por algunas de las partes del módulo, ya sea serie o paralelo, se entrega por la parte contraria de la celda, de manera que la potencia media en el condensador de enlace sea siempre cero y el voltaje entre sus terminales

se mantenga constante. En caso que esta igualdad de potencias no se cumpla, el condensador comenzaría a cargarse y llegaría a valores prohibitivos de voltaje, que podrían dañar los componentes del equipo.

Otra de las funciones del condensador del enlace es desacoplar las etapas de potencia de ambas partes de la celda, de modo que lo que ocurra del lado paralelo no afecte el comportamiento de la celda en el lado serie y viceversa. Bajo esta perspectiva es posible encontrar un circuito equivalente al de la Fig. 2.2, considerando que las partes de las celdas no están unidas por el lado DC, tal como se ilustra en la Fig. 2.3. La utilidad de este enfoque radica en el hecho que es posible diseñar las componentes y la estrategia de control en forma separada para cada parte de las celdas. Esta simplificación puede ser considerada como la inclusión de dos convertidores serie y paralelo en forma independiente para realizar la compensación, por lo que el diseño de cada uno de ellos, tanto el valor de sus componentes pasivos y de los parámetros de los controladores, pueden ser escogidos con los procedimientos tradicionales de diseño para cada tipo de convertidor, adaptados a la topología propuesta en este trabajo.

Otra simplificación que puede hacerse sobre la topología – y que será una ayuda importante a la hora de realizar el diseño – es considerar que en el lado serie las celdas se conectan en paralelo

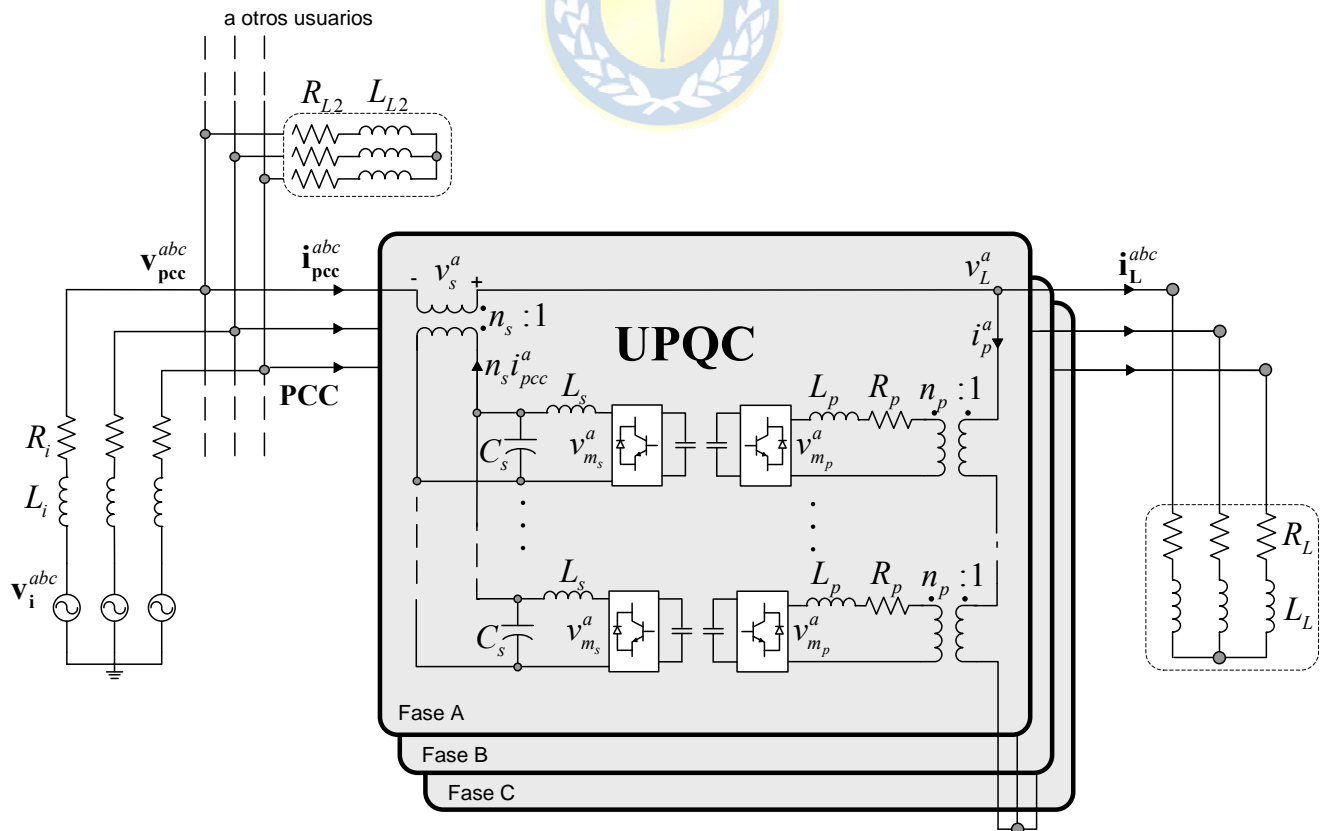


Fig. 2.3 UPQC equivalente con enlace desacoplado

en forma redundante, pues todas ellas buscan inyectar el mismo voltaje para compensar las variaciones en el PCC. Por otra parte, en el lado paralelo de las celdas, la conexión serie entre ellas permite considerar un solo filtro inductivo que se obtiene de la composición de los filtro individuales de cada celda.

De esta manera se concibe un nuevo circuito equivalente, que se muestra en la Fig. 2.4, en éste se presentan las celdas del lado serie como un solo gran compensador, donde el valor del filtro LC de segundo orden se ve modificado según el número de celdas de la configuración. El condensador de este filtro equivalente será el valor de la capacitancia de cada celda multiplicado por el número de celdas, esto es producto de la conexión en paralelo de las celdas. Esta misma conexión en paralelo hace que el inductor de este filtro equivalente sea igual a la inductancia del inductor de cada celda dividido por el número total de celdas. El voltaje inyectado por este compensador equivalente será el mismo voltaje AC entregado por cada una de las celdas en el lado serie, debido también a la conexión paralelo de las celdas.

Respecto al filtro inductivo del lado paralelo de las celdas se puede encontrar un filtro equivalente al considerar la conexión en serie de esta parte de la configuración. Al referir al secundario el valor de la inductancia del filtro de cada celda quedan conectados en serie todos estos elementos, por lo que la inductancia equivalente será la suma de las inductancias individuales

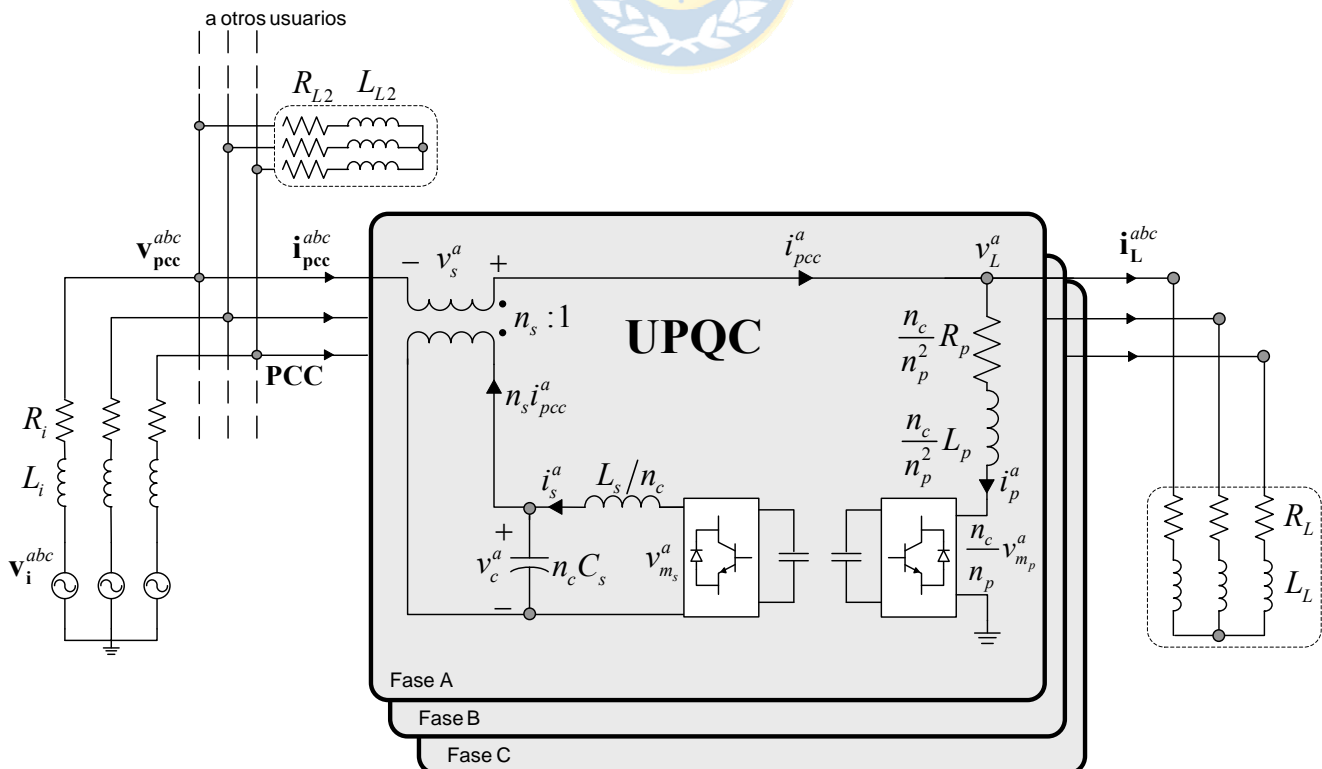


Fig. 2.4 UPQC equivalente con celdas agrupadas

referidas al secundario. Así, el valor de la inductancia equivalente se puede calcular como el valor del inductor de cada celda dividido por el cuadrado de la razón de vueltas (al referir al secundario la inductancia) y multiplicado por el número de celdas (por la conexión en serie de las celdas). El voltaje AC inyectado será la suma de los voltajes entregados por las celdas individuales referidos al secundario del transformador.

La frecuencia de conmutación de los convertidores equivalentes mostrados en la Fig. 2.4, tanto serie como paralelo, se obtiene como la frecuencia de conmutación de cada celdas multiplicado por el número total de celdas de la configuración. Esto es gracias a la técnica de desfase de triangular utilizada en los convertidores multinivel, que permite la cancelación armónica entre los módulos.

2.5. Discusión y Conclusiones

En este capítulo se presentó la configuración básica de un UPQC trifásico, sintetizado con convertidores de 6 switches. A partir del análisis de esta configuración se desprende que su utilización es limitada para aplicaciones de altos niveles de corriente y tensión en la carga, pues los semiconductores son limitados en potencia.

La topología propuesta en este trabajo permite suplir las limitantes de la configuración clásica del UPQC, pues permite repartir toda la corriente de PCC y todo el voltaje de carga entre las celdas de las topologías. Esto es gracias a la conexión en paralelo de las celdas en el lado serie y la conexión en serie de las celdas en el lado paralelo.

En relación a la configuración propuesta, se presentó los modelos matemáticos que rigen el comportamiento dinámico de las variables eléctricas del equipo, basado en los principios físicos de los componentes y en las leyes Kirchhoff. Se utilizó una transformación de ejes que permite llevar el modelo a ejes sincrónicos, logrando obtener variables continuas en el tiempo para posteriormente proponer una estrategia de control. Una vez con el modelo en los ejes sincrónicos se definieron las salidas del sistema que reflejan los objetivos del equipo, que son la regulación de voltaje de carga y compensación del factor de potencia en el PCC; adicionalmente a estos objetivos de compensación del equipo debe agregarse que es necesario mantener el voltaje del enlace DC en un valor constante para la correcta operación del equipo y que es posible variar el ángulo entre el voltaje de carga y de PCC para minimizar las pérdidas, lo que genera finalmente las cuatro salidas del modelo obtenido para la topología.

La obtención del modelo matemático permite aseverar que la topología tiene tantas entradas como salidas, lo que hace de este sistema interesante desde el punto de vista del control, pues esta relación permite pensar en primera instancia en manejar cada una de las salidas en forma independiente con cada uno de los grados de libertad asociados a cada entrada de las celdas.

Es preciso comentar que el modelo obtenido es válido siempre y cuando las celdas sean de parámetros idénticos, pues se ha supuesto que las variables eléctricas se dividen simétricamente entre cada uno de los módulos. En la práctica es sabido que esta condición ideal es imposible que se cumpla por lo que la distribución simétrica de las variables no se da en forma natural. Por esta razón es necesario que la estrategia de control se preocupe de asegurar la distribución de las variables eléctricas entre los módulos.

Se presentaron también dos circuitos equivalentes que reflejan algunas simplificaciones que son posibles de hacer sobre la topología, en virtud de una mejor comprensión del funcionamiento de la configuración. Estas simplificaciones guardan relación con el comportamiento desacoplado que existe entre los compensadores de cada celda y con el circuito resultante debido a la forma de interconexión de cada uno de los módulos. Estas simplificaciones están orientadas al futuro diseño de los componentes de las celdas – que se desarrolla en el siguiente capítulo – y en el posterior diseño de la estrategia de control.



Capítulo 3. Diseño de Componentes

3.1. Introducción

En este capítulo se presenta un procedimiento de diseño encontrado para los diversos componentes relacionados con la topología propuesta tales como los filtros pasivos, transformadores, número de celdas y condensador de enlace. Este procedimiento se basa en que se conocen las características eléctricas de operación del distribuidor y del consumidor y se requiere imponer unas nuevas características de operación al sistema resultante con el esquema de compensación incluido.

Para un conjunto conocido de semiconductores se evalúan las diversas posibilidades de síntesis de la configuración y se escoge aquella que involucre un menor costo asociado a los semiconductores de potencia. Una vez hecha esta elección queda completamente definida la cantidad de celdas a utilizar, los valores de voltaje de enlace de cada celda y los transformadores de ambos convertidores.

Los filtros pasivos a utilizar en la configuración se escogen básicamente de manera que las formas de onda a frecuencia fundamental coincidan a las predichas por el modelo del sistema a dicha frecuencia. El condensador de enlace en las celdas se escoge fundamentado en dos principios: limitar el segundo armónico en la tensión de enlace y la capacidad de seguir operando ante una perturbación (*ride through capability*). Estos conceptos serán ampliamente extendidos en la sección correspondiente.

3.2. Consideraciones Previas

Antes de comenzar con el diseño de los componentes del equipo es preciso acotar las variables que se dan por conocidas dentro del diseño, y para aquellas cantidades que varían de acuerdo al nivel de compensación requerido debe conocerse sus rangos límites de variación.

Las cantidades que se asumen conocidas tienen relación con las características del voltaje en el PCC, las condiciones de la carga y el comportamiento esperado del sistema al conectar el equipo, pues al momento de especificar la utilización de un esquema de compensación es necesario conocer estas restricciones. Para el voltaje de PCC se debe conocer su rango máximo de variación y el rango máximo que se requiere compensar, para esto se define el factor k de sag – swell como el rango de variación del voltaje en p.u., considerando como voltaje base al voltaje de carga. Para la carga se

asume que la potencia activa consumida en estado estacionario debe ser constante y que la variación en sus condiciones de operación será solamente del factor de potencia, donde su rango de variación será conocido. Respecto al comportamiento deseado del sistema una vez conectado el equipo se espera que el voltaje rms de la carga permanezca constante en el tiempo e igual al valor nominal, que el ángulo α entre el voltaje de carga y el voltaje de PCC sea menor a la cota máxima impuesta en el diseño; y que el factor de potencia en el PCC se encuentre dentro del rango especificado.

Para el caso particular de esta topología es necesario conocer las características eléctricas de voltaje y corriente límites para un set finito de semiconductores, junto con el precio de mercado de cada uno de ellos. Esto es para escoger la mejor opción desde el punto de vista económico para la construcción del equipo, en particular en la elección del número de celdas a considerar en la configuración y de los transformadores a utilizar, tal como se expondrá más adelante.

Resumiendo todas las restricciones expuestas anteriormente, lo que se debe conocer antes de comenzar la especificación y diseño del esquema de compensación, son los siguientes aspectos:

- $k_{\min} - k_{\max}$: Rango de variación del voltaje de PCC (p.u.)
- V_L : Voltaje rms nominal de carga
- P_L : Potencia nominal de carga
- $fp_{L,\min} - fp_{L,\max}$: Rango de variación del factor de potencia de carga
- $fp_{pcc,\min} - fp_{pcc,\max}$: Rango de variación permitido para el factor de potencia en el PCC
- α_{\max} : Angulo máximo entre el voltaje de carga y de PCC
- V_{sw} : Voltajes máximos permitidos para un set de semiconductores
- I_{sw} : Corrientes máximas permitidos para un set de semiconductores
- C_{sw} : Precio de todos los semiconductores escogidos

Una vez determinadas las cantidades que deben conocerse para especificar el diseño, es necesario encontrar los rangos de operación en las variables del equipo que nacen en forma natural a partir de las restricciones impuestas. El circuito de la Fig. 3.1 muestra un esquema generalizado del

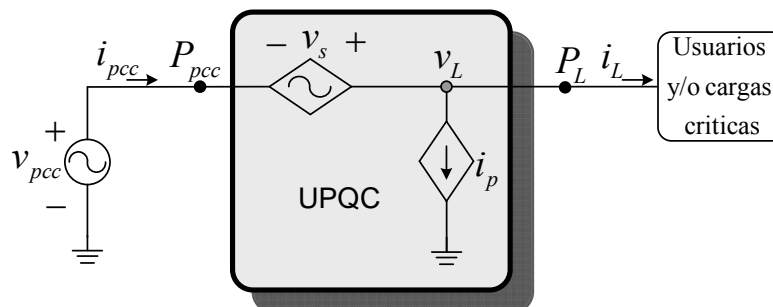


Fig. 3.1 Esquema del UPQC

UPQC, donde se muestra al convertidor serie como una fuente voltaje controlada y al compensador paralelo como una fuente de corriente controlada. Al observar dicha figura se pueden plantear inquietudes como: ¿Cuál es el valor de voltaje máximo a inyectar por la fuente v_s ? ¿Cuál es el valor de corriente máxima a inyectar por la fuente i_p ? ¿Cuáles son los valores límites para la corriente i_{pcc} ?. La respuesta a estas interrogantes se encuentra analizando el mismo circuito de la figura, lo que permite imponer restricciones sobre el diseño de cualquier topología de UPQC, pues el modelo simplificado visto como dos fuentes dependientes, no especifica ningún tipo de configuración para el convertidor, es decir las condiciones generales de operación que debe cumplir UPQC clásico de 6 switches son las mismas que deben imponerse a la operación de una configuración multicelda.

3.2.1 Voltaje máximo a inyectar

El voltaje máximo a inyectar por compensador serie naturalmente dependerá del porcentaje de sag – swell que se presente en el PCC y del desfase que quiera darse entre el voltaje de carga y el voltaje de PCC. Estos dos factores se conjugan para determinar la cantidad máxima de voltaje a inyectar por el compensador. Tal como se explicó anteriormente, ambas cantidades se conocen *a priori*, por lo que es posible especificar el voltaje máximo a inyectar por el compensador serie.

Al considerar el diagrama de la Fig. 3.2 se puede apreciar que debido a la suma fasorial de los voltajes, se forma un triángulo entre el voltaje de carga v_L , el voltaje de PCC v_{pcc} y el voltaje inyectado v_s . Gracias al teorema del coseno es posible relacionar las magnitudes de estos fasores con el ángulo α según la expresión (3.1).

$$V_s = \sqrt{V_L^2 + V_{pcc}^2 - 2V_L V_{pcc} \cos \alpha} \quad (3.1)$$

$$V_s = V_L \sqrt{1 + k^2 - 2k \cos \alpha}$$

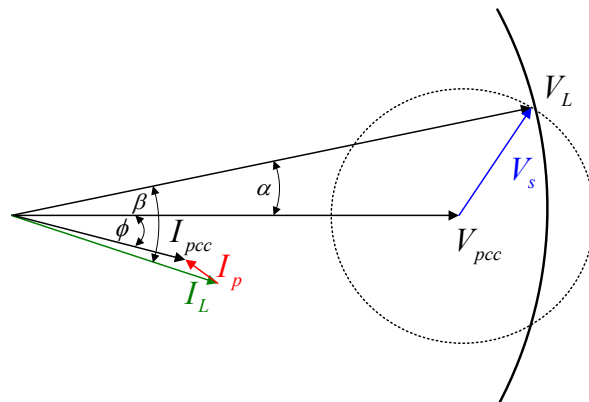


Fig. 3.2 Diagrama Fasorial

Por simple inspección de la Fig. 3.2 se puede observar que la magnitud máxima del fasor V_s se obtiene cuando se presentan simultáneamente las condiciones de máximo sag y de máximo ángulo de desfase entre el voltaje de carga y el voltaje de PCC. Esto lleva a la expresión del voltaje máximo a inyectar por el compensador (3.2)

$$V_{s,\max} = V_L \sqrt{1 + k_{\min}^2 - 2k_{\min} \cos \alpha_{\max}} \quad (3.2)$$

Considerando las definiciones del Anexo B se puede obtener el voltaje máximo a inyectar por el compensador serie en p.u., llegando a la expresión

$$V_{s,\max(p.u.)} = \sqrt{1 + k_{\min}^2 - 2k_{\min} \cos \alpha_{\max}} \quad (3.3)$$

3.2.2 Corriente máxima de PCC

Al observar la Fig. 3.1 se puede deducir que ambas fuentes dependientes consumen y/o entregan cierta cantidad de potencia activa y reactiva que depende del valor de voltaje y corriente que entreguen cada una de ellas respectivamente. Sin embargo, se debe considerar que la potencia activa total de ambas fuentes dependientes debe ser igual a cero en estado estacionario, pues los convertidores están unidos por un enlace DC común. Por esta razón la potencia activa media en el PCC debe ser igual a la potencia activa media en la carga, pues de caso contrario el condensador del enlace DC comenzaría a cargarse a valores prohibitivos de voltaje. De esta manera, es posible plantear una ecuación de balance de potencia activa en el esquema del UPQC.

$$P_{pcc} = P_L \quad (3.4)$$

Aplicando la definición de potencia activa media se llega a:

$$V_{pcc} I_{pcc} \cos \theta_{pcc} = V_L I_L \cos \theta_L \quad (3.5)$$

Si se expresa el voltaje de PCC en términos del voltaje de carga se obtiene finalmente:

$$k I_{pcc} f p_{pcc} = I_L f p_L \quad (3.6)$$

A partir de (3.6) se puede obtener la expresión de la corriente de PCC en términos de la corriente de carga dependiendo del factor de sag – swell, del factor de potencia deseado en el PCC y del factor de potencia de la carga. De este modo, la corriente de PCC quedará determinada por la expresión

$$I_{pcc} = \frac{f p_L}{k f p_{pcc}} I_L \quad (3.7)$$

Para obtener los rangos límites de operación en la corriente de PCC sólo basta minimizar/maximizar el término que acompaña a la corriente de carga. Así los valores mínimos y máximos para la corriente de PCC serán:

$$I_{pcc,\min} = \frac{fp_{L,\min}}{k_{\max} fp_{pcc,\max}} I_L \quad (3.8)$$

$$I_{pcc,\max} = \frac{fp_{L,\max}}{k_{\min} fp_{pcc,\min}} I_L \quad (3.9)$$

Expresando ambas ecuaciones anteriores en el sistema en p.u., se llega a:

$$I_{pcc,\min(p.u.)} = \frac{fp_{L,\min}}{k_{\max} fp_{pcc,\max}} \quad (3.10)$$

$$I_{pcc,\max(p.u.)} = \frac{fp_{L,\max}}{k_{\min} fp_{pcc,\min}} \quad (3.11)$$

3.2.3 Corriente máxima del compensador paralelo

Para determinar la corriente máxima que circulará por el compensador paralelo se debe recurrir al teorema del coseno para el triángulo de corrientes de la Fig. 3.2. De esta figura se puede determinar que el ángulo para el triángulo de las corrientes es:

$$\varphi = \beta - \alpha - \phi \quad (3.12)$$

Para determinar la corriente máxima en el compensador paralelo se deben considerar los dos casos extremos: (i) cuando la corriente de PCC es mínima y (ii) cuando la corriente de PCC es máxima, pues en estas condiciones la magnitud de la corriente de compensación asumirá su mayor valor posible.

Para el primer caso, donde la corriente de PCC es mínima, la corriente del compensador paralelo esta determinada por (3.13)

$$I_{p1} = \sqrt{I_L^2 + I_{pcc,\min}^2 - 2I_L I_{pcc,\min} \cos \varphi_1} \quad (3.13)$$

donde:

$$\varphi_1 = \beta_{\max} - \phi_{\min} - \alpha_{\max} \quad (3.14)$$

En p.u. esta corriente será:

$$I_{p1(p.u.)} = \sqrt{1 + \frac{fp_{L,\min}^2}{k_{\max}^2 fp_{pcc,\max}^2} - \frac{2fp_{L,\min}}{k_{\max} fp_{pcc,\max}} \cos \varphi_1} \quad (3.15)$$

Ahora, considerando el caso en que la corriente de PCC es máxima, la corriente por el

compensador paralelo será:

$$I_{p2} = \sqrt{I_L^2 + I_{pcc,max}^2 - 2I_L I_{pcc,max} \cos \varphi_2} \quad (3.16)$$

donde:

$$\varphi_2 = \beta_{\min} - \phi_{\max} - \alpha_{\max} \quad (3.17)$$

Considerando el sistema en p.u. la corriente anterior se puede expresar como:

$$I_{p2(p.u.)} = \sqrt{1 + \frac{fp_{L,max}^2}{k_{\min}^2 fp_{pcc,\min}^2} - \frac{2fp_{L,max}}{k_{\min} fp_{pcc,\min}} \cos \varphi_2} \quad (3.18)$$

La corriente máxima del compensador paralelo será el mayor valor obtenido de las expresiones (3.13) y (3.16).

$$I_{p,max} = \max \{ I_{p1}, I_{p2} \} \quad (3.19)$$

Con estos resultados obtenidos a partir del modelo generalizado del UPQC es posible iniciar el procedimiento de diseño del equipo; de manera de especificar correctamente los componentes de la topología, en el sentido de no sobrepasar los valores límites soportado por los elementos y simultáneamente asegurar una región mínima de compensación de la configuración.

3.3. Transformador compensador serie

La topología propuesta de la Fig. 2.2, al igual que la configuración clásica del UPQC, considera la inclusión de un transformador en serie con la línea. Este transformador tiene como función aislar eléctricamente la línea con el lado serie del UPQC además de adecuar los niveles de tensión y corriente a los requeridos por el equipo. Las desventajas de incluir este transformador dentro de la configuración son básicamente dos, la primera de ellas esta asociada al costo de dicho elemento que encarece el precio total del equipo y la segunda esta relacionada a los fenómenos transientes que puedan producirse y que eventualmente pueden saturar el transformador.

La elección del transformador a utilizar queda definida por dos grandes restricciones que son la potencia del transformador y la razón de vueltas. Ambas características serán evaluadas a continuación.

3.3.1 Potencia del transformador

La potencia total que deberá manejar este transformador queda definida completamente por el voltaje y la corriente que debe soportar en el devanado de primario. Estas variables son conocidas

y dependen exclusivamente de las condiciones de la carga y de PCC.

El voltaje máximo de primario en el transformador serie es el máximo voltaje a inyectar $V_{s,max}$ calculado anteriormente en (3.2), y como se puede apreciar depende exclusivamente del porcentaje máximo de sag a compensar y del mayor ángulo entre los voltajes de carga y PCC.

La corriente máxima de primario quedará determinada por la misma corriente máxima que verá el sistema, pues el transformador se conecta en serie a la línea de tensión. Esta corriente $I_{pcc,max}$ ya fue calculada en las secciones previas y queda determinada por la expresión de (3.9).

Finalmente la potencia aparente que debe ser especificada para el transformador serie, considerando las tres fases, queda determinada por:

$$S_s = 3 \cdot V_{s,max} \cdot I_{pcc,max} \quad (3.20)$$

3.3.2 Razón de transformación

La razón de transformación escogida para el transformador determinará en gran medida el *rating* de los semiconductores a utilizar, por lo que la elección de la razón de vueltas se debe realizar tomando en consideración las variables de los semiconductores.

Para que el compensador serie sea capaz de inyectar el voltaje máximo requerido $V_{s,max}$, es necesario que el valor peak de este voltaje máximo no supere al valor del voltaje de enlace multiplicado por la razón de transformación n_s , pues el producto de estas variables es el que define el grado de mitigación de perturbaciones en el PCC. En caso que se fuerce al equipo a operar a niveles de compensación mayores a los especificados por el diseño el convertidor caerá en la región de sobremodulación y/o el transformador podría saturarse.

La expresión que relaciona entonces estas variables queda definida por (3.21)

$$n_s = \frac{V_{s,max} \sqrt{2}}{V_{sw}} \quad (3.21)$$

Presentando esta última ecuación en su equivalente en p.u. y utilizando la expresión de (3.3) se llega a:

$$n_s = \frac{\sqrt{2 + 2k_{min}^2 - 4k_{min} \cos \alpha_{max}}}{V_{sw(p.u.)}} \quad (3.22)$$

La ecuación anterior permite determinar la razón de vueltas del transformador serie. Sin embargo el voltaje DC (o voltaje de switch V_{sw}) aún no ha sido especificado, por lo que esta

ecuación quedará planteada y será posteriormente resuelta cuando se haya escogido el valor del voltaje DC según el criterio que se detalla en la siguiente sección.

3.4. Número de Celdas

El número de celdas a escoger para utilizar en la configuración depende del tipo de semiconductor a utilizar, pues éste impondrá los límites de tensión y corriente que circulará por los convertidores.

Es posible establecer una relación entre los valores límites de los semiconductores – en voltaje y corriente – y el número de celdas a utilizar en la configuración. Esta relación nace a partir del hecho que la corriente que se va hacia las celdas del lado serie se reparte equitativamente entre cada uno de los módulos, y dicha corriente (que se divide producto de la conexión en paralelo de las celdas) no puede superar el límite impuesto por el semiconductor. La expresión matemática que refleja esta relación de corrientes se presenta en (3.23).

$$n_c \leq n_s \frac{I_{pcc}}{I_{sw}} = \frac{V_{s,max}}{V_{sw}} \frac{I_{pcc,max}}{I_{sw}} \quad (3.23)$$

Al expresar (3.23) en sus valores en p.u. se obtiene:

$$n_c \leq \frac{fp_{L,max}}{k_{min} fp_{pcc,min}} \frac{\sqrt{2 + 2k_{min}^2 - 4k_{min} \cos \alpha_{max}}}{V_{sw(p.u.)} I_{sw(p.u.)}} \quad (3.24)$$

La expresión anterior indica el número de celdas que deben incluirse en la configuración para no sobrepasar los límites permitidos por los semiconductores. Se puede apreciar de la misma

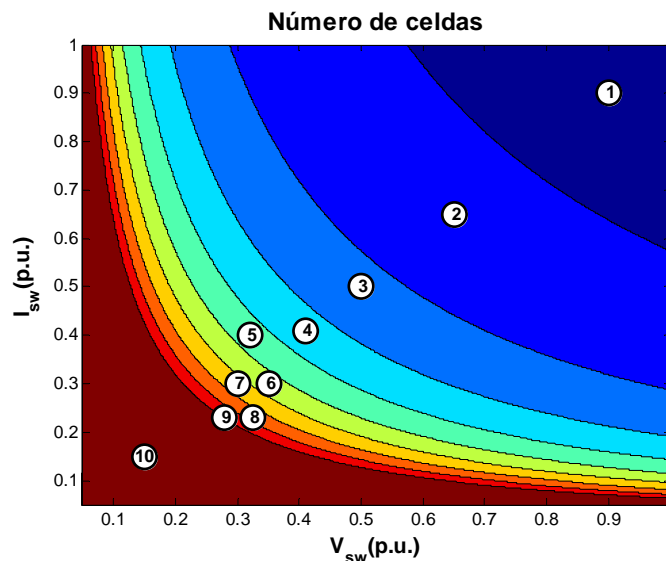


Fig. 3.3 Número de celdas en función del voltaje y la corriente del switch

expresión (3.24) que el número de celdas queda expresado de sólo términos conocidos y de las características eléctricas del semiconductor que se utilizará en la configuración. Esto permite graficar la cantidad de celdas necesarias a incluir en la topología en función de las limitantes eléctricas de los semiconductores. Este gráfico se muestra en la Fig. 3.3. En los ejes coordenados se muestra el voltaje y la corriente de los semiconductores en p.u.. Cada tono distinto de color en el gráfico representa un número de celdas diferente a incluir en la configuración. Se puede apreciar que cuando el voltaje y la corriente asumen valores unitarios (en p.u.) el número de celdas a incluir es solamente 1, esto es debido a que los semiconductores están sobredimensionados para los niveles de potencia que se desean manejar. Al comenzar a disminuir los valores límites de los switches el número de celdas comienza a aumentar paulatinamente, de manera que disminuya la sobrecarga sobre los semiconductores. Cada región en el gráfico se denota por un número entero que representa la cantidad de celdas que deben incluirse en la configuración para un par determinado de voltaje y corriente en el semiconductor. Ahora bien, cuando los límites de los semiconductores se reducen considerablemente, a la región demarcada por el número 10, el número de celdas a incluir en la topología debe ser mayor o igual a 10.

El gráfico de la Fig. 3.3 entrega información de cuantas celdas se deben incluir en la topología dependiendo del tipo de semiconductor, sin embargo aún no se decide que clase de dispositivo se utilizará para sintetizar el equipo. Para especificar el tipo de switch, se debe recurrir a un criterio adicional de diseño que permita utilizar los resultados obtenidos en el gráfico, en conjunto con la información relativa a los semiconductores disponibles en el mercado, puesto que los valores de corriente y voltaje de estos dispositivos de potencia están estandarizados y reducidos a un conjunto finito de valores. El criterio que se utilizará para seleccionar el tipo de semiconductor está basado en el costo asociado al número total de estos dispositivos que se utilizarán para sintetizar la configuración. Por ejemplo si se utilizan semiconductores de bajos *ratings* de voltaje y corriente, estos dispositivos serán más baratos, sin embargo el número de celdas a incluir en la topología – según el gráfico de la Fig. 3.3 – aumentará, por lo que el costo total por concepto de semiconductores podría no ser el mínimo. Por otro lado si se consideran semiconductores de altos *ratings* de voltaje y corriente, habrá un número reducido de celdas, sin embargo el costo de este tipo de semiconductores es más elevado que dispositivos de menor potencia, por lo tanto el costo asociado en este caso también podría no ser el mínimo.

Para encontrar el valor mínimo del costo asociado a los semiconductores, se debe multiplicar el número de switches total de la topología asociados a cada región de la Fig. 3.3 por el costo de

cada semiconductor. Como ya se mencionó anteriormente, en el mercado existen disponibles un número reducido de elementos semiconductores, por lo que la gama completa de posibilidades mostradas en el gráfico se limita a un conjunto reducido de posibles implementaciones del circuito de potencia, dado por los *ratings* discretos de voltaje y corriente que son posibles de encontrar según los diversos fabricantes del rubro. Por otro lado el gráfico de la Fig. 3.3, está expresado en variables en p.u. dado que es evidente que mientras mayor sean los requerimientos de la carga mayores serán los requerimiento sobre los semiconductores de la topología. Esto hace que la elección del tipo de semiconductor, y por consiguiente la elección del número de celdas, tenga estrecha relación con el tipo de carga que se quiere compensar, en particular con los valores de voltaje y corriente que tendrá en condiciones nominales de operación.

El procedimiento para encontrar el número de celdas se puede resumir como sigue:

1. Darse un conjunto de switches cuyos valores límites de voltaje y corriente son conocidos (V_{sw} y I_{sw}). El precio de mercado de cada semiconductor (C_{sw}) debe ser un dato conocido o estimado.
2. A partir del gráfico de la Fig. 3.3, determinar para cada semiconductor del conjunto anterior, el número de celdas que se deberán utilizar en la topología para una carga conocida.
3. Del número de celdas obtenidas, calcular el número total de switches a utilizar en la configuración. Esto debe hacerse para cada uno de los semiconductores del conjunto escogido en 1.
4. Con el número total de switches y la información del precio de los semiconductores (C_{sw}), calcular el costo total relativo a los semiconductores para implementar la topología, para cada tipo de semiconductor del conjunto de 1.
5. Finalmente escoger aquella opción cuyo costo asociado por concepto de semiconductores sea el menor de todas las alternativas planteadas en un comienzo.

Con estos pasos es posible escoger el tipo de semiconductor que se empleará en la implementación de la topología; es decir se fijará la corriente y el voltaje máximo que deberá soportar cada semiconductor. Es necesario recalcar en este punto, que es necesario imponer por diseño un margen de seguridad para el voltaje y corriente en el switch de modo que se asegure la correcta operación de los dispositivos ante la presencia de perturbaciones. En el caso del voltaje máximo éste corresponde al mismo voltaje de enlace DC, pues en régimen estacionario el equipo operará siempre con un voltaje constante. Es preciso considerar también que los precios de los semiconductores se modifican al comprarlos por grandes cantidades, por lo que precio C_{sw} debe ser ajustado según el número de celdas. Finalmente, la razón de vueltas del transformador serie, según lo desarrollado en la sección anterior, queda determinada al escoger el voltaje del enlace.

3.5. Transformador Compensador Paralelo

Para la configuración propuesta de la Fig. 2.2, a diferencia de la topología clásica del UPQC se incluyen transformadores en el lado del compensador paralelo en cada una de las celdas. Este transformador tiene como función aislar eléctricamente las celdas entre sí de manera que no se produzcan estados de conmutación que resulten en cortocircuito para los condensadores de enlace de cada celda. Además se puede seleccionar adecuadamente la razón de transformación para que el convertidor opere con un índice de modulación adecuado para determinadas condiciones en el punto de operación. Las desventajas de incluir este transformador dentro de la configuración son básicamente las mismas que para el transformador del lado serie, pues están relacionadas a las limitantes físicas que presentan los transformadores, una de ellas se refiere a los fenómenos transientes que eventualmente pueden saturar el transformador y la otra restricción importante guarda relación con el ancho de banda de los trafos, pues éstos aumentan la inductancia en la rama del compensador paralelo, lo que podría limitar el uso del equipo si se quisieran compensar corriente armónicas.

Según se desprende de la Fig. 2.2 deberían existir tantos transformadores como número de celdas existan en la configuración, lo que tendría directa influencia en el costo del equipo. Sin embargo, estos múltiples transformadores pueden ser vistos como una sola gran unidad, con un devanado primario (que queda dispuesto hacia el lado de la carga) y múltiples secundarios conectados hacia cada una de las celdas que componen la configuración. Este enfoque permite sintetizar la topología con un costo menor, pues el costo asociado al transformador del compensador paralelo no tiene una relación tan estrecha con el número de celdas de la configuración.

De esta manera el número de secundarios que debe tener el transformador del compensador paralelo es igual al número de celdas determinado en la sección anterior. Ahora bien, al igual que en el caso del transformador del compensador serie, la elección del transformador a utilizar queda definida por las dos grandes restricciones que son la potencia del transformador y la razón de vueltas. Ambas características serán evaluadas a continuación.

3.5.1 Potencia del transformador

La potencia total que deberá manejar el transformador en este caso queda definida completamente por el voltaje y la corriente que debe soportar en el devanado de primario, es decir el devanado conectado hacia el lado de la carga. Los valores de voltaje y corriente en el primario son conocidos y dependen exclusivamente de las condiciones de la carga y de PCC.

El voltaje que debe soportar el primario del transformador paralelo es siempre voltaje de carga debido a la conexión en paralelo entre el transformador y la carga. De esta manera el devanado de primario debe ser diseñado para soportar el mismo voltaje de la carga.

La corriente máxima de primario quedará determinada por la corriente máxima que deberá circular por la rama paralelo. Esta corriente $I_{p,\max}$ ya fue calculada en las secciones previas y queda determinada por la expresión de (3.19).

Finalmente la potencia aparente que debe ser especificada para el transformador paralelo, considerando las tres fases, queda determinada por:

$$S_p = 3 \cdot V_L \cdot I_{p,\max} \quad (3.25)$$

3.5.2 Razón de transformación

Al igual que en el caso del transformador del compensador serie, en este caso la razón de transformación escogida determina de alguna manera el *rating* de los semiconductores a utilizar, o visto desde otro punto de vista el *rating* de los semiconductores determinará la razón de vueltas. Como el tipo de semiconductor ya fue escogido es necesario diseñar este transformador para que del lado paralelo también se cumplan las restricciones impuestas en los voltajes y corrientes de los semiconductores.

Por un lado, el voltaje que deben soportar los semiconductores es el mismo para las etapas serie y paralelo de las celdas y es el voltaje del enlace DC. Ahora bien – por otro lado – la corriente que debe circular por los semiconductores del lado paralelo es la corriente que se desvía por la rama shunt para compensar el factor de potencia. La restricción que permite asegurar que la corriente que circulará por los semiconductores del lado paralelo no supere los valores máximos permitidos se ilustra en (3.26).

$$n_p > \frac{I_{p,\max}}{I_{sw}} \quad (3.26)$$

Por otro lado se tiene que para que un convertidor fuente de voltaje opere correctamente se debe asegurar que el voltaje de enlace debe ser siempre mayor al valor peak del voltaje AC que lo alimenta. Esta condición se cumple en forma natural para el convertidor del lado serie, pues la razón de vueltas del transformador serie asegura que esto ocurra. Para el caso del convertidor del lado paralelo esta condición debe imponerse al momento de escoger la razón de vueltas del transformador. De esta manera, según la Fig. 2.2, se debe cumplir que:

$$V_{dc} > n_p \frac{\sqrt{2}V_L}{n_c} \quad (3.27)$$

Para convertir esta desigualdad en una ecuación se introduce el factor de seguridad definido como k_{dc} mayor que 1 que permite encontrar el valor exacto de la razón de transformación. Incorporando la restricción impuesta en (3.26) se llega a:

$$\frac{I_{p,\max}}{I_{sw}} < n_p = \frac{n_c V_{sw}}{k_{dc} \sqrt{2}V_L} < \frac{n_c V_{sw}}{\sqrt{2}V_L} \quad (3.28)$$

El factor de seguridad k_{dc} puede escogerse en cualquier valor mayor a 1, pero lo recomendable es que sea entre 1,3 y 1,5 de manera que el índice de modulación no tenga una magnitud tan pequeña, pues esto tiene efectos perjudiciales como la mayor inyección de armónicos y la subutilización del convertidor. Cabe destacar que al escoger el factor k_{dc} debe asegurarse también que no se sobrepase los límites de corriente del semiconductor.

Así, la relación de (3.28) permite encontrar el valor de la razón de transformación del transformador paralelo para asegurar que los semiconductores operen dentro de los valores permitidos por el fabricante.

3.6. Diseño del Filtro Paralelo

El filtro paralelo corresponde a un filtro inductivo de primer orden dispuesto a la salida de corriente alterna del convertidor paralelo en cada una de las celdas. La función que cumple este filtro en la topología el UPQC es hacer que el convertidor paralelo sea visto como una fuente de corriente por el resto del circuito. Esto es necesario pues la conexión paralela de esta parte de la topología obliga al compensador a comportarse como una fuente de corriente controlada, tal como se explicó anteriormente en la Fig. 3.1.

El diseño del filtro paralelo para la configuración propuesta del UPQC puede hacerse basado en el circuito equivalente de la Fig. 2.4, donde se considera al compensador paralelo como una unidad independiente y de un solo convertidor. Esta simplificación permite realizar el diseño del inductor de una manera sencilla y directa, tal como se hace tradicionalmente en la literatura referente al tema.

Considerando que el compensador paralelo debe comportarse como una fuente de corriente controlada, es deseable que la corriente que circule por él tenga una forma de onda igual a una determinada referencia. Para el caso de compensar cargas lineales la corriente desviada hacia el compensador debe ser perfectamente sinusoidal y para cargas no lineales esta corriente debe

contener los armónicos exactos que se quieren compensar. Sin embargo esto no se puede lograr en forma perfecta, pues la corriente que circulará por este compensador dependerá del valor de la inductancia y de la caída de tensión que se produzca entre sus terminales; como el voltaje generado por el compensador es del tipo PWM las posibilidades para sintetizar una forma de onda de corriente se reducen, pues no es posible aplicar cualquier forma de onda de voltaje en los terminales del inductor, sino que solo los estados discretos permitidos del convertidor, tal como se explica en [21].

De esta manera la corriente que circulará por el compensador paralelo podrá seguir la referencia de corriente en torno a una banda de error, tal como se muestra en la Fig. 3.4. De esta manera el inductor puede diseñarse para limitar la banda de error con que la corriente de la rama shunt seguirá a su referencia. Esta restricción se puede obtener a partir de la ecuación que rige el comportamiento del inductor:

$$\frac{di}{dt} = \frac{v_L}{L} \approx \frac{\Delta i}{\Delta t} \quad (3.29)$$

A partir del circuito equivalente mostrado en la Fig. 2.4 – y despreciando la caída de tensión en la resistencia – se puede deducir que la caída de tensión en el inductor de cada celda es la diferencia entre el voltaje entregado por el convertidor paralelo equivalente y el voltaje de carga. A su vez la frecuencia del convertidor equivalente es mayor a la frecuencia real de conmutación de cada celda, producto del desfase de triangular que se utiliza comúnmente en los convertidores multinivel. Debe considerarse también que la inductancia equivalente mostrada en la Fig. 2.4 depende del número de celdas y de la razón de transformación del transformador paralelo, por lo que

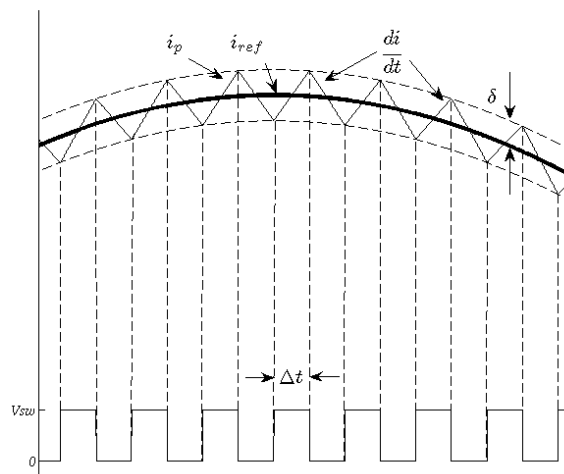


Fig. 3.4 Corriente compensador paralelo

estos valores también influyen en la elección del inductor de cada celda. Ahora combinando estas restricciones en la ecuación (3.29) se obtiene:

$$L_{eq} = \frac{n_c}{n_p^2} L_p = \frac{(v_L - n_c V_{sw}) T_c / 2}{\Delta i} = \frac{v_L - n_c V_{sw}}{2 f_c n_c \Delta i} \quad (3.30)$$

Por diseño es posible limitar la banda de variación de la corriente a un valor dado, entonces el valor del inductor queda en:

$$L_p = \frac{n_p^2 (v_L - n_c V_{sw})}{4 f_c n_c^2 \delta} \quad (3.31)$$

Esta última ecuación de (3.31) permite obtener el valor de la inductancia del filtro paralelo.

3.7. Diseño del Filtro Serie

El filtro serie corresponde a un filtro LC de segundo orden dispuesto en el lado de corriente alterna del convertidor serie en cada una de las celdas. La función que cumple este filtro en la topología el UPQC es atenuar los armónicos generados por el convertidor producto de la conmutación. La forma de onda de voltaje entregada por el convertidor es del tipo PWM, por lo que es indispensable la inclusión de este filtro, de modo que el voltaje inyectado por esta parte de la topología permita cumplir con los requerimientos de contenido armónico de voltaje.

El diseño del filtro serie para la configuración propuesta del UPQC, tal como se hizo para el diseño del filtro paralelo, puede hacerse basado en el circuito equivalente de la Fig. 2.4 donde se considera a ambos compensadores como unidades independientes y de un solo convertidor. Esta simplificación permite utilizar métodos de diseño más simples y que ya han sido abordados en la literatura referente al tema. Diversos autores dan enfoques distintos para el diseño del filtro LC, utilizando criterios como la frecuencia de resonancia, contenido armónico inyectado, ganancia a frecuencia fundamental, entre otros. En la presente Tesis se hace intenso uso de los conceptos entregados en [19] para el diseño de este filtro. En ese trabajo se diseña el filtro serie buscando cumplir 2 objetivos principales: (i) acotar el contenido armónico inyectado por el compensador y (ii) lograr ganancia unitaria a la frecuencia de red. El procedimiento se basa en encontrar una razón lo suficientemente grande entre el valor de la impedancia del condensador del filtro y la impedancia equivalente del resto del circuito, de manera que el comportamiento de este filtro no dependa tan fuertemente de lo que ocurra con el resto del circuito de potencia. El valor del inductor se escoge para acotar el contenido armónico total inyectado por el compensador. A continuación se detalla el procedimiento de diseño desarrollado para el filtro serie.

A partir del circuito de la Fig. 2.4 se puede llegar al circuito presentado la Fig. 3.5 (a) considerando cualquiera de las fases del sistema eléctrico, en donde los convertidores son vistos como simples fuentes de tensión alterna. Es posible también, con el circuito de la Fig. 3.5 (a) obtener un equivalente Thévenin visto desde los terminales del condensador del filtro hacia el resto del circuito de potencia, tal como se ilustra en la Fig. 3.5 (b). Para obtener los valores de la impedancia equivalente de Thévenin es necesario conocer las condiciones de carga, del compensador paralelo, de la línea de transmisión y de las demás cargas que se conectan al PCC. Algunas de estas condiciones pueden conocerse *a priori*, como la inductancia del compensador paralelo, pero otras como las cargas conectadas al PCC son muy difíciles de conocer; para estos casos se debe tener una estimación del peor caso posible de manera de especificar el diseño lo suficientemente robusto para cambios en las condiciones de operación. Si se requiere hacer un análisis de la influencia del transformador sobre la forma de onda del voltaje inyectado por el compensador serie, es posible considerar las inductancias parásitas y de magnetización del transformador en el equivalente Thévenin de manera que el diseño sea más realista.

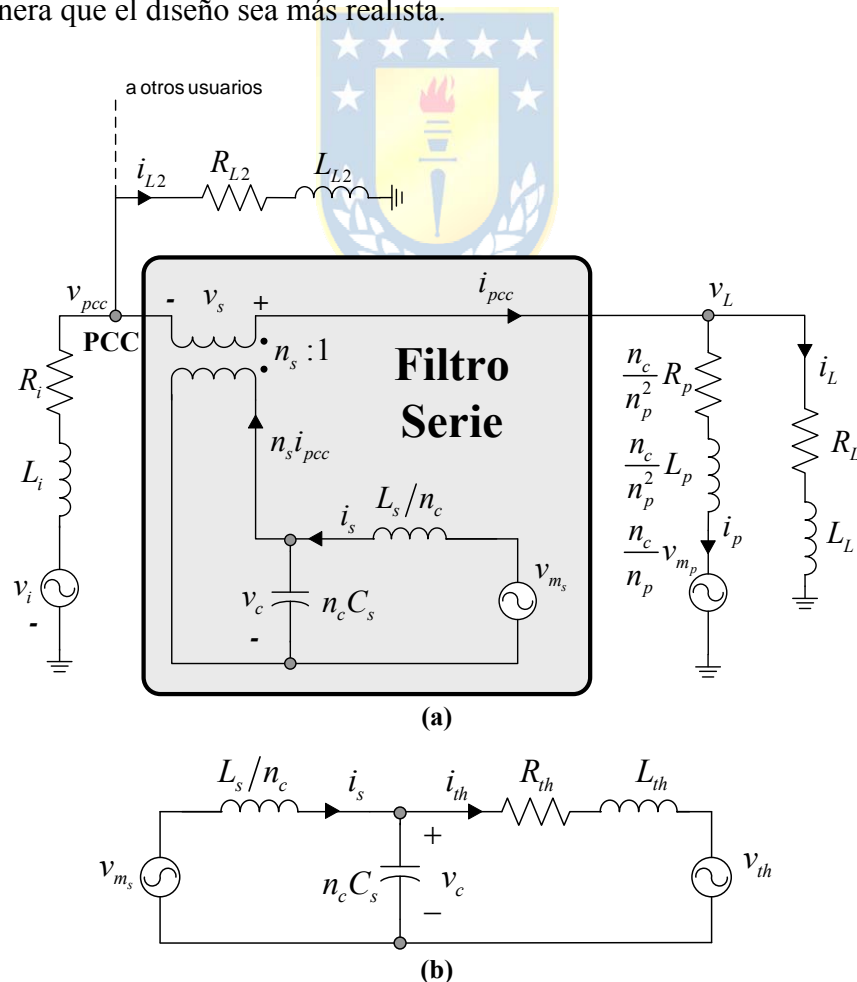


Fig. 3.5 Circuito Equivalente Serie
(a) Filtro serie monofásico (b) Equivalente Thévenin

De la Fig. 3.5 se desprende que el valor de v_{th} es arbitrario, pues depende de las variaciones que se produzcan en el voltaje de alimentación además de las condiciones de operación del compensador paralelo. Sin embargo es posible definir una expresión que relacione fasorialmente (a frecuencia fundamental) el voltaje equivalente de Thévenin con el voltaje entregado por el compensador serie:

$$V_{s(1)} = K_s V_{th(1)} = k_s (\cos \gamma + j \sin \gamma) V_{th(1)} \quad (3.32)$$

donde

$V_{s(1)}$: Fasor del voltaje fundamental entregado por el compensador.

$V_{th(1)}$: Fasor del voltaje fundamental del equivalente Thévenin.

k_s : Razón entre las amplitudes de los voltajes $V_{s(1)}$ y $V_{th(1)}$.

γ : Angulo de desfase entre los voltajes $V_{s(1)}$ y $V_{th(1)}$.

Se sabe que cualquier valor de impedancia es posible expresarlo como parte real e imaginaria o como módulo y ángulo; para el caso del diseño del filtro serie lo más conveniente es denotar la impedancia equivalente Thévenin por su notación en módulo y ángulo, tal como se expresa en (3.33).

$$Z_{th(1)} = R_{th} + j\omega L_{th} = |Z_{th(1)}| (\cos \varphi + j \sin \varphi)$$

$$\varphi = \tan^{-1} \left(\frac{\omega L_{th}}{R_{th}} \right) \quad (3.33)$$

Para el correcto desempeño del filtro serie es necesario que los elementos atenúen las componentes armónicas generadas por la conmutación de los convertidores, por lo que se debe analizar el comportamiento del filtro a la frecuencia de los armónicos dominantes. Por esta razón se define el índice m como el orden del primer armónico que aparece en la forma de onda de voltaje del condensador del filtro producto de la conmutación de las celdas. Es posible determinar la impedancia equivalente de Thévenin a la frecuencia normalizada m :

$$Z_{th(m)} = R_{th} + jm\omega L_{th} = |Z_{th(m)}| (\cos \varphi + jm \sin \varphi) \quad (3.34)$$

Utilizando las definiciones anteriores de (3.33) y (3.34), se puede llegar a:

$$|Z_{th(1)}| = \frac{|Z_{th(m)}|}{\sqrt{\cos^2 \varphi + (m \sin \varphi)^2}} \quad (3.35)$$

$$Z_{th(1)} = \frac{|Z_{th(m)}|(\cos \varphi + j \sin \varphi)}{\sqrt{\cos^2 \varphi + (m \sin \varphi)^2}} \quad (3.36)$$

Esta última expresión permite relacionar el valor de la impedancia equivalente de Thévenin a frecuencia fundamental con la impedancia de Thévenin al armónico m . Este resultado será de gran utilidad en los siguientes pasos en el diseño del filtro.

Por otro lado se tiene que la impedancia del condensador a esta misma frecuencia armónica será m veces menor que la impedancia a frecuencia fundamental, tal como se muestra en (3.37).

$$|Z_{C(1)}| = m |Z_{C(m)}| \quad (3.37)$$

Para simplicidad en los cálculos en el diseño del filtro, se define la variable auxiliar K_f que refleja la razón (al armónico m) entre la impedancia del condensador y la impedancia equivalente de Thévenin.

$$K_f = \frac{|Z_{th(m)}|}{|Z_{C(m)}|} \quad (3.38)$$

Por simple inspección de la ecuación (3.38) y tomando en consideración el circuito de la Fig. 3.5(b) es posible deducir que para atenuar el armónico m , la razón K_f debe tender a infinito, pues la impedancia que ofrece el condensador debería ser mucho menor a la impedancia del resto del circuito a esta frecuencia, sin embargo más adelante se revisarán aspectos que permiten acotar el valor de K_f para cumplir con criterios adicionales de diseño.

En relación con el contenido armónico inyectado por el compensador, se puede decir que es necesario encontrar una relación entre el valor del condensador y el inductor del filtro que permita limitar el THD de voltaje en los terminales del condensador. Para esto se define una nueva variable K_m como:

$$K_m = \frac{L_s}{n_c} n_c C_s (m\omega)^2 = L_s C_s (m\omega)^2 \quad (3.39)$$

Según lo desarrollado en [19] es posible encontrar matemáticamente la expresión de K_m para limitar el contenido armónico inyectado por el compensador serie:

$$K_m \leq \frac{V_T}{\sqrt{\sum_{n=m}^M \left(\left(\frac{m}{n} \right)^2 \cdot V_{s(n)} \right)^2}} \quad (3.40)$$

donde

M : Orden máximo de armónicos considerado en los cálculos.

$V_{s(n)}$: Voltaje entregado por el compensador al armónico n .

V_T : Voltaje armónico total permisible en secundario del transformador serie.

Se sabe los armónicos de voltaje $V_{s(n)}$ dependen del punto del valor del índice de modulación que tenga el equipo, por lo que para el diseño se escoge la peor condición de operación posible, que es cuando el índice de modulación es igual a cero, puesto que en esa condición se inyectan la mayor cantidad de armónicos. Por otro lado el voltaje armónico total permisible V_T , se puede calcular como:

$$V_T = K_{THD} V_{sw} n_s \quad (3.41)$$

donde

K_{THD} : Es el porcentaje de THD permisible a inyectar por el compensador.

Usando las definiciones anteriores es posible expresar los elementos del circuito de la Fig. 3.5(b) en función del nuevo conjunto de variables definidas. Las expresiones se muestran en (3.42).

$$C_s = \frac{K_f}{|Z_{th(m)}| m \omega} \quad L_s = \frac{K_m |Z_{th(m)}|}{m \omega K_f} \quad R_{th} = \frac{|Z_{th(m)}| \cos \varphi}{\sqrt{\cos^2 \varphi + (m \sin \varphi)^2}} \quad L_{th} = \frac{|Z_{th(m)}| \sin \varphi}{\omega \sqrt{\cos^2 \varphi + (m \sin \varphi)^2}} \quad (3.42)$$

Estas expresiones permiten realizar los análisis en forma independiente a la magnitud de la impedancia de Thévenin, puesto que al formular las ecuaciones se cancelan los términos asociados con módulo $|Z_{th(m)}|$.

Con las definiciones anteriores se puede encontrar la relación entre las variables eléctricas del circuito equivalente de Thévenin de la Fig. 3.5 (b). La razón (a frecuencia fundamental) entre la corriente que se va hacia el compensador y la que circula por el equivalente es:

$$\left| \frac{I_{th(1)}}{I_{s(1)}} \right| = \left| \frac{m^2 (1 - K_s) - K_m}{m^2 (1 - K_s) \sqrt{\cos^2 \varphi + (m \sin \varphi)^2} + jm K_f K_s (\cos \varphi + j \sin \varphi)} \right| \sqrt{\cos^2 \varphi + (m \sin \varphi)^2} \quad (3.43)$$

Para que la corriente – a frecuencia fundamental – que circule por los semiconductores sea la misma que la del equivalente Thévenin, la expresión de (3.43) debería tender a 1. Sin embargo, esta razón depende de valores que aún no se han determinado, por lo que será necesario hacer un barrido por todos los valores posibles que asumirán las variables para las condiciones extremas de operación especificadas al comienzo de este capítulo. Una vez hecho el barrido se escogen los parámetros que hagan tender a 1 la expresión de (3.43).

Por otro lado, también se requiere que el voltaje fundamental entregado por el compensador se refleje lo más parecido posible (en módulo y fase) en los terminales del condensador del filtro. Para cuantificar la desviación entre estas variables se calcula la razón entre los módulos y el desfase de los voltajes en cuestión.

$$\left| \frac{V_{C(1)}}{V_{m_s(1)}} \right| = \frac{1}{\sqrt{\left(1 - \frac{K_m}{m^2} + \frac{K_m \sqrt{p} \sin \varphi}{mK_f}\right)^2 + \left(\frac{K_m \sqrt{p} \cos \varphi}{mK_f}\right)^2}} \quad (3.44)$$

$$\alpha = \tan^{-1} \left(\frac{mK_m \sqrt{p} \cos \varphi}{m^2 K_f - K_m K_f + mK_m \sqrt{p} \sin \varphi} \right) \quad (3.45)$$

Al igual que en la razón entre las corrientes, en este caso las expresiones también dependen de las variables definidas anteriormente, por lo que el procedimiento de diseño consistirá en hacer el mismo barrido por todos los valores posibles y escoger aquel que minimice la desviación y el desfase entre los voltajes.

En síntesis el procedimiento de diseño para el filtro serie se puede resumir en los siguientes pasos:

1. Imponer una determinada distorsión armónica en el voltaje inyectado por el compensador serie y calcular K_m con la expresión de (3.40).
2. Con las expresiones de (3.43) a (3.45) hacer un barrido con todos los valores posibles de las variables del circuito (K_f , K_s y φ) y encontrar el K_f que haga tender los índices a sus valores deseados.
3. Una vez encontrado el valor de K_f , con la ecuación (3.38), determinar el valor de la impedancia del condensador del filtro.
4. Con el valor del condensador y el índice K_m se determina el valor de la inductancia del filtro.

Con este procedimiento es posible encontrar los valores de los elementos pasivos que componen el filtro del lado serie de las celdas. En los siguientes capítulos se ilustrará como funciona el procedimiento de diseño desarrollado para un caso particular, en donde se dará particular énfasis en cada uno de los pasos antes descritos.

3.8. Diseño del Condensador de Enlace

Para el diseño del condensador de enlace de las celdas se utilizan dos principios básicos. El primero tiene relación con la magnitud del segundo armónico de voltaje presente en los convertidores monofásicos. El segundo criterio de diseño se basa en el principio de *ride through capability* que le da al equipo la habilidad de seguir operando en forma satisfactoria aún en presencia de perturbaciones, en particular cambios en el voltaje de PCC. El valor que se escogerá para la capacidad del condensador quedará determinado evidentemente por aquella condición de diseño más restrictiva.

El primer criterio permite escoger el valor del condensador del enlace para limitar los armónicos dominantes en el voltaje DC generados producto de la conmutación. Se sabe que en una configuración de dos inversores monofásicos compartiendo el mismo enlace DC el segundo armónico es el dominante, por lo que la capacitancia del condensador debe determinarse para atenuar la amplitud de éste armónico.

La amplitud del segundo armónico depende del punto de operación del equipo, por lo se debe considerar el peor caso posible, que corresponde cuando la amplitud del segundo armónico en el lado DC es igual a la amplitud de la corriente fundamental en el lado AC. A su vez esta última corriente será considerada con sus valores máximos posibles. La corriente del condensador es la suma de las corrientes de los compensadores serie y paralelo, por lo que en el peor caso la amplitud de la corriente de segundo armónico será la suma de las amplitudes de las corrientes serie y paralelo.

Así la corriente de segundo armónico que se asume circulará por el condensador del enlace DC de las celdas es:

$$I_{DC2} = \frac{1}{n_p} \sqrt{2} I_{p,\max} + \frac{n_s}{n_c} \sqrt{2} I_{pcc,\max} \quad (3.46)$$

Para limitar la amplitud del voltaje de segundo armónico generado en el condensador a r_{dc} veces el valor del voltaje continuo, se utiliza la expresión de (3.47).

$$C_{DC} = \frac{I_{DC2}}{2\pi \cdot 2f_s r_{dc} V_{sw}} = \frac{1/n_p I_{p,max} + n_s/n_c I_{pcc,max}}{2\sqrt{2}\pi f_s \cdot r_{dc} V_{sw}} \quad (3.47)$$

De esta forma es posible encontrar el valor del condensador del enlace que permite atenuar el contenido armónico de manera que el ripple en voltaje de enlace sea lo suficientemente pequeño para generar las formas de onda típicas en un inversor.

El otro criterio de diseño permite escoger el condensador de enlace para que sea capaz de soportar variaciones en el voltaje de alimentación así como en la carga, para el diseño en este caso, se supondrá que las variaciones del voltaje de carga imponen condiciones más negativas de operación por lo que se diseñará el condensador pensando en variaciones de voltaje en el PCC.

Durante un periodo transiente los flujos de potencia en el UPQC quedan determinados por el tipo de perturbación al que se ve enfrentado el equipo. Así la potencia que va a la carga durante un sag en el voltaje de PCC, es la que viene desde la fuente más la que eventualmente fluye por el UPQC y que ahora en una fuerte proporción proviene de la energía almacenada en los condensadores de enlace. Durante el periodo de duración del sag la potencia entregada por la fuente de alimentación varía proporcionalmente a la magnitud del sag, por lo que puede establecer la siguiente relación:

$$P_L = P_{pcc} + P_{UPQC} = kP_L + P_{UPQC} \quad (3.48)$$

Asumiendo la distribución de las variables eléctricas se realiza en forma simétrica entre todas las celdas, se puede determinar la potencia que entregará cada una de ellas durante el periodo que dure la perturbación en el PCC, según la ecuación (3.49).

$$P_{DC} = \frac{P_{UPQC}}{n_c} = \frac{1-k}{n_c} P_L \quad (3.49)$$

Conociendo las propiedades físicas de un condensador es posible relacionar la potencia que entrega el elemento en un determinado intervalo de tiempo con el valor de su capacitancia. Esto se puede realizar pues se conoce la cantidad de energía que almacena un condensador para un determinado voltaje, esta relación se ilustra en (3.50).

$$E = \frac{1}{2} CV^2 \quad (3.50)$$

Si se conoce la cantidad de energía entonces determinar la potencia que entregará el elemento durante cierto tiempo se determina en forma directa, según la expresión de (3.51).

$$P_{DC} = \frac{\Delta E}{\Delta t} = \frac{1}{2} \frac{C_{DC} (V_2^2 - V_1^2)}{\Delta t} \quad (3.51)$$

De la expresión de (3.51) se aprecia que el condensador para entregar determinada potencia se produce una descarga en forma natural, por lo que si se restringe la caída de tensión entre los terminales del condensador de enlace de las celdas, es posible escoger un valor de capacidad para el elemento almacenador de energía.

Para acotar la caída de tensión a r_V veces el voltaje de enlace V_{sw} durante un número determinado de ciclos de red N_{ciclos} , se llega a:

$$P_{DC} = \frac{C_{DC} f_s \left(1 - \frac{r_V}{2}\right) r_V V_{sw}^2}{N_{ciclos}} \quad (3.52)$$

Combinando el resultado anterior con la expresión de (3.49), se llega finalmente a una relación para la capacitancia del condensador del enlace de las celdas.

$$C_{DC} = \frac{N_{ciclos} (1-k) P_L}{n_c f_s \left(1 - \frac{r_V}{2}\right) r_V V_{sw}^2} \quad (3.53)$$

De las expresiones (3.47) y (3.53), se debe escoger aquella opción que entregue el valor más grande de capacitancia para el condensador del enlace, pues con eso se asegura que se cumplan los dos criterios simultáneamente.

Este criterio, en cierto modo, acota la interacción entre los dos convertidores, puesto que limita la variación en el voltaje de enlace cuando ocurre una perturbación en el voltaje del PCC. Estas variaciones en el voltaje de alimentación se traducen en una nueva condición de operación en el compensador serie para así mantener constante la magnitud del voltaje de carga. Gracias a la apropiada elección del condensador, el cambio en las condiciones de operación del compensador serie no implican un cambio significativo en el voltaje de enlace, lo que a su vez evita que se produzca un cambio relevante en las condiciones de operación del compensador paralelo, asegurando de esta manera que la interacción entre ambos compensadores estará acotada.

Por otro lado, para asegurar que las condiciones de operación del compensador paralelo no afecten mayormente el valor del voltaje en el enlace – y así reducir la interacción entre los convertidores – es necesario tomar en consideración el tipo de variación que sufrirá la carga. Esto por cuanto las variaciones en la carga determinan la cantidad de corriente a inyectar por el

compensador paralelo. Así, otro criterio posible para diseñar el condensador del enlace se basa en considerar las variaciones bruscas de la carga que pueden llegar a ser muy importantes como en la partida de motores, este criterio conllevará exigencias sobre el valor del condensador de enlace basado en las condiciones extremas en la carga.

Tal como se describió anteriormente, el caso de estudio en este trabajo se acota sólo a cambios en el factor de potencia en la carga, manteniendo constante el valor de la potencia en su condición nominal de operación. Por esta razón las restricciones sobre el voltaje en el condensador asociadas a los cambios bruscos de carga no son consideradas en el análisis, producto que estas variaciones de carga no representan un condición restrictiva importante en la especificación del condensador de enlace.

Finalmente es posible decir que, para asegurar el desacoplo de los convertidores, se debe tomar en consideración las variaciones en el voltaje de PCC y las variaciones en las condiciones de carga. Sin embargo, dependiendo de la aplicación, sólo uno de los dos criterios basta para asegurar el desacoplo. Este es el caso del sistema evaluado en la presente tesis, donde la elección del condensador basada en el principio de *ride through capability* es suficiente para reducir la interacción entre los convertidores.

3.9. Discusión y Conclusiones

En el presente capítulo se presentó un procedimiento de diseño para las componentes de la topología. Cada uno de los elementos fue diseñado con una metodología particular que se ajustaba a los requerimientos de compensación del equipo, de este modo se pueden escoger los valores apropiados de los componentes para determinadas características de operación del UPQC. Es decir, conociendo las características de operación del sistema de distribución, los rangos posibles de variación de la carga y el valor deseado de las variables eléctricas después de conectado el equipo, se puede desarrollar un método de diseño que permite encontrar los valores de los componentes que logran los niveles de compensación deseados.

El desarrollo del procedimiento de diseño fue presentado en forma secuencial, es decir, las restricciones impuestas sobre los valores de ciertos componentes podían utilizar resultados obtenidos por los procedimientos anteriormente desarrollados para otros elementos. Sin embargo es posible separar los procedimientos de diseño en dos grandes grupos, el primero de ellos tiene relación con los elementos que pertenecen a la configuración clásica del UPQC, como son los filtros pasivos, condensador del enlace y transformador serie, cuyos métodos de diseño fueron extraídos

mayoritariamente de la literatura referente al tema, con las respectivas modificaciones para poder aplicarlos a la topología propuesta. El otro grupo de procedimientos están relacionados con los elementos propios de esta configuración multicelda, como son el número de celdas, transformador paralelo y tipo de semiconductores, para estos casos la forma de diseño fue obtenida íntegramente producto del trabajo realizado en la presente Tesis, con criterios como la evaluación económica de los semiconductores a utilizar en la configuración.

Particularmente, respecto a los procedimientos desarrollados en forma específica para la topología, se puede decir que están todos basados en el principio básico que motiva proponer configuraciones del tipo multinivel, que son liberar la sobrecarga de los semiconductores para alcanzar mayores niveles de potencia. Por esta razón parámetros como la razón de vueltas de los transformadores y el número de celdas deben asegurar que no se sobrepasen los límites permitidos por los semiconductores de potencia. Ahora bien, por ser una topología con gran número de variables involucradas existen mayores grados de libertad para efectuar el diseño y es así como se decidió integrar aspectos económicos en la elección de los semiconductores de manera que se pueda alcanzar mayores niveles de potencia con costos óptimos sobre un intervalo discreto de switches de potencia.

Los aspectos clásicos en el diseño de filtros activos también son abordados en los procedimientos desarrollados, como son la inyección de armónicos, capacidades de compensación, *ride through capability*, etc. El conjunto de criterios de diseño, tanto los recurrentes en la literatura, como los propuestos en este trabajo, dan origen a un procedimiento claro que permite diseñar todos los elementos que conforman la configuración.

Capítulo 4. Estrategia de Control

4.1. Introducción

La topología propuesta en este trabajo tiene todas las ventajas asociadas a las configuraciones multi-celda como son el enfoque modular, la cancelación armónica entre las celdas y la posibilidad de lograr altos niveles de potencia sin sobrecargar los elementos del sistema, en particular a los dispositivos semiconductores, pues las variables eléctricas se distribuyen entre los módulos de la configuración. Sin embargo, estas características positivas traen asociadas consigo un problema de control complejo, pues el número de entradas del sistema crece en forma proporcional al número de módulos que se incluyan en la configuración, lo que implica una estrategia de control más refinada.

La forma de abordar la tarea de control para este tipo de sistemas no es para nada evidente, pues debido a la naturaleza no-lineal de las ecuaciones del modelo y al número de variables manipulables, no es posible determinar de manera sencilla cual es la estrategia de control que logra los mejores resultados, ya sea desde el punto de vista del comportamiento dinámico (estabilidad) y estático (región de operación).

Hasta la fecha se han desarrollado diversas técnicas para abordar este tipo de problemas, como el control predictivo, el control difuso, entre otros. La estrategia propuesta en este trabajo consiste en la inclusión de controladores lineales monovariantes, debido a la simplicidad de este tipo de controladores y a la cantidad de herramientas disponibles para su diseño.

En este capítulo se detalla la definición de las salidas del sistema, para luego mostrar las estrategias de control propuestas para cada uno de los compensadores que componen las celdas de la topología. Para cada uno de los compensadores del UPQC se diseñaron dos tipos de controladores, el primero se preocupa de que las variables del sistema eléctrico, tanto hacia el lado del distribuidor como hacia la carga, se mantengan en su valor deseado. Estos controladores fueron denominados *controles supervisores*, pues se ocupan de las variables globales del UPQC, es decir aseguran que el voltaje de carga y el factor de potencia en el PCC sigan a la referencia deseada. Por otro lado está el segundo tipo de controladores, que se denominaron *controladores dedicados*, que se ocupan de la distribución simétrica de las variables eléctricas de voltaje y corriente entre todas las celdas de la configuración.

4.2. Definición de salidas

Tal como se describe en la sección 2.3.4 las salidas corresponden a las variables que cumplen con los objetivos principales de la estructura del UPQC, estos son:

- Mantener constante el voltaje rms en la carga.
- Controlar el factor de potencia fundamental en el PCC.
- Mantener el voltaje constante en el enlace DC.

Como la configuración propuesta tiene tantos condensadores como número de celdas, entonces el último objetivo tiene relación con mantener constante el voltaje de enlace de todas y cada una de las celdas de la topología. Además se define una salida adicional para cumplir un cuarto objetivo, el cual tiene la función de optimizar la operación del sistema con el ángulo de desfase entre el voltaje de PCC y de carga, tal como se ha revisado extensamente en la literatura [15].

Adicionalmente – y sin perjuicio de lo anterior – es necesario definir nuevas variables a controlar, pues para la configuración propuesta se debe asegurar que las variables de voltaje y corriente se distribuyan simétricamente entre las celdas de la topología.

La conexión en paralelo de los convertidores del lado serie hace que la corriente se reparta para cada uno de los módulos, sin embargo es posible que esta división de la corriente no se haga en forma equitativa debido, por ejemplo, a pequeñas desviaciones en los valores de los componentes o a diferencias instantáneas en los pulsos de disparo debido a retardos o a desfases. Por esta razón se vuelve necesario la inclusión de un esquema de control dedicado que asegure una distribución equitativa entre las celdas.

Por otro lado la conexión en serie de los convertidores del lado paralelo hace que el voltaje se reparta entre los módulos, y tal como en el caso del convertidor serie, es posible que esta distribución de voltajes no se realice en forma simétrica. Es necesario también entonces asegurar de alguna manera que el voltaje que debe soportar cada celda del lado paralelo sea el mismo, por lo que se debería diseñar un control dedicado que se ocupe de la distribución equitativa de voltajes. Sin embargo, en este caso sólo basta con asegurar que los voltajes de enlace de cada celda sean los mismos, pues de esta manera la distribución simétrica se logrará en forma natural. Mantener el voltaje de enlace de las celdas en un valor constante es uno de los objetivos fundamentales del UPQC, pues es necesario para la correcta operación del equipo, por lo que el control dedicado del compensador paralelo se debe ocupar de que el voltaje DC de todas las celdas sea el mismo, para así asegurar también que la repartición de voltajes en el lado AC se haga en forma equitativa.

4.3. Controladores lineales en el UPQC

Las ecuaciones que modelan la topología muestran que el sistema no es de tipo lineal, pues existen algunas no-linealidades tanto en las ecuaciones dinámicas de (2.10) como en la definición de las salidas. A pesar de lo anterior se ha optado por una estrategia de control lineal debido a la eficacia y simplicidad en el diseño de este tipo de controladores, además de todo el conocimiento y desarrollo que existe en la literatura. Debido a la naturaleza no-lineal del sistema es necesario recurrir a herramientas como la linealización de las ecuaciones en torno a un punto de operación, de manera de obtener una aproximación lineal del sistema original y así poder realizar el diseño los controladores.

Junto a la simplicidad del control lineal existen algunas herramientas ampliamente desarrolladas como los desacopladores estáticos, que serán utilizados en el diseño de la estrategia de control para obtener pares desacoplados de entrada-salida como en sistemas SISO, y así poder sintetizar dicha estrategia con controladores monovariantes.

A partir del modelo de la topología obtenido en el Capítulo 2 se desprende la estrecha relación que existe entre las componentes directa y en cuadratura del voltaje de carga y las moduladoras del compensador serie. Del mismo modo, las ecuaciones de estado definidas anteriormente muestran que existe una relación directa entre las moduladoras del compensador paralelo de las celdas y la corriente que circula por esta parte de la configuración. Esta corriente es la que se encarga de controlar el factor de potencia fundamental en el PCC.

Es común encontrar en la literatura que el valor del condensador en el enlace DC es lo suficientemente grande como para considerar que la interacción entre los convertidores no produzca variaciones en el voltaje del enlace de las celdas. De esta manera es posible controlar el sistema a partir de dos subsistemas independientes más pequeños que corresponden al compensador serie y al compensador paralelo de las celdas. Así la labor de cada controlador queda determinada por cada subsistema, pues los objetivos de control de cada uno de ellos son completamente independientes.

La estrategia de control del compensador serie debe velar entonces para que el voltaje de carga se mantenga en los valores deseados y que la corriente se reparta equitativamente entre las celdas; y la estrategia del compensador paralelo debe mantener el factor de potencia en el PCC y el voltaje de enlace en los valores de las referencias.

4.4. Control Compensador Serie

Como ya se mencionó anteriormente la estrategia de control sobre las moduladoras de la parte serie de las celdas se debe encargar de controlar la magnitud y fase del voltaje en la carga y de la repartición de corriente en la parte serie de las celdas.

Para el diseño de cualquier estrategia de control lineal es deseable conocer el modelo del sistema a controlar. Para el compensador serie la dinámica del sistema esta dictada básicamente por la dinámica entregada por el filtro LC de segundo orden diseñado en las secciones previas, sin embargo las ecuaciones asociadas a este filtro fueron despreciadas anteriormente por simplicidad del modelo de la topología. Esta simplificación tiene validez para hacer análisis de estado estacionario, pero si lo que se requiere estudiar es la dinámica del sistema, entonces es imprescindible conocer las dinámicas del filtro. A continuación se desarrollan las ecuaciones que modelan el comportamiento del filtro serie.

4.4.1 Modelo del filtro serie

El modelo del filtro serie puede hacerse a partir del circuito equivalente de la Fig. 4.1. Las dinámicas asociadas son del tipo lineal si se considera que el voltaje de enlace se mantiene constante. Esta suposición se mantendrá para todo el diseño de los controladores del compensador serie, pues el encargado de controlar el voltaje de enlace es el compensador serie, y tal como se mencionó anteriormente los compensadores se consideran desacoplados producto del valor de la capacitancia del condensador del enlace.

A partir de la Fig. 4.1. se pueden obtener por simple inspección las ecuaciones que modelan el sistema a partir de las leyes circuitalas básicas, llegando a las expresiones de (4.1).

$$m_s V_{dc} = \frac{L_s}{n_c} \frac{di_s}{dt} + \frac{R_s}{n_c} i_s + v_c \quad (4.1)$$

$$n_c C_s \frac{dv_c}{dt} = i_s - n_s i_{pcc}$$

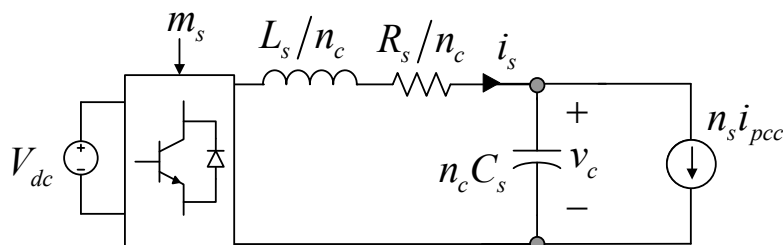


Fig. 4.1 Circuito Equivalente Serie

Despejando las derivadas en las ecuaciones de (4.1) se obtiene:

$$\begin{aligned}\frac{di_s}{dt} &= -\frac{R_s}{L_s}i_s - \frac{n_c}{L_s}v_c + \frac{n_c}{L_s}m_sV_{dc} \\ \frac{dv_c}{dt} &= \frac{i_s - n_s i_{pcc}}{n_c C_s}\end{aligned}\quad (4.2)$$

Realizando la transformación de ejes propuesta en el Anexo A se obtiene:

$$\begin{aligned}i_s^d &= -\frac{R_s}{L_s}i_s^d - \omega i_s^q - \frac{n_c}{L_s}v_c^d + \frac{n_c}{L_s}m_s^d V_{dc} \\ i_s^q &= \omega i_s^d - \frac{R_s}{L_s}i_s^q - \frac{n_c}{L_s}v_c^q + \frac{n_c}{L_s}m_s^q V_{dc} \\ \dot{v}_c^d &= -\omega v_c^q + \frac{i_s^d - n_s i_{pcc}^d}{n_c C_s} \\ \dot{v}_c^q &= \omega v_c^d + \frac{i_s^q - n_s i_{pcc}^q}{n_c C_s}\end{aligned}\quad (4.3)$$

Si se expresan las ecuaciones anteriores como modelo de variables de estado se llega a:

$$\begin{aligned}\dot{\mathbf{x}}_s(t) &= \mathbf{A}_s \mathbf{x}_s(t) + \mathbf{B}_s \mathbf{u}_s(t) + \mathbf{E}_s \mathbf{p}_s(t) \\ \mathbf{y}_s(t) &= \mathbf{C}_s \mathbf{x}_s(t) + \mathbf{D}_s \mathbf{u}_s(t) + \mathbf{F}_s \mathbf{p}_s(t)\end{aligned}\quad (4.4)$$

donde:

$$\mathbf{A}_s = \begin{bmatrix} -R_s/L_s & -\omega & -n_c/L_s & 0 \\ \omega & -R_s/L_s & 0 & -n_c/L_s \\ 1/n_c C_s & 0 & 0 & -\omega \\ 0 & 1/n_c C_s & \omega & 0 \end{bmatrix} \quad \mathbf{B}_s = \begin{bmatrix} n_c V_{dc}/L_s & 0 \\ 0 & n_c V_{dc}/L_s \\ 0 & 0 \\ 0 & 0 \end{bmatrix} \quad \mathbf{E}_s = \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ -n_s/n_c C_s & 0 \\ 0 & -n_s/n_c C_s \end{bmatrix}\quad (4.5)$$

$$\mathbf{C}_s = \begin{bmatrix} 0 & 0 & n_s & 0 \\ 0 & 0 & 0 & n_s \end{bmatrix} \quad \mathbf{D}_s = \begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix} \quad \mathbf{F}_s = \begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix}$$

Las variables de estado del subsistema del compensador serie son:

$$\mathbf{x}_s = [x_{1s} \quad x_{2s} \quad x_{3s} \quad x_{4s}]^T = [i_s^d \quad i_s^q \quad v_c^d \quad v_c^q]^T \quad (4.6)$$

Las entradas del subsistema del compensador serie son:

$$\mathbf{u}_s = [u_1 \quad u_2]^T = [m_s^d \quad m_s^q]^T \quad (4.7)$$

Las perturbaciones del subsistema del compensador serie son:

$$\mathbf{p}_s = [p_1 \quad p_2]^T = [i_{pcc}^d \quad i_{pcc}^q]^T \quad (4.8)$$

Como el control será implementado en forma completamente digital es necesario obtener un modelo equivalente discreto para el modelo obtenido. Existe en la literatura un procedimiento estándar que se utiliza para discretizar sistemas lineales continuos asumiendo que la entrada del sistema se mantiene constante entre intervalos de muestreo, que es el caso más común en los sistemas digitales. Este procedimiento se basa en la obtención de la matriz de transición del sistema, que se calcula con la transformada inversa de Laplace, tal como se expresa en (4.9).

$$\Phi(t) = \mathcal{L}^{-1} \left\{ (s\mathbf{I} - \mathbf{A})^{-1} \right\} \quad (4.9)$$

Con la definición anterior se puede obtener un sistema discreto equivalente para un tiempo de muestreo T_m expresado por las ecuaciones de (4.10).

$$\begin{aligned} \mathbf{x}_s(k+1) &= \mathbf{A}_{sd} \mathbf{x}_s(k) + \mathbf{B}_{sd} \mathbf{u}_s(k) + \mathbf{E}_{sd} \mathbf{p}_s(k) \\ \mathbf{y}_s(k) &= \mathbf{C}_{sd} \mathbf{x}_s(k) + \mathbf{D}_{sd} \mathbf{u}_s(k) + \mathbf{F}_{sd} \mathbf{p}_s(k) \end{aligned} \quad (4.10)$$

donde:

$$\mathbf{A}_{sd} = \Phi_s(T_m) \quad \mathbf{B}_{sd} = \int_0^{T_m} \Phi_s(T_m - \sigma) \mathbf{B}_s d\sigma \quad \mathbf{E}_{sd} = \int_0^{T_m} \Phi_s(T_m - \sigma) \mathbf{E}_s d\sigma \quad (4.11)$$

$$\mathbf{C}_{sd} = \mathbf{C}_s \quad \mathbf{D}_{sd} = \mathbf{D}_s \quad \mathbf{F}_{sd} = \mathbf{F}_s$$

Para el diseño de los controladores será conveniente también encontrar las expresiones que relacionan las entradas con las salidas del sistema en el plano de la frecuencia, para el caso de sistemas discretos será el plano z . Así la expresión de la matriz de transferencia del sistema discreto antes descrito se puede obtener de (4.12).

$$\mathbf{H}_{sd}(z) = \mathbf{C}_{sd} (z\mathbf{I} - \mathbf{A}_{sd})^{-1} \mathbf{B}_{sd} + \mathbf{D}_{sd} = \begin{bmatrix} h_{sd11}(z) & h_{sd12}(z) \\ h_{sd21}(z) & h_{sd22}(z) \end{bmatrix} \quad (4.12)$$

4.4.2 Control Supervisor

El control supervisor debe considerar una estrategia que actúe sobre el voltaje inyectado serie en sus componentes del eje directo y en cuadratura, de manera de mantener en el valor deseado el voltaje de carga, en sus componentes d y q de los ejes sincrónicos. Así, las variables globales a controlar por los controladores supervisores serán las componentes sincrónicas del voltaje de carga, tal como se expresa en (4.13), donde se muestran las expresiones de las salidas en el plano z .

$$\mathbf{y}(z) = \begin{bmatrix} y_1(z) \\ y_2(z) \end{bmatrix} = \begin{bmatrix} v_L^d(z) \\ v_L^q(z) \end{bmatrix} = \mathbf{H}_{sd}(z) \begin{bmatrix} m_s^d(z) \\ m_s^q(z) \end{bmatrix} + \begin{bmatrix} v_{pcc}^d(z) \\ v_{pcc}^q(z) \end{bmatrix} \quad (4.13)$$

Tal como se ha descrito, las variables manipulables del compensador serie son las componentes directa y de cuadratura de las moduladoras de cada una de las celdas, por lo que se tienen dos entradas por celda, es decir, $2n_c$ entradas por fase, lo que hace un total $6n_c$ variables de control para lograr que el equipo compense las variaciones de voltaje en el PCC en las tres fases del sistema trifásico. Sin embargo, por la forma de interconexión en paralelo de esta parte de las celdas – suponiendo un sistema balanceado – y debido a que el voltaje DC de todas ellas es el mismo, las $2n_c$ entradas por fase son redundantes, pues todas las celdas deben inyectar el mismo voltaje para lograr un determinado nivel de compensación, de esta manera, considerando un punto de vista global, por cada fase se tienen sólo dos variables manipulables que permiten ajustar la magnitud y la fase del voltaje serie inyectado, que corresponden a las componentes d y q de las moduladoras serie. Luego estas variables de control se deben enviar al control dedicado del compensador, el que se encarga de hacer los ajustes para que la corriente se distribuya en forma equitativa entre las celdas. La estrategia propuesta para el control supervisor se muestra en la Fig. 4.2.

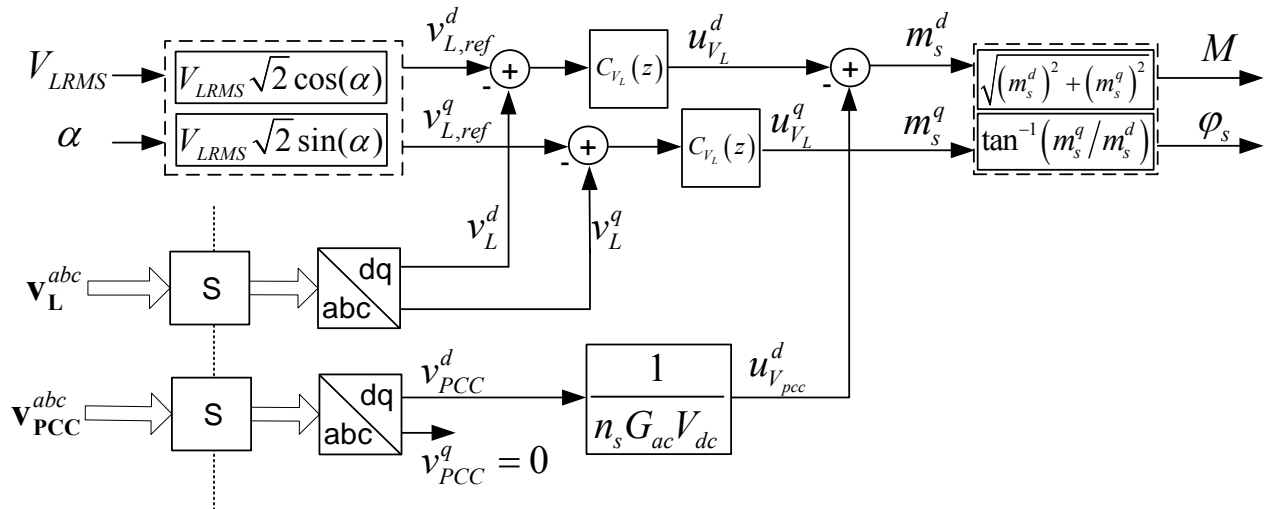


Fig. 4.2 Control supervisor serie

Para obtener las componentes d y q monofásicas se utiliza las tres fases de una variable, tal como se describe en el Anexo A. Esto es posible pues se asume que el sistema trifásico es balanceado. Por otro lado, para encontrar la transformada dq monofásica a partir sólo de variables monofásicas es necesario la utilización de un filtro pasabajos que asocia una constante de tiempo a la obtención de las variables requeridas, lo que es perjudicial para la estrategia de control, pues se necesita que los cambios en las variables se reflejen en forma inmediata sobre las componentes de los ejes sincrónicos, de manera de obtener una respuesta rápida ante perturbaciones en el PCC.

El esquema de control propiamente tal consiste de dos lazos de realimentación independientes con un controlador lineal cada uno, que debieran incluir al menos un integrador que permite eliminar el error de estado estacionario en las variables de salida. Se incluye un lazo de prealimentación del voltaje de PCC, de modo tal que la respuesta del controlador se acelera al tomar información de la perturbación. Como la transformación de ejes se sincroniza con el voltaje de PCC, entonces en el lazo de cuadratura no es necesario incluir prealimentación. La estructura y diseño de los controladores será extensamente desarrollada en el siguiente capítulo.

Como el control de este sistema multivariable se hace a partir de controladores monovariantes, podría ser necesario la utilización de alguna estrategia adicional para lograr el desacoplo de los lazos de control, sin embargo a partir del desarrollo de las ecuaciones que modelan el sistema, es posible determinar que el grado de acoplamiento entre los lazos depende exclusivamente del valor de la resistencia R_s , y ésta tiene un valor despreciable respecto al valor de L_s , puesto que la resistencia del filtro se utiliza sólo para modelar las pérdidas del equipo.

Una vez generadas las salidas de los controladores, éstas se reparten a las estrategias de control dedicado que son las que finalmente generan las moduladoras que se reparten a cada una de las celdas.

Respecto a la generación de las referencias de ambos controladores, se fijan el voltaje rms de la carga y el ángulo de desfase entre el voltaje de carga y el voltaje de PCC, de manera que:

$$V_{L,ref}^d = V_{L,RMS} \sqrt{2} \cos(\alpha) \quad (4.14)$$

$$V_{L,ref}^q = V_{L,RMS} \sqrt{2} \sin(\alpha) \quad (4.15)$$

donde:

$V_{L,rms}$: Referencia de voltaje rms en la carga.

α : Referencia de ángulo del voltaje de carga.

4.4.3 Control Dedicado

El control dedicado del compensador serie debe ocuparse de las variables internas del UPQC del lado serie de las celdas. En particular este controlador debe asegurar que las corrientes que se distribuyen en todas las celdas sea la misma, de modo de asegurar que la distribución de potencias en todas las celdas se realice en forma equitativa.

Para el diseño de este controlador es necesario encontrar la relación que existe entre las moduladoras del compensador serie y la corriente que circula por el lado de alterna de las celdas, es decir por el inductor del filtro serie. Esta relación se puede encontrar fácilmente al considerar las ecuaciones desarrolladas en la sección 4.4.1, puesto que el sistema es el mismo, la única diferencia es la definición de las salidas, que en vez de ser el voltaje en el condensador, será la corriente en el inductor. De esta manera las ecuaciones de estado del sistema de estado del sistema discreto equivalente se mantienen y solamente se redefinen las ecuaciones de salida, tal como se expresa en (4.16).

$$\begin{aligned} \mathbf{x}_s(k+1) &= \mathbf{A}_{sd}\mathbf{x}_s(k) + \mathbf{B}_{sd}\mathbf{u}_s(k) + \mathbf{E}_{sd}\mathbf{p}_s(k) \\ \mathbf{y}_{s2}(k) &= \mathbf{C}_{s2d}\mathbf{x}_s(k) + \mathbf{D}_{s2d}\mathbf{u}_s(k) + \mathbf{F}_{s2d}\mathbf{p}_s(k) \end{aligned} \quad (4.16)$$

donde

$$\mathbf{C}_{s2d} = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \end{bmatrix} \quad \mathbf{D}_{s2d} = \begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix} \quad \mathbf{F}_{s2d} = \begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix} \quad (4.17)$$

En este caso también será de gran utilidad para el diseño de los controladores encontrar la relación entrada-salida en el plano z . La expresión de la matriz de transferencia del sistema discreto de (4.16) se puede obtener de la expresión de (4.18).

$$\mathbf{H}_{s2d}(z) = \mathbf{C}_{s2d}(z\mathbf{I} - \mathbf{A}_{s2d})^{-1}\mathbf{B}_{s2d} + \mathbf{D}_{s2d} = \begin{bmatrix} h_{s2d11}(z) & h_{s2d12}(z) \\ h_{s2d21}(z) & h_{s2d22}(z) \end{bmatrix} \quad (4.18)$$

La matriz de transferencia anterior relaciona la moduladora del compensador serie en los ejes sincrónicos dq con la corriente del inductor en los mismos ejes, sin embargo esa no es la salida que se desea controlar sino más bien el valor rms de dicha corriente, que es en definitiva lo que hará que la potencia se distribuya simétricamente entre las celdas. Encontrar la relación entrada-salida considerando la corriente rms del inductor como salida del sistema no es una tarea sencilla, puesto que la definición del valor rms instantáneo de la corriente a partir de las componentes sincrónicas es de tipo no-lineal. Por esta razón se hacen algunas simplificaciones sobre el modelo de manera de

obtener una relación sencilla entre las variables de entrada y de salida para diseñar el controlador.

Al igual que en el caso anterior el sistema a controlar es acoplado solamente producto del valor de la resistencia R_s , ahora bien si se considera que esta resistencia es despreciable respecto a la inductancia L_s , la matriz de transferencia de (4.18), toma la forma:

$$\hat{\mathbf{H}}_{s2d}(z) = \begin{bmatrix} 0 & h_{s2d12}(z) \\ -h_{s2d21}(z) & 0 \end{bmatrix} = \begin{bmatrix} 0 & h_{s2d}(z) \\ -h_{s2d}(z) & 0 \end{bmatrix} \quad (4.19)$$

En esta matriz de transferencia aproximada los términos de la diagonal principal son idénticamente igual a cero, pues estos términos estaban asociados al valor de la resistencia R_s . Así también, al despreciar el valor de R_s la magnitud de los elementos de la diagonal secundaria son iguales entre sí.

Hecha esta simplificación es posible definir la salida del sistema como:

$$I_{s,rms} = \frac{1}{\sqrt{2}} \sqrt{(i_s^d)^2 + (i_s^q)^2} = \frac{1}{\sqrt{2}} \sqrt{(h_{s2d}(z)m_s^q)^2 + (-h_{s2d}(z)m_s^d)^2} = \frac{h_{s2d}(z)}{\sqrt{2}} \sqrt{(m_s^q)^2 + (m_s^d)^2} \quad (4.20)$$

Esta definición permite encontrar una relación entre la corriente rms de las celdas serie y las entradas del sistema. Sin embargo sigue existiendo una no-linealidad en la definición de la salida respecto a las entradas, tal como se aprecia en (4.20). Afortunadamente el valor de la moduladora en los ejes sincrónicos se puede extraer del valor de amplitud y fase de dicha señal moduladora, que son los valores que recibe el controlador dedicado desde la estrategia de control supervisor. La relación que existe entre los ejes sincrónicos y los valores de amplitud y fase en una señal sinusoidal se describe extensamente en el Anexo A, del desarrollo ahí presentado se puede extraer que:

$$\begin{aligned} m_s^d &= M_s \cos(\varphi_s) \\ m_s^q &= M_s \sin(\varphi_s) \end{aligned} \quad (4.21)$$

Reemplazando esta última definición en la expresión de (4.20) se llega a:

$$I_{s,rms} = \frac{h_{s2d}(z)}{\sqrt{2}} \sqrt{M_s^2 \sin^2(\varphi_s) + M_s^2 \cos^2(\varphi_s)} = \frac{h_{s2d}(z)}{\sqrt{2}} M_s \quad (4.22)$$

De este último resultado es evidente concluir que la variable que controlará el valor rms de la corriente del compensador serie es la amplitud de la moduladora del convertidor, pues se demostró matemáticamente gracias a las identidades trigonométricas que el efecto de la fase de la señal moduladora no incide en el valor de ésta corriente. La estrategia propuesta para el control dedicado del compensador serie se muestra en la Fig. 4.3.

En la Fig. 4.3 se aprecia el esquema propuesto para el control dedicado del compensador serie. Se aprecia que este controlador recibe desde el control supervisor el valor de la moduladora expresado como magnitud y fase, para ser aplicada al compensador. La estrategia controla la corriente del inductor modificando la magnitud de la señal entregada desde el control supervisor para corregir las desviaciones de la corriente rms del convertidor respecto al valor esperado.

El controlador propiamente tal consiste en un esquema realimentado en que se compara el valor rms instantáneo de la corriente del compensador serie con el valor de referencia, que se calcula a partir del valor de la corriente del PCC (que debe ser medida), la razón de vueltas del transformador serie y del número de celdas. Una vez generado el error se pasa la señal a un controlador de tipo lineal que hace las correcciones necesarias sobre el valor de la magnitud de la señal moduladora, que finalmente es enviada al modulador PWM del convertidor.

Respecto a la transformación a los ejes sincrónicos, en este caso es inevitable la utilización de la transformación monofásica, pues la estrategia de control dedicado debe repetirse en cada una de los módulos, por lo que cada uno de ellos debe sensar solamente la corriente que circula por dicha celda, que es de tipo monofásica. Como ya se ha mencionado esta transformación monofásica trae asociado consigo una constante de tiempo que limita la respuesta dinámica de la estrategia de control, por lo que el diseño de este controlador debiera hacerse lo suficientemente lento como para despreciar la dinámica asociada al filtro. El hecho que la respuesta de este controlador sea relativamente lenta no afecta en gran medida el desempeño de la configuración, pues la función de este controlador es asegurar la repartición equitativa de la potencia, lo que puede hacerse en varios ciclos de red, sin que esto signifique un deterioro en la respuesta dinámica total. La especificación dinámica de la estrategia, al igual que para el control supervisor, se ilustra en el siguiente capítulo.

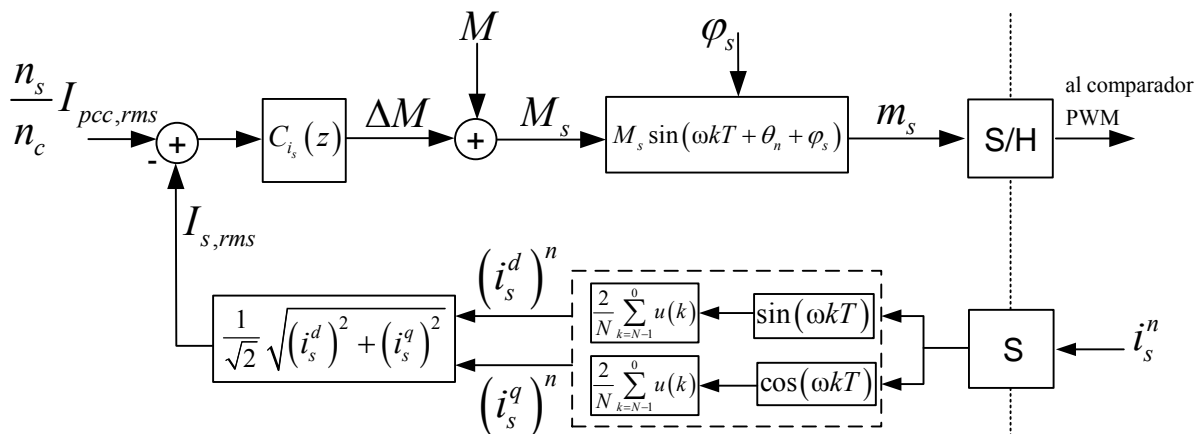


Fig. 4.3 Control dedicado serie

4.5. Control Compensador Paralelo

Como ya se mencionó anteriormente la estrategia de control sobre las moduladoras de la parte paralelo de las celdas se debe encargar de controlar el factor de potencia y que todas celdas tengan el mismo voltaje de enlace DC. En esta sección se presenta la estrategia de control propuesta para el compensador paralelo, sin embargo la estructura y procedimiento de diseño de los controladores será abordada en el siguiente capítulo.

Al igual que en el caso del compensador serie, se propondrá una estrategia de control lineal para el compensador paralelo, por lo que será de gran utilidad encontrar un modelo lineal del subsistema paralelo que es inherentemente no-lineal. A continuación se desarrolla el procedimiento de linealización en torno a un punto de operación arbitrario.

4.5.1 Linealización

Las ecuaciones que definen las salidas a controlar por el compensador paralelo, junto a las ecuaciones de estado definidas para la corriente de la rama shunt y el voltaje del enlace DC muestran que se trata de un sistema no lineal y acoplado, por lo cual se procede a linealizar este subsistema, sólo considerando las salidas antes mencionadas. Esto se hace para poder diseñar los controladores lineales y para encontrar el desacoplador estático a partir de la matriz de transferencia definida exclusivamente para sistemas lineales.

Las ecuaciones dinámicas del subsistema a linealizar quedan definidas por las mismas ecuaciones de estado de (2.10), que pueden ser rescritas con la notación estándar de una representación en variables de estado.

$$\begin{aligned}
 \dot{x}_{1p} &= -\frac{R_p}{L_p} x_{1p} + \omega x_{2p} - \frac{n_p G_{ac} u_{1p} x_{3p}}{L_p} + \frac{n_p^2}{n_c L_p} V_L^d \\
 \dot{x}_{2p} &= -\omega x_{1p} - \frac{R_p}{L_p} x_{2p} - \frac{n_p G_{ac} u_{2p} x_{3p}}{L_p} + \frac{n_p^2}{n_c L_p} V_L^q \\
 \dot{x}_{3p} &= \frac{G_{ac}}{2C_{dc}} \left[\frac{u_{1p} x_{1p} + u_{2p} x_{2p}}{n_p} - \frac{n_s \{M_{so}^d (p_{1p} + x_{1p}) + M_{so}^q (p_{2p} + x_{2p})\}}{n_c} \right]
 \end{aligned} \tag{4.23}$$

Las salidas quedan determinadas por:

$$\mathbf{y}_p = \begin{bmatrix} y_{1p} & y_{2p} \end{bmatrix}^T = \begin{bmatrix} x_{3p} & \tan^{-1} \left(\frac{p_{2p} + x_{2p}}{p_{1p} + x_{1p}} \right) \end{bmatrix}^T \tag{4.24}$$

donde:

$$\mathbf{x}_p = [x_{1p} \quad x_{2p} \quad x_{3p}]^T = [i_p^d \quad i_p^q \quad v_{dc}]^T \quad (4.25)$$

Corresponden a las variables de estado del subsistema del compensador paralelo.

$$\mathbf{u}_p = [u_{1p} \quad u_{2p}]^T = [m_p^d \quad m_p^q]^T \quad (4.26)$$

Corresponden a las entradas del subsistema del compensador paralelo.

$$\mathbf{p}_p = [p_{1p} \quad p_{2p}]^T = [i_L^d \quad i_L^q]^T \quad (4.27)$$

Corresponden a las perturbaciones del subsistema del compensador paralelo.

Considerando todas las expresiones anteriores, se puede obtener un sistema linealizado en torno a un punto de operación cualquiera a partir de las ecuaciones del subsistema que modela el comportamiento del compensador paralelo, dicho sistema lineal se puede escribir como:

$$\begin{aligned} \Delta \dot{\mathbf{x}}_p(t) &= \mathbf{A}_p \Delta \mathbf{x}_p(t) + \mathbf{B}_p \Delta \mathbf{u}_p(t) + \mathbf{E}_p \Delta \mathbf{p}_p(t) \\ \Delta \mathbf{y}_p(t) &= \mathbf{C}_p \Delta \mathbf{x}_p(t) + \mathbf{D}_p \Delta \mathbf{u}_p(t) + \mathbf{F}_p \Delta \mathbf{p}_p(t) \end{aligned} \quad (4.28)$$

donde:

$$\mathbf{A}_p = \begin{bmatrix} -\frac{R_p}{L_p} & \frac{n_p G_{ac} M_{po}^d}{L_p} \\ -\omega & -\frac{R_p}{L_p} & -\frac{n_p G_{ac} M_{po}^q}{L_p} \\ \frac{G_{ac}}{2C_{dc}} \left\{ \frac{M_{po}^d}{n_p} - \frac{n_s M_{so}^d}{n_c} \right\} & \frac{G_{ac}}{2C_{dc}} \left\{ \frac{M_{po}^q}{n_p} - \frac{n_s M_{so}^q}{n_c} \right\} & 0 \end{bmatrix} \quad (4.29)$$

$$\mathbf{B}_p = \begin{bmatrix} \frac{n_p G_{ac} V_{dc}}{L_p} & 0 \\ 0 & -\frac{n_p G_{ac} V_{dc}}{L_p} \\ \frac{G_{ac} I_{po}^d}{2n_p C_{dc}} & \frac{G_{ac} I_{po}^q}{2n_p C_{dc}} \end{bmatrix} \quad \mathbf{E}_p = \begin{bmatrix} 0 & 0 \\ 0 & 0 \\ -\frac{n_s G_{ac} M_{so}^d}{2C_{dc} n_c} & -\frac{n_s G_{ac} M_{so}^q}{2C_{dc} n_c} \end{bmatrix}$$

$$\mathbf{C}_p = \begin{bmatrix} 0 & 0 & 1 \\ -\frac{1}{(I_{po}^d + I_{Lo}^d)^2 + (I_{po}^q + I_{Lo}^q)^2} & \frac{I_{po}^d + I_{Lo}^d}{(I_{po}^d + I_{Lo}^d)^2 + (I_{po}^q + I_{Lo}^q)^2} & 0 \end{bmatrix} \quad \mathbf{D}_p = \begin{bmatrix} 0 & 0 \\ 0 & 0 \end{bmatrix}$$

$$\mathbf{F}_p = \begin{bmatrix} 0 & 0 \\ 1 & \frac{I_{po}^d + I_{Lo}^d}{(I_{po}^d + I_{Lo}^d)^2 + (I_{po}^q + I_{Lo}^q)^2} \\ \frac{1}{(I_{po}^d + I_{Lo}^d)^2 + (I_{po}^q + I_{Lo}^q)^2} & \frac{I_{po}^d + I_{Lo}^d}{(I_{po}^d + I_{Lo}^d)^2 + (I_{po}^q + I_{Lo}^q)^2} \end{bmatrix}$$

Al igual que en el caso del control serie, la estrategia se sintetizará en forma digital, para lo cual será conveniente encontrar un equivalente discreto del sistema anterior para realizar el diseño de los parámetros del controlador.

El modelo discreto equivalente, para un tiempo de muestreo T_m , del modelo lineal aproximado del compensador paralelo se expresa en las ecuaciones de (4.30).

$$\begin{aligned} \Delta \mathbf{x}_p(k+1) &= \mathbf{A}_{pd} \Delta \mathbf{x}_p(k) + \mathbf{B}_{pd} \Delta \mathbf{u}_p(k) + \mathbf{E}_{pd} \Delta \mathbf{p}_p(k) \\ \Delta \mathbf{y}_p(k) &= \mathbf{C}_{pd} \Delta \mathbf{x}_p(k) + \mathbf{D}_{pd} \Delta \mathbf{u}_p(k) + \mathbf{F}_{pd} \Delta \mathbf{p}_p(k) \end{aligned} \quad (4.30)$$

donde:

$$\begin{aligned} \mathbf{A}_{pd} &= \Phi_p(T_m) \quad \mathbf{B}_{pd} = \int_0^{T_m} \Phi_p(T_m - \sigma) \mathbf{B}_p d\sigma \quad \mathbf{E}_{pd} = \int_0^{T_m} \Phi_p(T_m - \sigma) \mathbf{E}_p d\sigma \\ \mathbf{C}_{pd} &= \mathbf{C}_p \quad \mathbf{D}_{pd} = \mathbf{D}_p \quad \mathbf{F}_{pd} = \mathbf{F}_p \end{aligned} \quad (4.31)$$

Al igual que en el caso del compensador serie, será conveniente también para el diseño de los controladores encontrar las expresiones que modelan al sistema lineal en el plano z. En particular la matriz de transferencia del sistema discreto equivalente del compensador paralelo se puede obtener de (4.32).

$$\mathbf{H}_{pd}(z) = \mathbf{C}_{pd} (z\mathbf{I} - \mathbf{A}_{pd})^{-1} \mathbf{B}_{pd} + \mathbf{D}_{pd} = \begin{bmatrix} h_{pd11}(z) & h_{pd12}(z) \\ h_{pd21}(z) & h_{pd22}(z) \end{bmatrix} \quad (4.32)$$

4.5.2 Control Supervisor

La estrategia de control supervisor desarrollada para el compensador paralelo tiene la única función de controlar el factor de potencia fundamental en el PCC, modificando el ángulo denominado ϕ que representa el desfase que existe entre el voltaje y la corriente en el PCC. La configuración permite modificar el factor de potencia mediante la inyección de corriente a través de la rama shunt, por lo que la estrategia de control supervisor debe entregar las señales moduladoras (o parte de ellas) para que la corriente entregada por el compensador permita alcanzar el factor de potencia de referencia.

La salida que debe controlar la estrategia de control supervisor, respecto al modelo lineal, se obtiene entonces de la expresión de (4.33).

$$y(z) = [0 \quad 1] \mathbf{H}_{pd}(z) \begin{bmatrix} m_p^d(z) \\ m_p^q(z) \end{bmatrix} \quad (4.33)$$

Tal como se dijo anteriormente la compensación del factor de potencia en el PCC se hace por medio de la inyección de corriente por la rama paralelo, por lo que se puede considerar que todas las celdas realizan esta tarea en forma redundante debido a la conexión en serie de esta parte de la topología, de manera tal que existe sólo una variable para lograr este objetivo de control. Considerando además que el sistema es balanceado entonces es posible incluir un sólo controlador que reparte su salida a cada una de las estrategias individuales de cada celda. La estrategia propuesta para este control se muestra en la Fig. 4.4.

Este lazo de control consiste en el muestreo de la corriente de PCC, el cálculo del ángulo de desfase instantáneo de la corriente medida, para la posterior comparación de dicho ángulo con la referencia deseada. A través de un único controlador se genera una sola salida, que posteriormente se utiliza, en conjunto con las variables entregadas por el control dedicado, para generar las moduladoras del lado paralelo de todas las celdas de la configuración.

El cálculo del ángulo de desfase instantáneo se hace en base a la transformación a los ejes sincrónicos, y tal como se hizo en el control del compensador serie, se calculan las variables de control con la transformada dq trifásica, pues se evita la constante de tiempo asociada al filtro pasabajos de la transformada monofásica.

La razón principal por la que se controla el ángulo de desfase entre el voltaje y corriente de PCC en lugar del factor de potencia directamente, es que este último índice no permite determinar si dicho desfase es de tipo capacitivo o inductivo ya que el factor de potencia se define matemáticamente como el coseno del ángulo de desfase, y por ser el coseno una función par, entonces no es posible determinar el signo del argumento de la función, lo que representa una limitante importante a la hora de diseñar una estrategia de control.

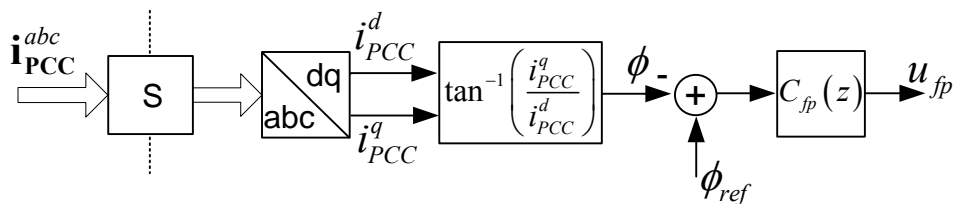


Fig. 4.4 Control supervisor paralelo

4.5.3 Control Dedicado

Tal como se realizó para el compensador serie, el compensador paralelo también debe tener un control dedicado para cada celda, de modo que de asegurar que todas las celdas operan bajo las mismas condiciones. Cada uno de estos lazos consiste en la comparación de una referencia única V_{dc} con el valor del voltaje del enlace de cada celda, para que después un controlador lineal realice las correcciones necesarias sobre las moduladoras de las celdas correspondientes, a partir del valor del error de voltaje DC.

La salida que debe controlar la estrategia de control dedicado, respecto al modelo lineal obtenido en las secciones previas, se obtiene de la expresión de (4.34).

$$y(z) = [1 \quad 0] \mathbf{H}_{pd}(z) \begin{bmatrix} m_p^d(z) \\ m_p^q(z) \end{bmatrix} \quad (4.34)$$

En el caso del compensador paralelo no es evidente cual de las entradas del sistema permite controlar de mejor forma los dos objetivos de esta parte de la topología, por lo que para asegurar que los controladores monovariantes propuestos, tanto del control supervisor como del control dedicado, logren los objetivos de control, es necesario incluir en el esquema un desacoplador estático, que permite controlar el ángulo del factor de potencia y el voltaje DC de las celdas en forma separada, de manera tal que los pares entrada salidas estén perfectamente desacoplados en estado estacionario, tal como se muestra en la Fig. 4.5.

En la estrategia de la Fig. 4.5 se puede ver que a las salidas del desacoplador estático se le suma el valor de las moduladoras en el punto de operación en torno al cual se realizó la linealización. Esto es evidente puesto que el diseño tanto de los controladores como del desacoplador se realiza en base al modelo discreto lineal aproximado del sistema.

El desacoplador estático no es más que la inversa de la matriz de transferencia evaluada en estado estacionario ($z=1$). Esto logra obtener pares entrada-salida desacoplados y de ganancia unitaria en régimen estacionario para las variables del sistema.

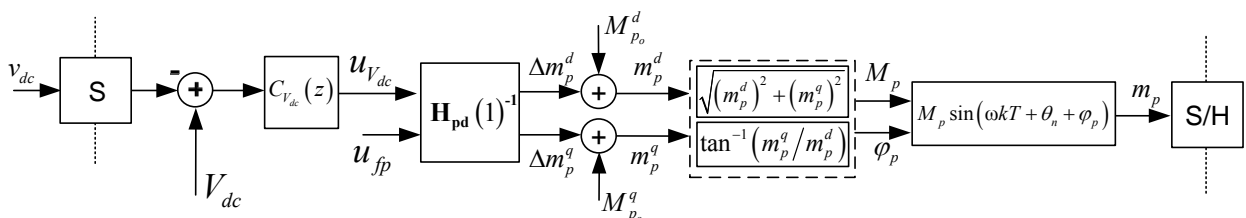


Fig. 4.5 Control dedicado paralelo

4.6. Discusión y Conclusiones

Definidas las salidas a controlar, se desarrolló una estrategia de control lineal para ambos compensadores. Se desarrolló el concepto de controladores supervisores y dedicados que deben encargarse de controlar las variables externas e internas del equipo respectivamente.

El control supervisor debe encargarse de las variables de la carga y del PCC, en particular del voltaje de carga y del factor de potencia del PCC, que son los objetivos de compensación principales del UPQC. El control supervisor del compensador serie se encarga de controlar el voltaje de carga en magnitud y fase; y el control supervisor del compensador paralelo se encarga de mantener el factor de potencia en el PCC en su valor deseado.

Por otra parte el control dedicado debe encargarse de que las variables internas del UPQC se encuentren en una distribución equitativa de manera que la potencia del equipo se reparta equitativamente entre todas las celdas. El control dedicado del compensador serie debe encargarse de que la distribución de corriente entre los convertidores del lado serie se realice en forma simétrica, y el control dedicado del compensador paralelo se encarga que el voltaje se distribuya en forma equitativa entre los convertidores del lado paralelo. En este último sólo basta controlar el voltaje de enlace de todas las celdas para asegurar la distribución equitativa de voltajes del lado AC.

El control supervisor sobre el compensador serie se realizó con dos lazos SISO para controlar la magnitud y fase del voltaje en la carga. El control dedicado de este compensador debe pasar inevitablemente por la transformada dq monofásica para sintetizar el controlador. Para ambos controles del compensador serie se utiliza intensivamente el modelo del filtro LC para el diseño de los controladores.

Por otra parte se sintetizó el control sobre el compensador paralelo, tanto supervisor como dedicado, mediante la linealización del subsistema definido para este compensador, lo que permite controlar la magnitud del voltaje en el enlace DC de todas las celdas y controlar el fp en el PCC.

Capítulo 5. Resultados de Simulación

5.1. Introducción

En el presente capítulo se muestran los resultados de simulación obtenidos con la configuración propuesta; en primera instancia se desarrolla el procedimiento desarrollado en las secciones previas para el diseño de componentes, a partir del cual se definen todos los parámetros de la topología como el número de celdas, la razón de transformación de los transformadores serie y paralelo, los componentes de los filtros, el condensador de enlace, etc.

Luego se evalúa la región de operación de la topología a partir de las ecuaciones de estado estacionario encontrados anteriormente, para diferentes condiciones de operación; en particular se modifican los valores de k y α para distintos valores del factor de potencia de la carga. Todos estos análisis estáticos a partir de las ecuaciones del modelo del sistema se realizan con el software *Matlab* R2006a, con el que es posible analizar las expresiones matemáticas que permiten encontrar la región en la que puede operar el equipo sin que exista sobremodulación.

Con el diseño de componentes ya realizado y definida la región de operación del equipo se escoge un punto de equilibrio para el cual se hace el diseño de los controladores lineales propuestos en el capítulo anterior. El diseño se basa en las herramientas clásicas de control lineal como la utilización del lugar geométrico de las raíces para conseguir que el sistema presente cierto comportamiento estático y dinámico ante cambios en las condiciones de operación. Con el controlador ya diseñado se evalúa la estabilidad de la estrategia de control a partir de la ubicación de los polos del sistema lineal aproximado discreto de la topología en cada punto de la región de operación.

Finalmente se simula el sistema en L.C. con las estrategias de control antes propuestas, de manera que se pueda observar el comportamiento dinámico de las variables eléctricas cuando el sistema se ve enfrentado a cambios en las condiciones de operación, como presencia de perturbaciones y/o cambios en las referencias. Todas estas simulaciones de L.C. se realizan con el software *PSim* 6.0, en el que se puede emular el comportamiento de la configuración sin pasar por las ecuaciones matemáticas del modelo del sistema. Las estrategias de control presentadas en el capítulo anterior se sintetizan completamente en forma digital a través de bloques dll, que son programados en ambiente C++.

5.2. Diseño de Componentes

En la presente sección se utiliza el procedimiento desarrollado en el Capítulo 3 para el diseño de los componentes de la configuración. Siguiendo el procedimiento antes descrito, lo primero que debe conocerse son las condiciones preexistentes en el sistema a compensar y las características que se desean obtener una vez conectado el equipo. Estas restricciones se ilustran en la TABLA 5.1.

TABLA 5.1 Parámetros preliminares de diseño

Min	Variable	Max
0.8	k (factor de sag-swell)	1.2
0.7	fp_L (factor de potencia carga)	0.9
0.96	fp_{pcc} (factor de potencia PCC)	1
-20°	α (ángulo voltaje carga)	20°

Es necesario destacar en este punto que el diseño del UPQC multi-celdas se hará para cumplir simultáneamente las condiciones extremas de operación descritas en la TABLA 5.1, sin embargo cuando algunas de las variables de la tabla no se encuentra en sus valores límites, es posible lograr mayores niveles de compensación. Por ejemplo, si el ángulo del voltaje de carga α no es igual a su valor máximo entonces la cantidad de sag que será posible compensar será mayor, tal como se puede observar en la Fig. 3.2. Este hecho quedará mejor ilustrado más adelante cuando se determine la región de operación del equipo, una vez finalizado el diseño.

Conocer los parámetros nominales de operación de la carga es también un requisito previo para enfrentar el procedimiento de diseño. En la gran mayoría de los sistemas eléctricos estos son datos conocidos, o en su defecto podrán ser estimados. En este trabajo la carga será considerada de tipo lineal inductiva y se calcularán los valores base del sistema en p.u. respecto a las cantidades monofásicas de la carga, tal como se ilustra en la TABLA 5.2.

TABLA 5.2 Parámetros nominales de carga

Parámetro	Valor	p.u.
$V_{L,L1}$ (voltaje rms de carga línea-línea)	2.3 kV	1.73
V_L (voltaje rms de carga fase-neutro)	1.9 kV	1
P_L (potencia carga monofásica)	162 kW	1
I_L (corriente carga monofásica)	143 A	1
fp_L (factor de potencia carga)	0.85	0.85
Z_L (magnitud impedancia de carga)	9.28 Ω	1
R_L (resistencia de carga)	7.89 Ω	0.85
L_L (inductancia de carga)	15.5 mH	0.53

5.2.1 Cálculos Previos

Con las definiciones hechas en la Tabla 5.1 y la Tabla 5.2, es posible encontrar las condiciones preliminares de diseño para posteriormente definir los parámetros de la topología.

Respecto al voltaje máximo a inyectar por el compensador serie, se tiene:

$$V_{s,\max} = V_L \sqrt{1 + k_{\min}^2 - 2k_{\min} \cos \alpha_{\max}} \approx 694V \quad (5.1)$$

Su valor en p.u. estará dado por:

$$V_{s,\max(p.u.)} = \sqrt{1 + k_{\min}^2 - 2k_{\min} \cos \alpha_{\max}} \approx 0.3694 \quad (5.2)$$

Los valores extremos para la corriente de PCC serán:

$$I_{pcc,\min} = \frac{fp_{L,\min}}{k_{\max} fp_{pcc,\max}} I_L \approx 130A \quad (5.3)$$

$$I_{pcc,\max} = \frac{fp_{L,\max}}{k_{\min} fp_{pcc,\min}} I_L \approx 168A \quad (5.4)$$

Expresando ambas ecuaciones anteriores en el sistema en p.u., se llega a:

$$I_{pcc,\min(p.u.)} = \frac{fp_{L,\min}}{k_{\max} fp_{pcc,\max}} \approx 0.9091 \quad (5.5)$$

$$I_{pcc,\max(p.u.)} = \frac{fp_{L,\max}}{k_{\min} fp_{pcc,\min}} \approx 1.1719 \quad (5.6)$$

La corriente máxima del compensador paralelo será:

$$I_{p1} = \sqrt{I_L^2 + I_{pcc,\min}^2 - 2I_L I_{pcc,\min} \cos \varphi_1} \approx 62A \quad (5.7)$$

$$I_{p2} = \sqrt{I_L^2 + I_{pcc,\max}^2 - 2I_L I_{pcc,\max} \cos \varphi_2} \approx 83A \quad (5.8)$$

$$I_{p,\max} = \max \{I_{p1}, I_{p2}\} = 83A \quad (5.9)$$

La TABLA 5.3 resume los cálculos preliminares de diseño mostrados en esta sección.

TABLA 5.3 Parámetros preliminares de diseño

Parámetro	Valor	p.u.
$V_{s,\max}$ (voltaje rms máximo compensador serie)	694 V	0.37
$I_{pcc,\max}$ (corriente rms máxima de PCC)	168 A	1.17
$I_{pcc,\min}$ (corriente rms mínima de PCC)	130 A	0.91
$I_{p,\max}$ (corriente rms máxima compensador paralelo)	83 A	0.58

5.2.2 Número de Celdas

Tal como se describió en el Capítulo 3, ya determinadas las condiciones preliminares de diseño, se debe comenzar el procedimiento con la elección del número de celdas de la configuración, pues una vez realizada esta elección se puede determinar en forma directa el resto de los componentes de la topología.

Para escoger el número de celdas que se utilizarán en la topología se debe determinar el tipo de semiconductor a utilizar en la configuración, a partir de un conjunto de dispositivos semiconductores con parámetros conocidos, tanto en sus variables eléctricas de voltaje y corriente como en su precio de mercado.

El gráfico de la Fig. 3.3 presentado en los capítulos anteriores está expresado en las variables de los switches en p.u.; ahora conocidas las condiciones de carga, se debe redibujar con los valores reales de corriente y voltaje que debe soportar los semiconductores de potencia, este nuevo gráfico se muestra en la Fig. 5.1. Sobre este mismo gráfico se dibujan las posibilidades reales de síntesis de la topología con el conjunto finito de semiconductores disponibles en el mercado adecuados para el rango de potencia que se requiere trabajar.

Para el nivel de potencia consumida por la carga se escoge evaluar la posibilidad de síntesis de la configuración a partir de semiconductores de 300V, 600V y 1200V, con un rango de corriente desde 10A hasta 100A. En la Fig. 5.1 se aprecia que dichos valores de operación de los semiconductores no coinciden con los mostrados en el gráfico, esto es porque se definió por diseño un margen de seguridad de un 20% de manera tal que los dispositivos quedan sobredimensionados, en el caso de la eventual presencia de perturbaciones que estén fuera del rango inicial considerado para el desarrollo del procedimiento.

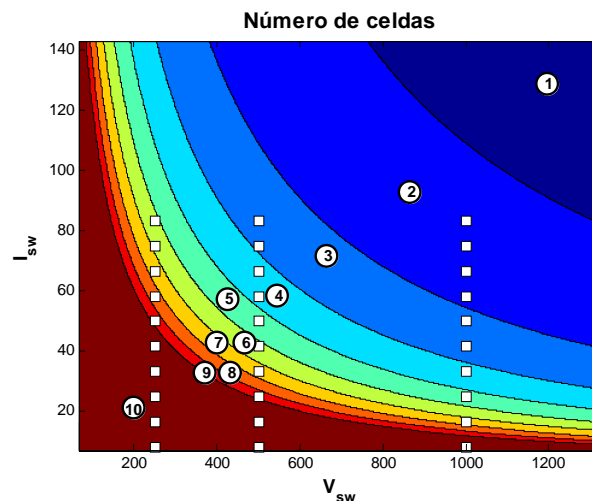


Fig. 5.1 Número de celdas en función de las variables del switch

Del gráfico de la Fig. 5.1 se desprende que cada tipo de semiconductor tiene asociado un número de celdas a utilizar como resultado de las limitantes en las variables de voltaje y corriente máximos permitidos por el elemento. Por otro lado cada semiconductor tiene su precio determinado también por sus capacidades en los niveles de potencia. El número de celdas y el precio de cada semiconductor del conjunto discreto considerado para el diseño se muestran en la Fig. 5.2 (a) y Fig. 5.2 (b) respectivamente.

Se puede ver en estos gráficos que mientras menores sean las prestaciones en potencia del switch mayor será el número de celdas a utilizar, sin embargo el precio del elemento es menor. Por otro lado para semiconductores con gran capacidad de manejo de potencia el número de celdas es reducido, pero el precio es elevado. Por esto necesario encontrar el valor mínimo del costo total asociado a los semiconductores que resulta del producto del número de switches por celda, del número de celdas y del precio de cada semiconductor, este producto se muestra en el gráfico de la Fig. 5.2 (c).

Según el gráfico de la Fig. 5.2 (c), la opción más conveniente desde el punto de vista económico es el semiconductor de 600V y 70A, pues este elemento es el que representa el costo mínimo del equipo por el concepto de semiconductores. Ahora bien, volviendo al gráfico anterior de la Fig. 5.1, se puede determinar que el número de celdas a incluir en la configuración si se utiliza el semiconductor antes descrito debe ser de cuatro módulos por fase, lo que da un total de 12 celdas para el sistema trifásico completo.

Al escoger el semiconductor también se fija el voltaje de enlace de las celdas, que será, según el margen de seguridad, de 500V.

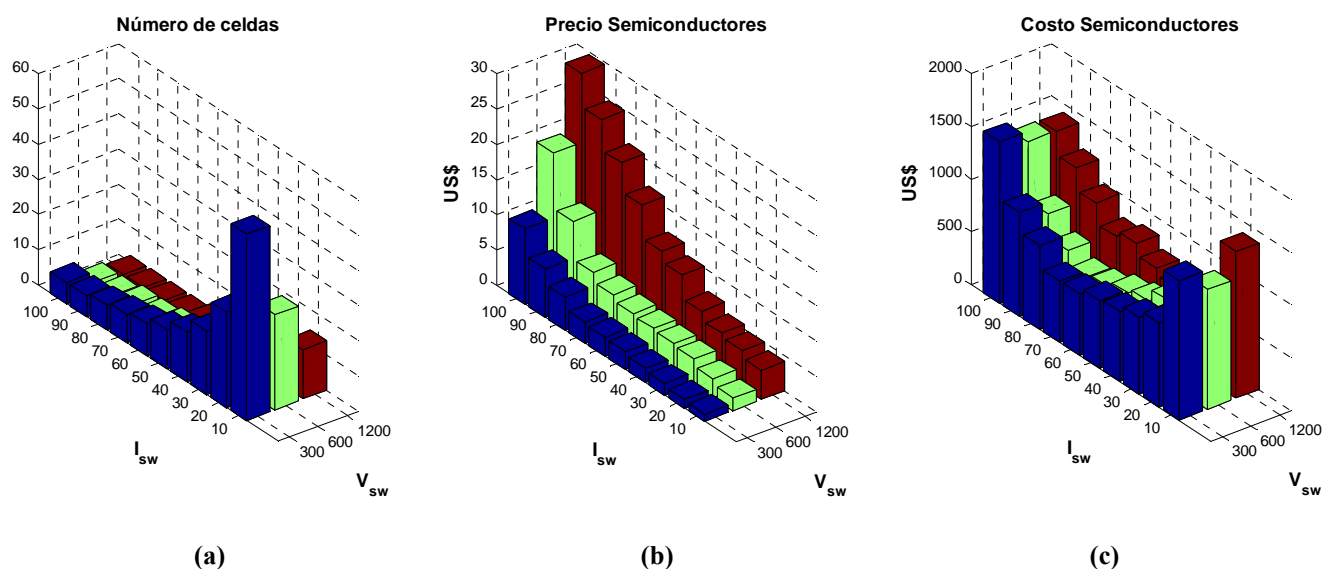


Fig. 5.2 Elección número de celdas

(a) Número de celdas por tipo de switch (b) Precio de mercado de cada switch (c) Costo asociado a cada switch

5.2.3 Transformador Serie

Según las expresiones desarrolladas anteriormente en el procedimiento de diseño, la potencia que debe soportar este transformador se calcula como:

$$S_s = 3 \cdot V_{s,\max} \cdot I_{pcc,\max} \approx 3 \cdot 116 \text{ kVA} \quad (5.10)$$

Respecto a la razón de transformación se puede utilizar la expresión:

$$n_s = \frac{V_{s,\max} \sqrt{2}}{V_{sw}} \quad (5.11)$$

Al graficar (5.11) en función del voltaje del switch se obtiene la Fig. 5.3. Como el voltaje del switch ya se escogió en 500V la razón de transformación queda automáticamente determinada, por $n_s \approx 1.4$.

5.2.4 Transformador Paralelo

Respecto a la potencia que debe soportar el transformador del compensador paralelo, se tiene:

$$S_p = 3 \cdot V_L \cdot I_{p,\max} \approx 3 \cdot 110 \text{ kVA} \quad (5.12)$$

Respecto a la razón de transformación se puede utilizar la expresión:

$$\frac{I_{p,\max}}{I_{sw}} < n_p = \frac{n_c V_{sw}}{k_{dc} \sqrt{2} V_L} < \frac{n_c V_{sw}}{\sqrt{2} V_L} \quad (5.13)$$

$$1.08 < n_p < 1.6$$

Se escoge $n_p \approx 1.2$, pues se obtiene al elegir $k_{dc} = 1.3$.



Fig. 5.3 Razón del transformador serie en función del voltaje del switch

5.2.5 Filtro Paralelo

Para el diseño del filtro paralelo se utiliza la expresión:

$$L_p = \frac{n_p^2 (v_L - n_c V_{sw})}{4 f_c n_c^2 \delta} \quad (5.14)$$

Todas las variables de la ecuación son ya conocidas, excepto la frecuencia de conmutación y la banda de error tolerable δ , para la corriente del compensador shunt.

Como el equipo se diseña para potencias elevadas, la frecuencia de conmutación de cada celda no puede ser muy grande, además el efecto combinado de la configuración multicelda permite que la frecuencia de conmutación equivalente sea mayor, lo que redundará en una baja frecuencia de conmutación de las celdas. La frecuencia escogida es de $f_c = 500\text{Hz}$.

Para una banda del 1% de la corriente de la corriente de carga, el valor del inductor queda en $L_p \approx 5\text{mH}$.

5.2.6 Filtro Serie

Para el diseño del filtro serie, se sigue el procedimiento desarrollado en las secciones anteriores. En primera instancia se escoge el valor de distorsión armónica total a inyectar por el compensador, que para este caso de estudio será de 5%. Con este valor es posible determinar el factor K_m definido anteriormente en (3.40), pues todos los parámetros son ya conocidos a esta altura del procedimiento de diseño. El índice m , como ya se dijo, corresponde al primer armónico que debe filtrar el condensador del filtro, y producto de la cancelación armónica entre las celdas este valor se puede determinar como el doble de la frecuencia de conmutación (módulos monofásicos) multiplicado por el número de celdas. El valor de m se muestra en (5.15).

$$m = 2n_c \frac{f_c}{f_s} = 2 \cdot 4 \cdot \frac{500}{50} = 80 \quad (5.15)$$

El siguiente paso en el procedimiento de diseño corresponde al barrido de las variables del circuito equivalente de la Fig. 3.5. En primera instancia se grafica la ecuación de (3.43) en función de los parámetros K_f , k_s , γ y φ , los resultados se muestran los gráficos de la Fig. 5.4. Como la expresión graficar depende de cuatro variables distintas se escoge mostrar sólo un conjunto finito de valores del barrido en tres gráficos distintos, dejando dos variables en un valor fijo y se hace variar las otras dos, de manera que el análisis puede realizarse de manera más sencilla.

El rango de variación de las variables del circuito se hace para una amplia gama de valores posibles, tal como se ilustra en la TABLA 5.4.

TABLA 5.4 Variables compensador serie

Min	Variable	Max
10	K_f	10000
0.1	k_s	9.6
0°	γ	350°
50°	φ	75°

Para el rango correspondiente al ángulo φ , que corresponde al ángulo de la impedancia equivalente Thévenin, el rango de variación se obtuvo a partir del rango de variación permisible para la carga determinada por $f_{p_{L,\min}}$ y $f_{p_{L,\max}}$.

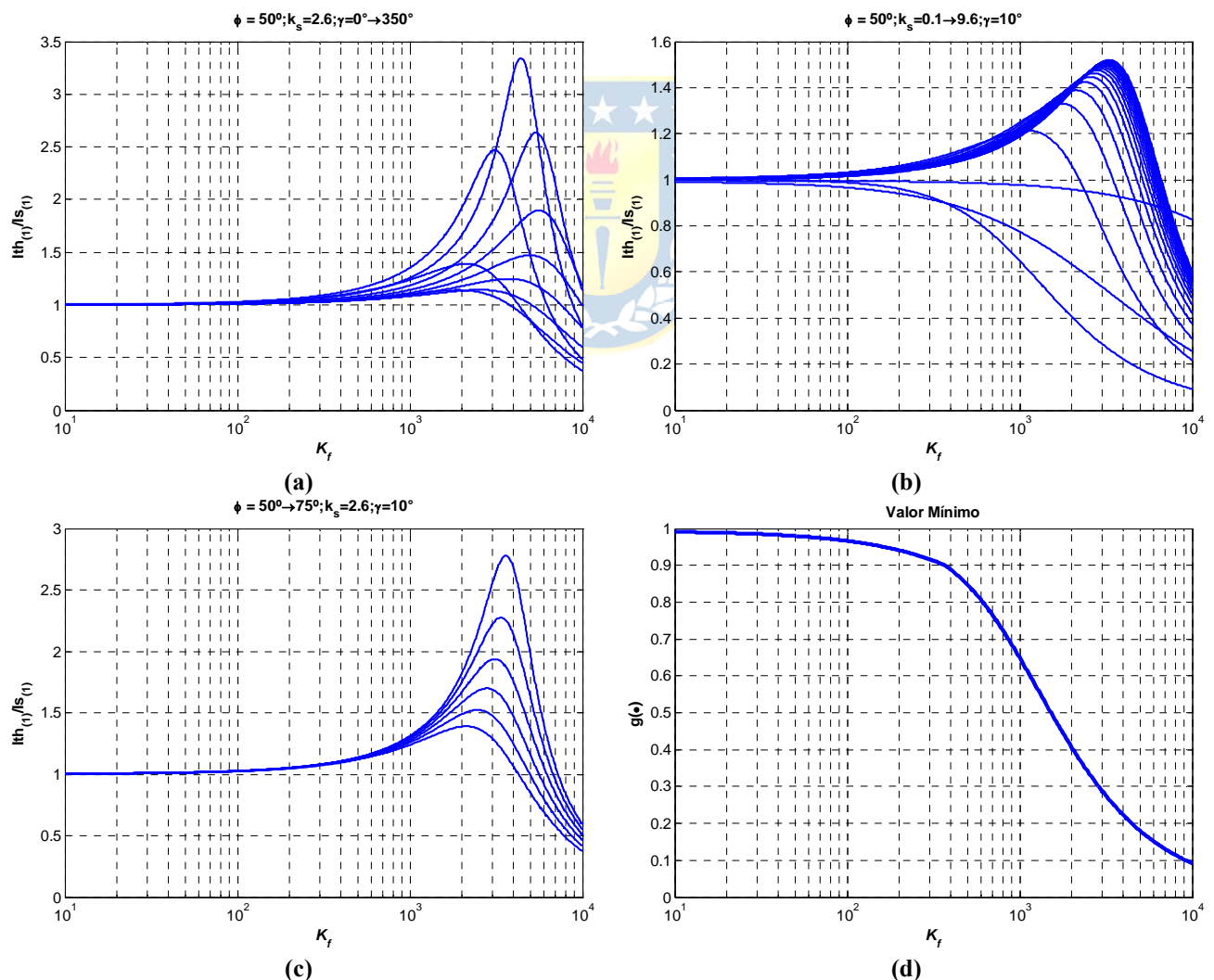


Fig. 5.4 Razón de corrientes en circuito equivalente serie
(a) φ constante (b) γ constante (c) k_s constante (d) peor caso

Los resultados obtenidos muestran un conjunto de gráficos para distintas combinaciones en las variables del compensador serie, de todos estos caso se considerará siempre el peor caso, que para la ecuación de (3.40) corresponde al valor mínimo asumido por la expresión, puesto que como el valor ideal para este índice es igual a 1, valores menores que esto significa que la corriente que circulará por los semiconductores será mayor a la de la impedancia equivalente de la Fig. 3.5. El peor caso se muestra en la Fig. 5.4 (d), en éste se aprecia que la mejor elección para K_f corresponde a valores pequeños de éste parámetro, pues el índice tiende a su valor unitario ideal.

Por otro lado se debe graficar también la magnitud y el desfase del voltaje en el condensador con respecto al voltaje fundamental entregado por el convertidor, tal como se expresó en las ecuaciones de (3.44) y (3.45). El caso ideal es cuando el voltaje del condensador tiene la misma magnitud y fase que el voltaje fundamental entregado por el convertidor, esto se logra cuando los índices definidos en (3.44) y (3.45) valen 1 y 0 respectivamente. En esta oportunidad los índices dependen exclusivamente del factor K_f , por lo que el barrido es mucho más simple que en el caso anterior. El resultado del barrido, que se muestra en la Fig. 5.5 (a), permite determinar que la elección óptima de K_f se encuentra en los valores grandes de este parámetros. Esto de alguna manera se contradice con el resultado obtenido a partir de los análisis de los gráficos anteriores, sin embargo es posible el valor de K_f a partir de la combinación de ambos criterios. Por medio de la intersección de las curvas se escoge dicho índice para que los dos criterios se cumplan de manera satisfactoria, esta intersección de curvas se muestra en la Fig. 5.5 (b), de donde se obtiene que el mejor valor para K_f , según lo expuesto anteriormente es de 182.8.

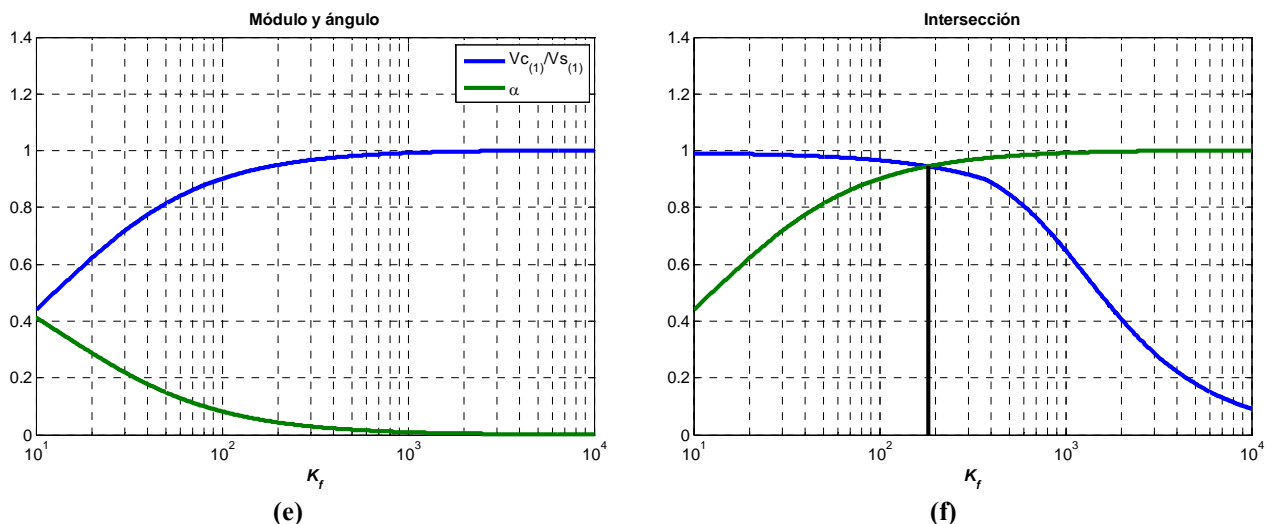


Fig. 5.5 Razón de voltajes en circuito equivalente serie
(a) Módulo y ángulo de voltaje en condensador (b) intersección de curvas

Una vez determinado el índice K_f , el diseño del resto de los parámetros resulta de forma directa. El valor del condensador del filtro serie será:

$$C_s = \frac{1}{n_c |Z_{C(m)}| m\omega} = \frac{K_f}{n_c |Z_{th(m)}| m\omega} \approx 22 \mu F \quad (5.16)$$

El valor del inductor del filtro serie se calcula como:

$$L_s = \frac{K_m}{(m\omega)^2 C_s} \approx 1.3 mH \quad (5.17)$$

5.2.7 Condensador de enlace

Para el diseño del condensador del enlace es necesario los evaluar los dos criterios desarrollados anteriormente y escoger el más restrictivo. El primero de ellos tiene relación con limitar el segundo armónico de voltaje en el enlace. Se escoge limitar el segundo armónico de voltaje a un 5% del valor del voltaje continuo, lo que resulta en:

$$C_{DC} = \frac{I_{DC2}}{2\pi \cdot 2f_s r_{dc} V_{sw}} = \frac{1/n_p I_{p,max} + n_s/n_c I_{pcc,max}}{2\sqrt{2}\pi f_s \cdot r_{dc} V_{sw}} \approx 2340 \mu F \quad (5.18)$$

Ahora, según el segundo criterio, para que el voltaje de enlace no caiga más de un 10%, en presencia de un sag del 20%, durante 3 ciclos de red, la capacidad del condensador debe ser:

$$C_{DC} = \frac{N_{ciclos} (1-k) P_L}{n_c f_s \left(1 - \frac{r_v}{2}\right) r_v V_{sw}^2} \approx 4921 \mu F \quad (5.19)$$

Para cumplir con ambos criterios simultáneamente se escoge $C_{dc} = 5000 \mu F$.

Finalmente, la TABLA 5.5 muestra todos los parámetros de la topología encontrados gracias al procedimiento desarrollado en este trabajo.

TABLA 5.5 Parámetros de la topología

Parámetro	Valor	Impedancia [Ω]	P.U.
L_s	1.3 mH	0.41	0.044
C_s	22 μF	145	15.6
L_p	5 mH	1.57	0.17
C_{dc}	5000 μF	0.64	0.069
n_p	1.22	---	---
n_s	1.39	---	---
n_c	4	---	---

5.3. Punto de equilibrio

A partir del análisis de las ecuaciones que modelan el comportamiento del equipo desarrolladas en las secciones anteriores, es posible determinar las entradas del sistema, que corresponden a las señales moduladores de los convertidores, a partir de las cuales se puede llevar al equipo a operar bajo ciertas condiciones impuestas. Esto es de gran utilidad, pues permite conocer la región de operación del equipo sin que este entre en la región de sobremodulación, tal como se explicará posteriormente en las secciones venideras.

También es posible verificar el modelo de la topología a partir de simulaciones computacionales del sistema en lazo abierto, que permiten observar las salidas del sistema cuando se aplican las entradas calculadas en el punto de equilibrio deseado, según las ecuaciones de estado estacionario del modelo desarrollado en el Capítulo 2.

5.3.1 Simulación en LA

Para determinar cómo se comporta el modelo simplificado del sistema desarrollado previamente, se simula el sistema en lazo abierto. En primera instancia se fija el punto de operación en el cual se requiere operar el sistema, tal como se describe en la TABLA 5.6. Luego, a partir de las ecuaciones de estado estacionario determinadas en la sección 2.3.5 se calculan las moduladoras necesarias a ser aplicadas en los convertidores de las celdas para llevar a la configuración a operar con las condiciones impuestas en la TABLA 5.6.

TABLA 5.6 Punto de operación

Variable	Valor	p.u.
V_{DC} (voltaje enlace DC)	500 V	0.26
fp_{pcc} (factor de potencia PCC)	0.96	0.96
fp_L (factor de potencia carga)	0.85	0.85
α (ángulo voltaje carga)	15.4°	---
V_L (voltaje rms de carga fase-neutro)	1.9 kV	1
V_{pcc} (voltaje PCC RMS)	1.7 kV	0.9
P_L (potencia carga)	162 kW	1

Los resultados de la simulación se muestran en la Fig. 5.6. Nótese que se asume que los parámetros de todas las celdas son los mismos, de manera que las formas de onda para cada una de ellas serán similares para los demás módulos de la configuración. Posteriormente, en el diseño de la estrategia de control se asegurará que esta condición se cumpla.

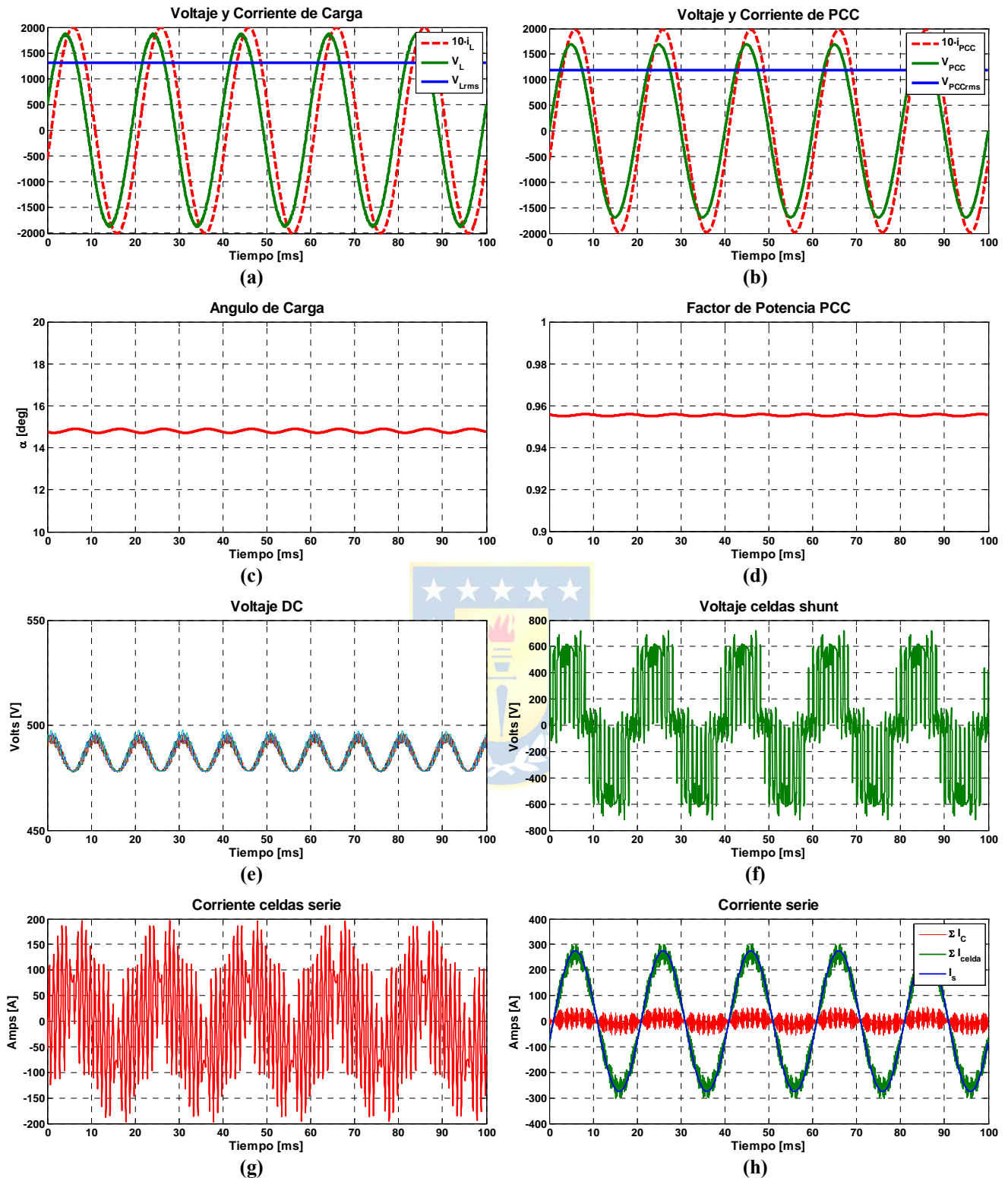


Fig. 5.6 Principales formas de onda

(a) Voltaje y Corriente de PCC (b) Voltaje y Corriente de carga (c) Ángulo de carga α
 (d) Factor de potencia de PCC (e) Voltaje DC de cada celda (f) Voltaje shunt en el transformador de cada celda,
 (g) Corriente en el inductor serie de cada celda, (h) Corrientes compensador serie:

De los gráficos de la figura se puede deducir que el modelo desarrollado permite obtener el valor de las moduladoras para alcanzar el punto de operación requerido, pues las variables mostradas en los gráficos coinciden en gran medida con las impuestas en la TABLA 5.6. Existen algunas pequeñas diferencias entre las variables obtenidas respecto a las predecidas por el modelo del sistema, lo que se explica producto de que dicho modelo es aproximado, pues considera sólo la componente fundamental de las formas de onda.

En la Fig. 5.6 es posible observar que el equipo es capaz de mantener constante el voltaje de carga, ante la presencia de un *sag* en el voltaje de PCC, inyectando el voltaje serie que permite obtener la amplitud y ángulo deseado en el voltaje de carga. También se observa que el factor de potencia se mantiene en el valor deseado gracias a la inyección de la corriente por el lado paralelo que permite compensar el factor de potencia de la carga.

Las formas de onda que son interesantes de analizar son las corrientes que circulan por cada celda en el lado serie $i_s^{n,i}$ y los voltajes de cada celda en el lado paralelo $v_p^{n,i}$. El primer caso se muestra en la Fig. 5.6 (g), se puede ver que la corriente tiene un contenido armónico importante que no se refleja finalmente en las variables del filtro, tal como se ilustra en la Fig. 5.6 (h), pues gracias a la técnica de desfase de portadora estos armónicos se cancelan con los generados en las demás celdas. En el segundo caso también se aprecia un alto contenido armónico en el voltaje de cada celda que no se refleja en las demás variables eléctricas, esto es producto de la misma característica de cancelación armónica de las configuraciones modulares.

En la Fig. 5.6 (e) se aprecia el voltaje de enlace de las celdas de la configuración, en dicha figura se puede observar claramente el segundo armónico de voltaje presente en la forma de onda. Este armónico es característico en la operación de convertidores monofásicos, sin embargo su amplitud puede ser limitada, al escoger correctamente el valor del condensador del enlace, tal como se explicó en el procedimiento de diseño.

Observando los gráficos de la Fig. 5.6 (h), se puede decir que el procedimiento de diseño del filtro serie fue eficaz, por cuanto la corriente por los condensadores de las celdas contiene muy poca componente fundamental y un alto contenido armónico, esto se aprecia en la forma de onda de corriente de menor amplitud de los gráficos de la Fig. 5.6 (h). Esto lleva a que la corriente fundamental que circulará por los convertidores es similar a la que circulará por el secundario del transformador serie dividido por número de celdas, que fue uno de los objetivos impuestos por el procedimiento de diseño del filtro, esta similitud se aprecia en las formas de ondas que aparecen prácticamente superpuestas en el gráfico de la Fig. 5.6 (h).

5.3.2 Región de Operación

La región de operación consiste en el conjunto de condiciones de operación que puede alcanzar el equipo sin que exista sobremodulación. Dichas condiciones están determinadas por los parámetros de diseño del equipo y de la carga.

Para encontrar la región de operación de la estructura se realiza un análisis en estado estacionario del modelo matemático, tal como se indica en la sección 2.3.5. Así a partir de las expresiones obtenidas en (2.23) se puede obtener el valor de las moduladoras de cada compensador para llegar al punto de operación deseado. Ahora si se utilizan diversos valores para el factor de compensación k y el ángulo de desfase α , manteniendo las demás variables en un valor constante, se obtiene un conjunto de valores para cada una de las moduladoras. En el caso particular del modelo del sistema en estudio, la región de operación esta limitada por el valor máximo de las moduladoras que no pueden asumir valores mayores que 1 para evitar la sobremodulación. De esta manera es posible determinar, a partir del valor de las moduladoras, las regiones posibles de operación del equipo, esto es cuando se cumple las restricciones impuestas en (2.14), es decir, cuando la amplitud de las moduladoras – de ambos convertidores – para todas las celdas es siempre menor que 1.

La forma utilizada para la visualización de la región de operación es aplicar la restricción de sobremodulación antes descrita a las moduladoras de ambos convertidores al mismo tiempo y así obtener un conjunto de superficies las que representan la región de operación del esquema. En estas superficies es posible saber, por simple inspección, cuales son los límites mínimos y máximos de compensación del UPQC a condiciones de operación dadas. Es de interés también conocer las capacidades de compensación de la configuración a distintos factores de potencia en la carga y para diferente factores de potencia en el PCC, pues estas variaciones sin duda afectan el comportamiento estacionario de la topología propuesta.

Al encontrar la solución del sistema en estado estacionario pero ahora para distintos valores del factor de potencia de carga y del factor de potencia del PCC, se puede obtener un conjunto de regiones de operación que ilustran la capacidad de compensación del equipo en función de los factores de potencia de carga y de PCC, este conjunto de gráficos se muestran en la Fig. 5.7. En estos, la región en blanco representa todas las condiciones de operación posible del equipo sin que exista sobremodulación en ninguno de los compensadores. En el eje de las abscisas se muestra el factor de compensación k que corresponde a la razón entre los voltajes RMS de carga y de PCC y en el eje de las ordenadas se muestra el ángulo del voltaje de carga respecto al voltaje de PCC.

En las figuras se aprecia claramente que mientras menor sea el factor de potencia de la carga, más pequeña será la región de operación del equipo, manteniendo constante el factor de potencia en el PCC. Ahora, por otro lado, manteniendo el factor de potencia de carga constante, se puede ver que mientras mayor sea el factor de potencia requerido en el PCC, más pequeña será la región de operación del equipo. Este comportamiento se puede deducir de una manera un tanto intuitiva, pues mientras mayores sean los requerimientos en el factor de potencia del PCC y simultáneamente se

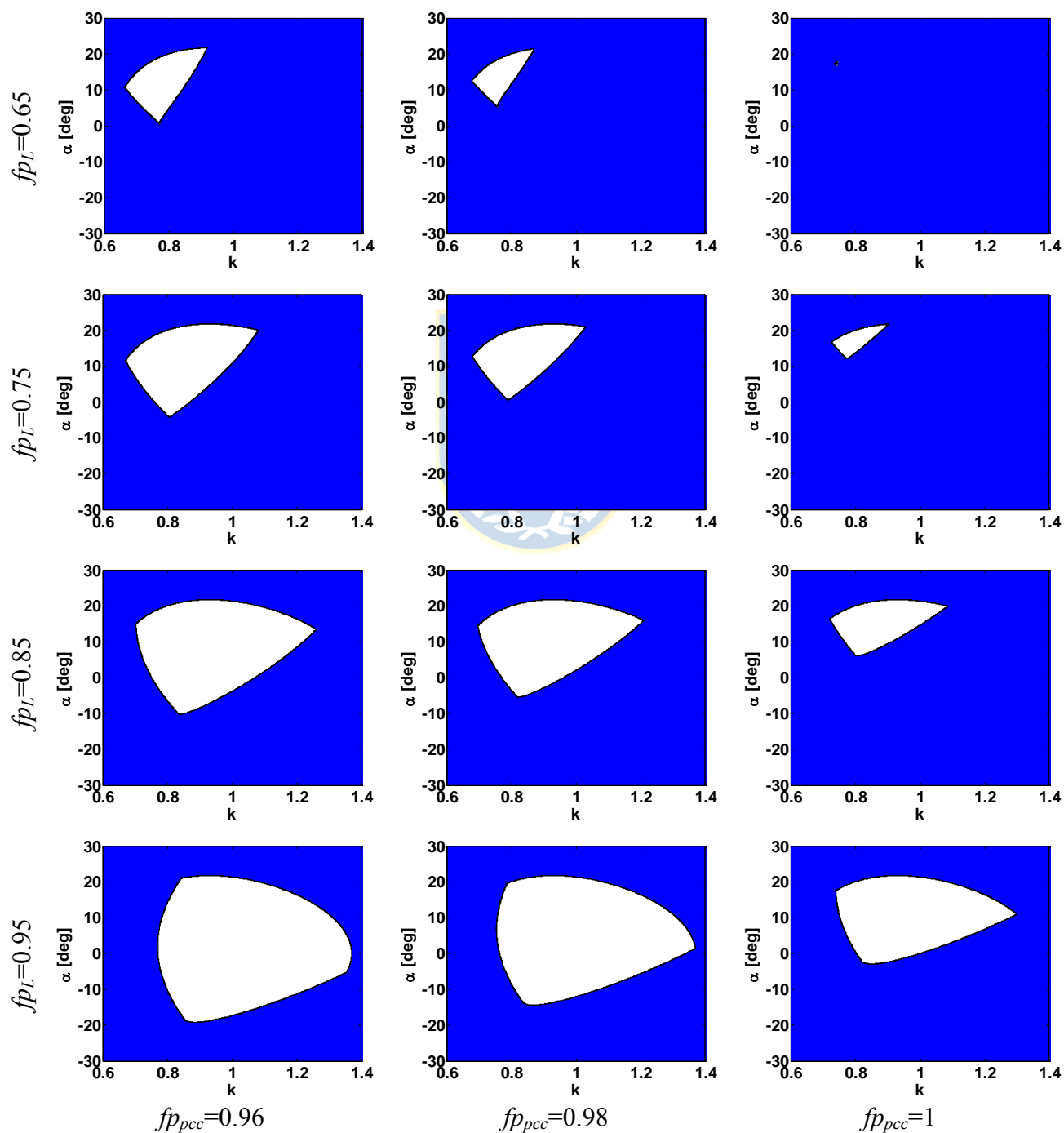


Fig. 5.7 Región de operación

tiene el factor de potencia más bajo en la carga, el equipo no será capaz de generar las referencias que hagan llevar al sistema al punto de operación deseado, puesto que las requerimientos son demasiado exigentes sobre la configuración y ésta no es capaz de lograr la compensación requerida.

Según los gráficos de la Fig. 5.7, el caso más crítico se presenta cuando el factor de potencia de carga es mínimo y el factor de potencia requerido en el PCC es máximo, pues la región de operación se reduce considerablemente. Esto hace completo sentido con la percepción intuitiva descrita para el comportamiento del equipo.

Es lógico pensar que la región de operación obtenida a partir de las ecuaciones debe contener los puntos de operación extremos descritos en la sección 5.2.1, para los cuales fue diseñado el equipo. Sin embargo, como se explicó anteriormente, el diseño se realiza para que la configuración pueda alcanzar los valores extremos simultáneamente, por lo que cuando alguna de las variables no se encuentra operando en torno a los valores máximos, el resto de las condiciones de operación pueden ser llevadas más allá a sus condiciones límites impuestas por diseño, siempre y cuando esto no signifique un deterioro en los elementos de la topología.

Por ejemplo, el equipo fue diseñado para un $k_{\min} = 0.8$, para un $\alpha_{\max} = 20^\circ$, sin embargo es posible modificar el valor del ángulo α para que aumente el nivel de compensación de *sags*, tal como se muestra en los gráficos anteriores. Evidentemente cuando esto se realice se debe tener la precaución de no sobrepasar los límites permitidos por los elementos del circuito, como la potencia del transformador serie o la corriente máxima de los semiconductores del compensador paralelo, pues al modificar el ángulo α , se modifica la corriente por este compensador.

5.4. Estrategia de Control

El análisis presentado para la estrategia de control consta de varias etapas, en primera instancia se presenta el diseño de los controladores propuestos en el Capítulo 4, a partir de los modelos lineales discretos de los subsistemas serie y paralelo, con las herramientas clásicas del control lineal para asegurar el comportamiento dinámico y de error de estado estacionario requerido. Luego se hace un análisis de estabilidad de la estrategia presentada para toda la región de operación del equipo obtenida en la sección anterior, también a partir de las herramientas lineales disponibles para análisis de estabilidad. Finalmente se presentan simulaciones de lazo cerrado sobre el sistema no-lineal completo para verificar el desempeño de la estrategia de control.

5.4.1 Diseño Controladores

El diseño de todos los controladores de la estrategia se hace a partir del lugar geométrico de las raíces, para los sistemas lineales discretos equivalentes obtenidos en las secciones previas. Esta herramienta permite situar los polos del sistema lineal equivalente de lazo cerrado en la posición deseada dentro del plano complejo de manera que la respuesta presente las dinámicas requeridas. También es posible asegurar cero error de estado estacionario, al incluir un integrador en la función de transferencia del controlador. Cada lazo de control se abordará de manera independiente según las dinámicas que rigen su comportamiento.

A. Control Supervisor Compensador Serie

La matriz de transferencia que modela el comportamiento global del compensador serie está definida en (4.12). Según los parámetros del equipo antes diseñados, esta matriz de transferencia evaluada en estado estacionario tendrá la forma:

$$\mathbf{H}_{sd}(1) = \begin{bmatrix} 500 & -2 \\ 2 & 500 \end{bmatrix} \quad (5.20)$$

De esta última expresión se puede corroborar que el sistema dinámico al compensador serie es casi perfectamente desacoplado, pues los pares entrada salida quedan muy bien definidos según las ganancias de la matriz de (5.20). De hecho si que quisiera diseñar un desacoplador a partir de la inversa de la matriz anterior, este desacoplador sería prácticamente una matriz diagonal, lo que una vez más confirma el desacoplo que existe entre ambos lazos.

Es posible encontrar también que los elementos de la diagonal de la matriz $\mathbf{H}_{sd}(z)$, son idénticos, producto de las características del sistema a controlar, lo que hace aún más simple el diseño de los controladores, ya que aparte de tener un sistema desacoplado, las funciones de transferencia de los lazos monovariantes de los sistemas a controlar son las mismas, por lo que el diseño de un solo lazo de control basta para sintetizar ambos controladores. Así, el sistema a controlar por el control supervisor estará descrito por la función de transferencia de (5.21).

$$h_{sd11}(z) = h_{sd22}(z) = h_{sd}(z) = \frac{824.3z^3 + 1845z^2 + 1587z + 528.5}{z^4 + 2.72z^3 + 3.31z^2 + 1.99z + 0.535} \quad (5.21)$$

Tal como se ha expresado anteriormente se utilizará el LGR para el diseño de los controladores, para esto se dibujan los polos y ceros de la función de transferencia anterior en conjunto con los polos y ceros aportados por el controlador propuesto en (5.22).

$$C_{V_L}(z) = k \frac{z - \beta}{z(z-1)} = 8.3 \cdot 10^{-4} \frac{(z + 0.02435)}{z(z-1)} \quad (5.22)$$

En la función de transferencia anterior se aprecia un cero y dos polos, todos dentro del círculo unitario. El polo en $z = 1$ corresponde a un integrador en los sistemas discretos, se diseña el controlador con este integrador de manera que se asegure cero error de estado estacionario para la respuesta ante entrada escalón. La ubicación del polo restante, del cero y de la ganancia del controlador se hace en base a la respuesta dinámica que se requiere obtener en la variable de salida. En particular, la elección de los parámetros del controlador se hace para que los polos dominantes tengan un sobrepaso menor al 5% y una frecuencia natural de oscilación de alrededor de 6000 rad/seg.

La Fig. 5.8 muestra el LGR con los polos y ceros agregados por el controlador, en conjunto con la respuesta ante entrada escalón en lazo cerrado del sistema. En este último gráfico se puede observar que la respuesta ante entrada escalón presenta una dinámica bastante rápida, con respecto al tiempo de muestreo, pues demora sólo unos cuantos intervalos en estabilizarse. Puede comentarse también que la respuesta presenta dos tiempos de muestreo de retardo, esto se debe a que uno de los polos del controladores fue situado en $z = 0$, que representa un retardo en los sistemas discretos, más el retardo intrínscico por cálculo del controlador generan los dos tiempos de retardo que presenta la respuesta de la Fig. 5.8 (b). Se aprecia también del gráfico que la frecuencia de muestro utilizada para el sistema de control digital es de 4kHz, la que será utilizada a lo largo de todo el diseño de los controladores y simulaciones de LC.

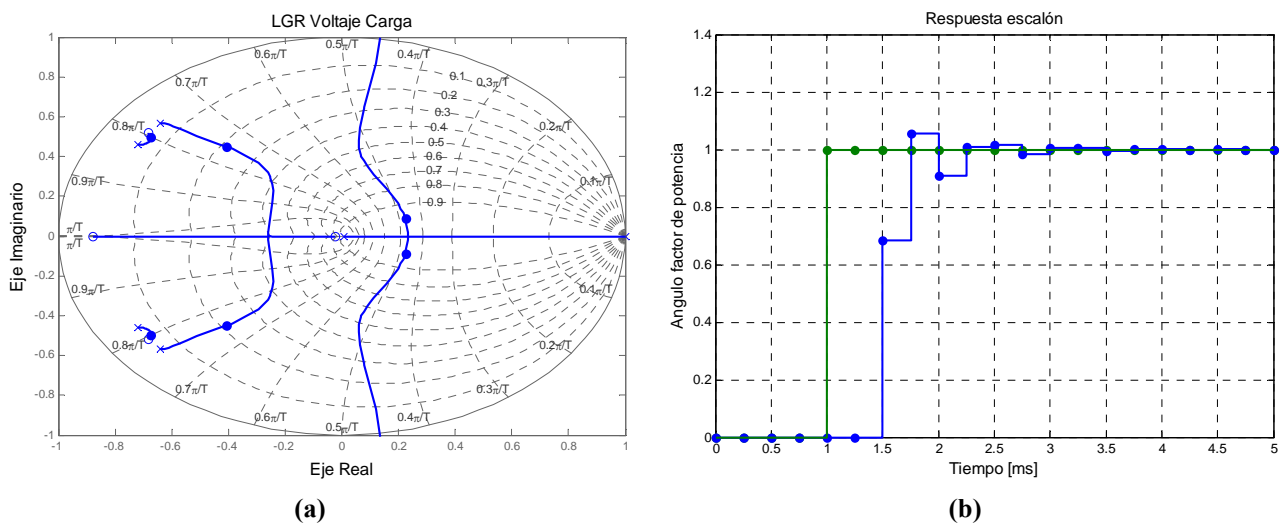


Fig. 5.8 Diseño controlador supervisor serie
(a) Lugar Geométrico de las raíces (b) Respuesta ante entrada escalón

B. Control Dedicado Compensador Serie

La matriz de transferencia que modela el comportamiento interno del compensador serie está definida en (4.18). Esta matriz de transferencia evaluada en estado estacionario será:

$$\mathbf{H}_{s2d}(1) = \begin{bmatrix} 0.0618 & 15.7 \\ -15.7 & 0.0618 \end{bmatrix} \quad (5.23)$$

De esta última expresión se puede corroborar que el sistema dinámico interno del compensador serie también está casi perfectamente desacoplado, pues los pares entrada salida quedan muy bien definidos según las ganancias de la matriz de (5.23), lo que confirma las simplificaciones realizadas en la sección 4.4.3. De hecho para el diseño se utilizará la matriz de transferencia aproximada definida en (4.19).

El sistema a controlar por el control dedicado del compensador serie, entonces estará dado por una única función de transferencia monovariable, puesto que la salida del sistema es solamente el valor rms de la corriente que circular por el lado serie de las celdas de la configuración. Así la función de transferencia que modela el sistema a controlar, y que en definitiva se utilizará para el diseño del controlador se muestra en (5.24).

$$h_{s2d}(z) = \frac{5.643z^3 + 78.21z^2 + 64.67z + 1.787}{z^4 + 2.72z^3 + 3.31z^2 + 1.99z + 0.535} \quad (5.24)$$

Se puede destacar de la expresión anterior que los polos de esta función de transferencia corresponden a los mismos polos de la función obtenida en (5.21). Esto se debe a que los polos de un sistema lineal coinciden con los valores propios de la matriz A del modelo en ecuaciones de estado, y como ambos sistemas a controlar tienen el mismo modelo de estados (sólo cambia la definición de las salidas) entonces los polos de las funciones de transferencia serán los mismos. Respecto a los ceros de esta función se puede decir que dependen de las matrices, por lo que la diferencia entre las expresiones de (5.21) y (5.24) radica en la ubicación de los ceros y en la ganancia de estado estacionario.

Del mismo modo como se hizo con el control supervisor del compensador serie se utilizará el lugar geométrico de las raíces para el diseño de los controladores, para esto se deben dibujar los polos y ceros de la función de transferencia de (5.24) en conjunto con los polos y ceros aportados por el controlador propuesto en (5.25).

$$C_{i_s}(z) = k \frac{z - \beta}{z(z-1)} = 3.3 \cdot 10^{-4} \frac{(z + 0.7959)}{z(z-1)} \quad (5.25)$$

La estructura de la función de transferencia anterior es igual a la diseñada para el controlador supervisor, pues se aprecia un cero y dos polos estables, ya que su ubicación en el plano complejo está dentro del círculo de radio unitario. El polo en $z = 1$ asegura cero error de estado estacionario para la respuesta ante entrada escalón. La ubicación del polo restante, del cero y de la ganancia del controlador se hace en base a la respuesta dinámica que se requiere obtener en la variable de salida, que a diferencia del caso del control supervisor se busca que presente variaciones lentas ante perturbaciones en el sistema, tal como se explicó previamente en la sección 4.4.3. Este comportamiento es deseable puesto que el retardo asociado al cálculo de la transformada monofásica es de medio ciclo de red, por lo que para que este retardo no tenga efectos importante sobre la dinámica de la variable de salida en lazo cerrado, es necesario que las constantes de tiempo obtenidas con la estrategia de control sean mucho mayores al tiempo de retardo inherente a la transformación de ejes. Según lo anterior, se diseña el controlador para obtener una respuesta similar a un sistema de primer orden, cuya constante de tiempo (asociada a los polos dominantes del sistema en lazo cerrado) se escoge en aproximadamente 40ms.

La Fig. 5.9 muestra el LGR con los polos y ceros agregados por el controlador, en conjunto con la respuesta ante entrada escalón en lazo cerrado del sistema. En este último gráfico se puede observar que la respuesta ante entrada escalón presenta una dinámica mucho más lenta que en el caso anterior, puesto que fue una de las condiciones impuestas para este controlador. Por ser una respuesta mucho más lenta, la incidencia del retardo por cálculo del controlador es despreciable.

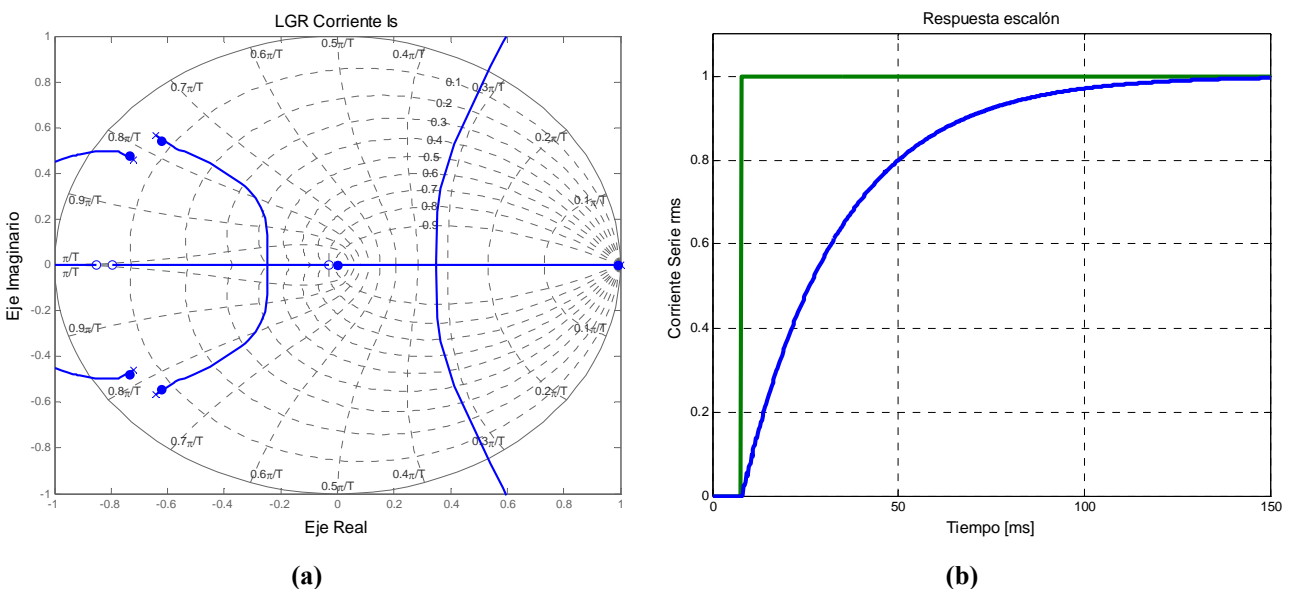


Fig. 5.9 Diseño controlador dedicado serie

(a) Lugar Geométrico de las raíces (b) Respuesta ante entrada escalón

C. Control Supervisor Compensador Paralelo

La matriz de transferencia que modela el comportamiento global del compensador paralelo está definida en (4.32). Según los parámetros del equipo antes diseñados, esta matriz de transferencia evaluada en estado estacionario tendrá la forma:

$$\mathbf{H}_{pd}(1) = \begin{bmatrix} 569 & -358 \\ 0.46 & -1.68 \end{bmatrix} \quad (5.26)$$

En este caso no es evidente el pareamiento entrada-salida, pues la matriz anterior dista mucho de ser una matriz diagonal, por esta razón se utiliza el arreglo de ganancias relativas (AGR) para obtener el mejor pareamiento entrada-salida y así poder diseñar de mejor forma la estrategia de control. El AGR se define y se calcula en (5.27).

$$\Lambda = \mathbf{H}_{pd}(1) \otimes (\mathbf{H}_{pd}(1)^{-1})^T \quad (5.27)$$

$$\Lambda = \begin{bmatrix} 0.85 & 0.15 \\ 0.15 & 0.85 \end{bmatrix}$$

Gracias al AGR es posible determinar que el mejor pareamiento entrada-salida es Δu_{p1} - Δy_{p1} y Δu_{p2} - Δy_{p2} , es decir el voltaje de enlace se debe controlar con la componente directa de la moduladora y el factor de potencia con la componente en cuadratura. Si bien es cierto no existe un alto grado de acoplo entre las variables, pues en cada columna existe un término cercano a uno (0.85), igualmente se diseña el desacoplador estático de manera que se asegure al menos en estado estacionario que los lazos estarán completamente desacoplados. El desacoplador estático diseñado queda definido como muestra en la siguiente expresión:

$$\mathbf{H}_{pd}(1)^{-1} = \begin{bmatrix} g_{11} & g_{12} \\ g_{21} & g_{22} \end{bmatrix} = \begin{bmatrix} -0.0015 & 0.3192 \\ -0.0004 & -0.5070 \end{bmatrix} \quad (5.28)$$

Una vez con el desacoplador estático diseñado es posible determinar cual será la matriz de de transferencia que en definitiva va a ser controlada por la estrategia a proponer. Esta nueva matriz de transferencia estará dada por:

$$\begin{aligned} \mathbf{F}_{pd}(z) &= \mathbf{H}_{pd}(z) \cdot \mathbf{H}_{pd}(1)^{-1} = \begin{bmatrix} h_{pd11}(z) & h_{pd12}(z) \\ h_{pd21}(z) & h_{pd22}(z) \end{bmatrix} \begin{bmatrix} g_{11} & g_{12} \\ g_{21} & g_{22} \end{bmatrix} \\ &= \begin{bmatrix} g_{11} \cdot h_{pd11}(z) + g_{21} \cdot h_{pd12}(z) & g_{12} \cdot h_{pd11}(z) + g_{22} \cdot h_{pd12}(z) \\ g_{11} \cdot h_{pd21}(z) + g_{21} \cdot h_{pd22}(z) & g_{12} \cdot h_{pd21}(z) + g_{22} \cdot h_{pd22}(z) \end{bmatrix} \\ &= \begin{bmatrix} f_{pd11}(z) & f_{pd12}(z) \\ f_{pd21}(z) & f_{pd22}(z) \end{bmatrix} \end{aligned} \quad (5.29)$$

Como se incluyó el desacoplador estático en el esquema de control, entonces el diseño del controlador del factor de potencia (que es el que debe controlar el control supervisor) debe realizarse con la función de transferencia de (5.30).

$$f_{pd22}(z) = 0.12 \frac{z^2 - 1.834z + 0.841}{(z - 0.947)(z^2 - 1.81z + 0.822)} \quad (5.30)$$

En el LGR de la Fig. 5.10 se dibujan los polos y ceros de la función de transferencia anterior en conjunto con los polos y ceros aportados por el controlador propuesto en (5.31).

$$C_{fp}(z) = k \frac{z - \beta}{z - 1} = 3.188 \frac{z - 0.8795}{z - 1} \quad (5.31)$$

En la función de transferencia anterior se aprecia un cero y un polo en $z = 1$ para eliminar el error de estado estacionario. La ubicación del cero y la elección de la ganancia se hacen en base a la respuesta dinámica requerida en la salida. En este caso se escoge un coeficiente de amortiguamiento para las raíces dominantes de 0.95 (para obtener un sobrepaso menor al 1%) y un tiempo de asentamiento – para una banda del 5% – de alrededor de 1.5ms.

La Fig. 5.10 muestra el LGR con el polo y el cero agregados por el controlador, en conjunto con la respuesta ante entrada escalón en lazo cerrado del sistema. En este último gráfico se puede observar que la dinámica presentada por este lazo de control es también bastante rápida, pues en solo en algunos intervalos de muestreo alcanza al valor de referencia.

Al igual que en el diseño del controlador anterior, el cálculo de las variables internas del controlador provocan un retardo de un intervalo de muestreo que afecta de alguna manera la respuesta dinámica del sistema.

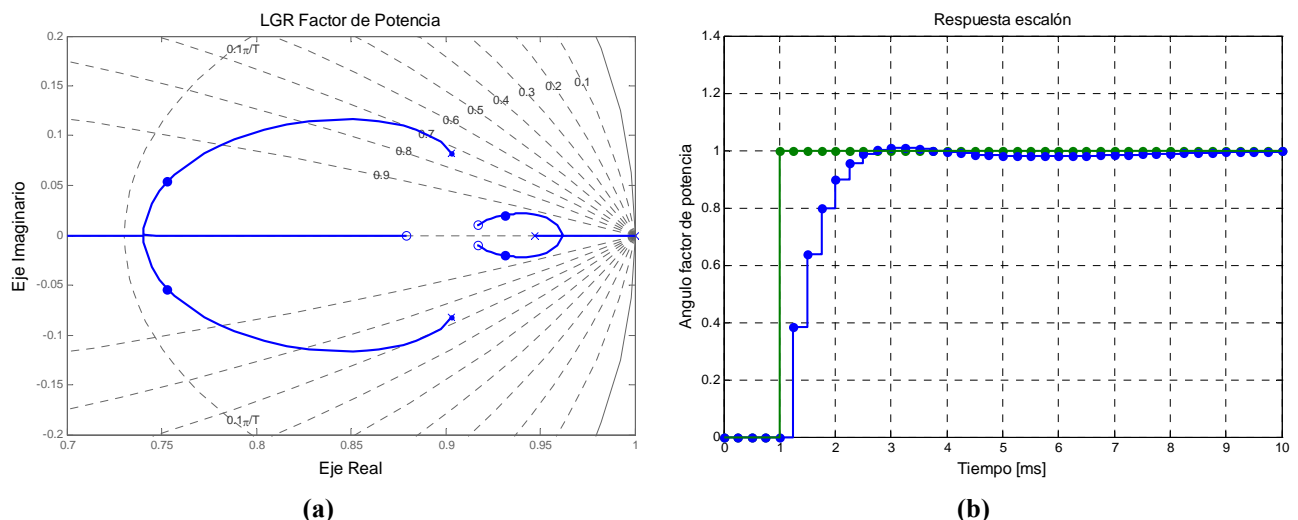


Fig. 5.10 Diseño controlador supervisor paralelo
(a) Lugar Geométrico de las raíces (b) Respuesta ante entrada escalón

D. Control Dedicado Compensador Paralelo

En el caso del control dedicado, este debe ocuparse del control del voltaje de enlace, por lo que la función de transferencia del sistema a controlar queda determinada por el otro par entrada salida encontrado en (5.29). Esta función de transferencia se ilustra en (5.32).

$$f_{pd11}(z) = 3.3 \cdot 10^{-3} \frac{(z + 0.898)(z - 0.864)}{(z - 0.947)(z^2 - 1.81z + 0.822)} \quad (5.32)$$

Se aprecia en la función de transferencia anterior que los polos son los mismos obtenidos en (5.30), esto es debido a que pertenecen a la misma matriz de transferencia. En el LGR de la Fig. 5.11 se dibujan los polos y ceros de la función de transferencia de (5.32) en conjunto con los polos y ceros aportados por el controlador propuesto en (5.33).

$$C_{V_{dc}}(z) = k \frac{z - \beta}{z - 1} = 0.174 \frac{z - 0.9355}{z - 1} \quad (5.33)$$

Al igual que en los casos anteriores el integrador elimina el error de estado estacionario. La ubicación del cero y la elección de la ganancia determinarán la dinámica del sistema en lazo cerrado. Éstos se escogen para obtener una respuesta de primer orden de constante de tiempo igual a 30ms.

La Fig. 5.10 muestra el LGR con el polo y el cero agregados por el controlador, en conjunto con la respuesta ante entrada escalón en lazo cerrado del sistema. En este último gráfico se puede observar que la dinámica presentada por este lazo de control es mucho más lenta que los lazos anteriores, producto a la lenta dinámica del voltaje de enlace. En este caso el retardo intrínscico del controlador no tiene mayor efecto sobre la respuesta dinámica del sistema.

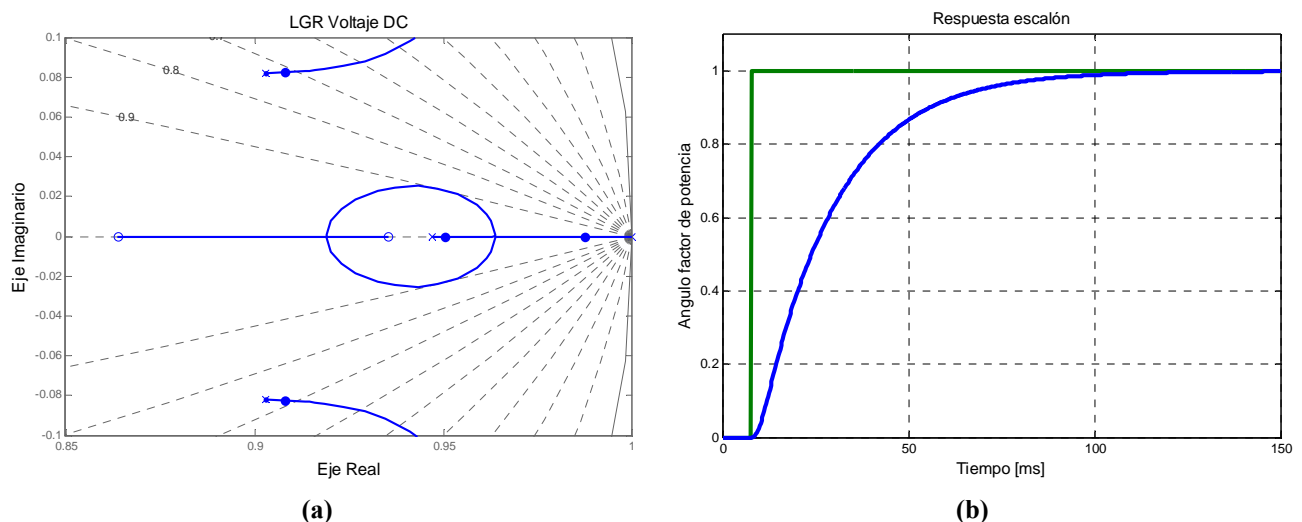


Fig. 5.11 Diseño controlador dedicado paralelo
(a) Lugar Geométrico de las raíces **(b)** Respuesta ante entrada escalón

5.4.2 Análisis de Estabilidad

El requerimiento básico de cualquier estrategia de control es que el sistema en lazo cerrado sea estable. Este requisito es de fácil análisis para sistemas lineales, pues existen varias herramientas que permiten asegurar que el sistema resultante realimentado será estable, como son el criterio de Routh-Hurwitz, criterio de Nyquist, Margen de Ganancia y de Fase, etc.

Para las estrategias diseñadas en este trabajo es posible hacer un análisis de estabilidad, en el caso del compensador serie es bastante sencillo pues las ecuaciones que modelan su comportamiento son de tipo lineal, lo que hace posible la utilización de todas las herramientas antes descritas. Sin embargo para el subsistema del compensador paralelo no es evidente como abordar el problema del análisis de estabilidad, puesto que el sistema a controlar es de tipo no-lineal y los controladores son lineales. Para este último caso se decide evaluar la estabilidad a partir del modelo linealizado obtenido para cada punto de la región operación posible del equipo, y a partir de este modelo equivalente lineal se estudia la estabilidad del sistema. A continuación se presenta el análisis de estabilidad para cada uno de los controladores de las estrategias propuestas.

A. Control Supervisor Compensador Serie

En análisis de estabilidad del control supervisor del compensador serie, tal como se mencionó, puede realizarse de manera directa, puesto que la dinámica que presenta este compensador, está dictada básicamente por el filtro LC, cuyas ecuaciones son de tipo lineal.

El sistema realimentado equivalente del controlador supervisor del compensador serie presenta la función de lazo directo mostrada en (5.34). Esta expresión está compuesta por la función de transferencia del sistema a controlar más la función de transferencia del controlador discreto diseñado.

$$l(z) = C_{V_L}(z)h_{sd}(z) = 8.3 \cdot 10^{-4} \frac{(z + 0.02435)}{z(z-1)} \frac{824.3z^3 + 1845z^2 + 1587z + 528.5}{z^4 + 2.72z^3 + 3.31z^2 + 1.99z + 0.535} \quad (5.34)$$

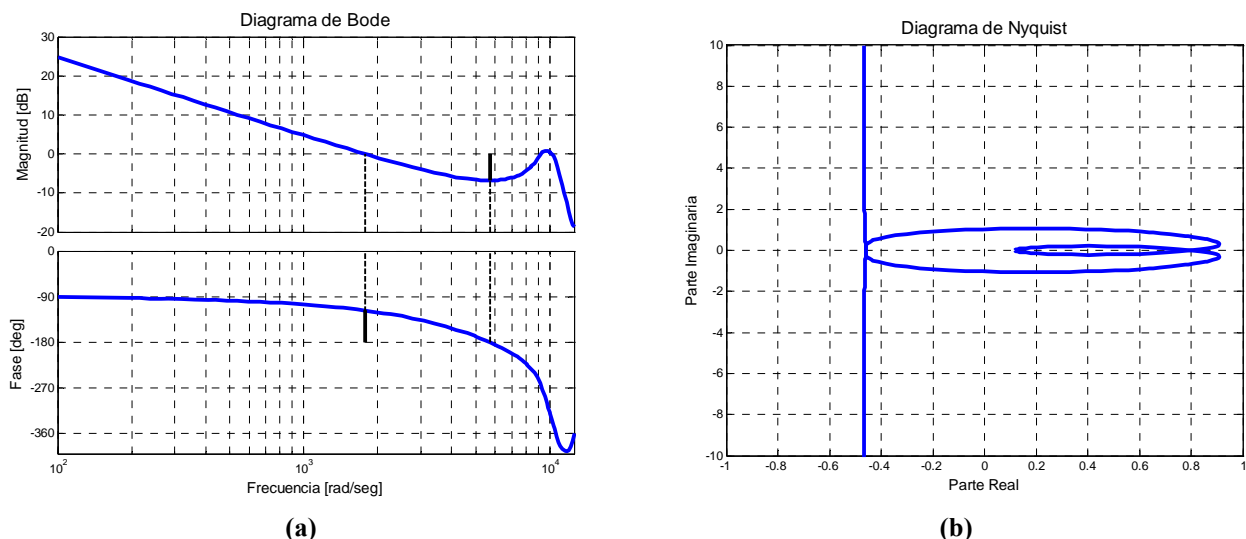
Tal como se muestra en el LGR de la Fig. 5.8, todos los polos del sistema realimentado quedan dentro del círculo unitario, por lo que se asegura la estabilidad entrada-salida en el sistema realimentado. Un análisis de interés es establecer el grado de estabilidad, es decir cuánto se puede forzar el sistema antes que este se torne inestable, para eso se dibujan los diagramas de Nyquist y de Bode para determinar el margen de ganancia y margen de fase del sistema. Estos gráficos se muestran en la Fig. 5.12, en ellos se puede ver que los valores obtenidos respecto a la estabilidad relativa del sistema son los mostrados en la TABLA 5.7.

TABLA 5.7 Estabilidad Relativa Controlador Supervisor

Variable	Valor
$M.G.$ (Margen de Ganancia)	6.79 dB
ω_p (Frecuencia de cruce de fase)	5720 rad/seg
$M.F.$ (Margen de Fase)	62.4°
ω_g (Frecuencia de cruce de ganancia)	1770 rad/seg
N_r (Retardo crítico)	2

Los valores la TABLA 5.7 en conjunto con los gráficos de la Fig. 5.12, demuestran que el sistema seguirá siendo estable aún cuando los parámetros presenten ciertas variaciones, siempre y cuando estas variaciones se encuentren dentro del rango de estabilidad del sistema. Por ejemplo si producto de algún cambio de parámetros en el filtro la ganancia de la función de lazo aumenta al doble (6dB), el sistema seguirá siendo estable, pues el margen de ganancia es mayor que dicha variación en la función. También es posible determinar a partir del margen de fase, el valor máximo de retardo a agregar al sistema antes que éste se vuelva inestable; para el caso del control supervisor del compensador serie el retardo crítico calculado es de 2 tiempos de muestreo, es decir si a la función de lazo directo se le agregan dos polos en el origen ($z = 0$), el sistema en lazo cerrado se volverá críticamente estable.

Evidentemente si ocurren variaciones en los parámetros de las funciones de transferencias, las dinámicas diseñadas en las secciones previas no serán las mismas. A partir del análisis de estabilidad es posible encontrar el rango permisible para las variaciones de dichas dinámicas antes que el sistema se torne inestable, según los márgenes de estabilidad descritos en la TABLA 5.7.



(a) **(b)**
Fig. 5.12 Análisis de estabilidad controlador supervisor serie
(a) Diagrama de Bode (b) Diagrama de Nyquist

B. Control Dedicado Compensador Serie

Este análisis de estabilidad puede realizarse de la misma manera en que se realizó con el control supervisor, puesto que las dinámicas presentes en este lazo de control también están dictadas por funciones de transferencia lineales, provenientes del filtro LC y del controlador propuesto.

La función de lazo del controlador se muestra en (5.35).

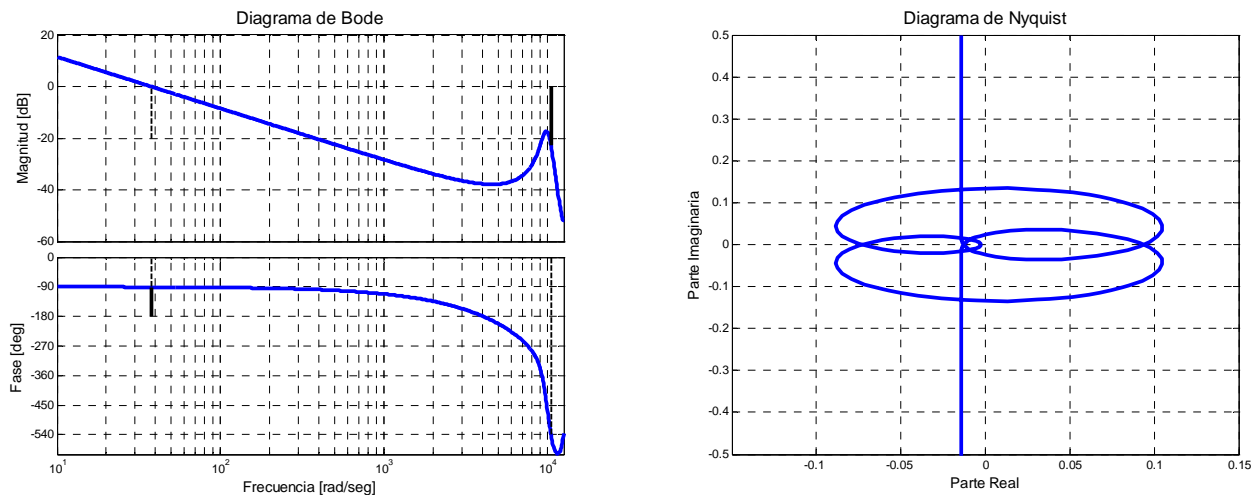
$$l(z) = C_{i_s}(z)h_{s2d}(z) = 3.3 \cdot 10^{-4} \frac{(z + 0.7959)(5.643z^3 + 78.21z^2 + 64.67z + 1.787)}{z(z-1)(z^4 + 2.72z^3 + 3.31z^2 + 1.99z + 0.535)} \quad (5.35)$$

El LGR de la Fig. 5.9 asegura que todos los polos del sistema realimentado serán estables y al igual que en el caso anterior, se determinan el margen de ganancia y de fase del sistema. Los diagramas de la Fig. 5.12 permiten obtener los valores de la TABLA 5.8.

TABLA 5.8 Estabilidad Relativa Controlador Dedicado

Variable	Valor
<i>M.G.</i> (Margen de Ganancia)	13.7 dB
ω_p (Frecuencia de cruce de fase)	10507 rad/seg
<i>M.F.</i> (Margen de Fase)	89°
ω_g (Frecuencia de cruce de ganancia)	38 rad/seg
N_r (Retardo crítico)	164

Los resultados obtenidos demuestran que el sistema presenta márgenes de estabilidad sobre el punto de operación diseñado, asegurando un rango de variación en el sistema antes que éste presente un comportamiento inestable. Como la dinámica de este lazo es mucho más lenta, entonces el retardo crítico es muy alto, lo que concuerda con el comportamiento esperado.



(a) **(b)**
Fig. 5.13 Análisis de estabilidad controlador supervisor serie
(a) Diagrama de Bode (b) Diagrama de Nyquist

C. Control Supervisor Compensador Paralelo

Como ya se ha mencionado, para el caso del subsistema del compensador paralelo el análisis de las estabilidad no es para nada evidente, pues este es un sistema de tipo no-lineal lo que limita en gran medida las herramientas de análisis de estabilidad. Lo que se hará en la presente sección será encontrar un modelo lineal para todos los puntos de equilibrios mostrados en la región de operación de la sección 5.3.2.

Para cada linealización se calculará la posición de los polos en lazo cerrado y los valores de margen de ganancia y de fase. Es decir, se mantiene el diseño del controlador realizado en la sección anterior en torno a un punto de operación en particular, y se modifican las ecuaciones lineales del sistema aproximado al cambiar el punto de operación del equipo, de manera que los análisis de estabilidad se hacen para cada uno de estos nuevos sistemas resultantes. Para la mejor comprensión del análisis siempre se presentará una muestra representativa del peor de los casos en los análisis realizados.

Para el caso del control supervisor se muestran los gráficos de la magnitud de los polos en lazo cerrado, el margen de ganancia y el margen de fase, todos para la peor condición posible. El peor caso se obtiene para el polo de mayor amplitud, y en el caso de los márgenes de estabilidad el menor de ellos será siempre el peor caso.

Los gráficos de la Fig. 5.14 muestran que el sistema será estable para toda la región de operación del equipo, pues el valor del mayor de los polos nunca se escapa del círculo unitario. Respecto a los márgenes de ganancia y de fase se puede decir también que el sistema nunca será inestable dentro de la región de operación, más aún existe un rango de variación adicional en magnitud y fase de las funciones de transferencia que puede agregarse al sistema en lazo directo, sin que el sistema se torne inestable.

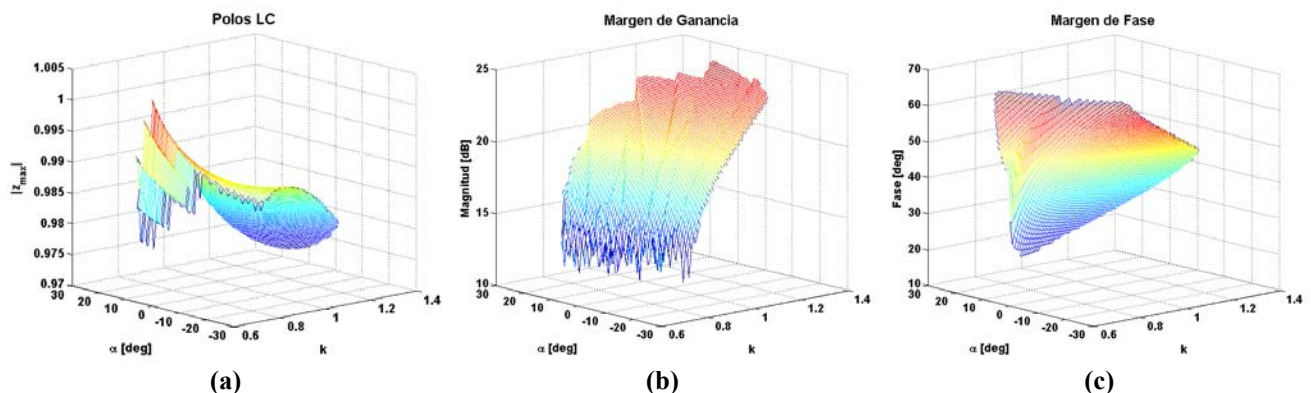


Fig. 5.14 Análisis de estabilidad controlador supervisor paralelo
(a) Polos en lazo cerrado (b) Margen de Ganancia (c) Margen de Fase

D. Control Dedicado Compensador Paralelo

Para el caso del control dedicado se utiliza el mismo procedimiento descrito para el control supervisor, es decir, para cada linealización se calculará la posición de los polos en lazo cerrado y los valores de margen de ganancia y de fase. Se presentarán también el peor de los casos en los análisis realizados.

Los resultados del análisis se muestran en los gráficos de la Fig. 5.15, en ellos se puede ver un comportamiento similar al del control supervisor, es decir, el sistema será estable para toda la región de operación del equipo, pues el valor del mayor de los polos nunca se escapa del círculo unitario. La información entregada por los índices de margen de ganancia y margen de fase es también concluyente respecto a la estabilidad, pues por simple inspección se puede determinar que el sistema nunca será inestable dentro de la región de operación.

En este caso también existe un rango de variación adicional en la magnitud y la fase de las funciones de transferencia de lazo directo que puede agregarse al sistema, sin que éste se torne inestable. Estas variaciones pueden deberse a cambios de parámetros o variaciones en el punto de operación, en definitiva todos aquellos cambios que puedan producirse en el sistema que modifiquen el modelo lineal discreto equivalente.

Tanto para el control dedicado como para el supervisor del compensador paralelo se diseñó la estrategia de control basada en el punto de operación nominal del equipo, sin embargo al generar una perturbación en el sistema, el UPQC quedará operando bajo condiciones distintas, lo que afecta sin duda el modelo lineal equivalente, y por lo tanto, las dinámicas diseñadas por los controladores presentarán variaciones, que serán de importancia cuando las perturbaciones son significativas. Los márgenes de ganancia y de fase encontrados en esta sección, aseguran que las nuevas dinámicas serán estables en es todo el rango de compensación del UPQC.

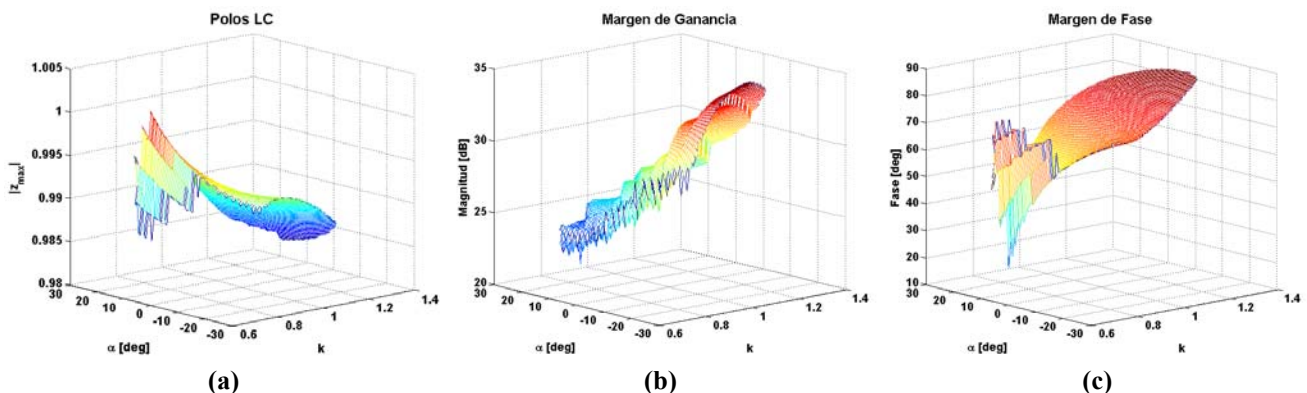


Fig. 5.15 Análisis de estabilidad controlador dedicado paralelo
(a) Polos en lazo cerrado (b) Margen de Ganancia (c) Margen de Fase

5.4.3 Simulaciones de lazo cerrado

Adicionalmente a las simulaciones estáticas mostradas antes en la región de operación del equipo, se realizaron diversas pruebas para observar el comportamiento de la estrategia de control propuesta ante variaciones dinámicas en las condiciones de operación. Los controladores diseñados deben ser capaces de mantener el sistema funcionando en el punto de operación requerido aún cuando existan cambios sobre las condiciones nominales de operación.

Es de interés conocer la manera en que se comportan las variables eléctricas ante cambios dinámicos en el voltaje de PCC, pues absorber las variaciones en esta tensión es uno de los objetivos principales de compensación del UPQC. También interesa observar el comportamiento del equipo ante variaciones en las condiciones de la carga que pueden ser cambios en el factor de potencia y/o en la magnitud de la corriente para el caso de cargas lineales como se ha considerado en esta simulación. Otra prueba de interés consiste en modificar en forma dinámica las referencias del equipo, en particular el factor de potencia fundamental del sistema y del ángulo de desfase entre el voltaje de carga y de PCC, pues según las necesidades del usuario y/o requerimientos del sistema de distribución, estos valores pueden verse alterados dependiendo de las condiciones de operación del equipo. Además de las pruebas mencionadas anteriormente, se provocarán cambios intencionales en los parámetros de las celdas para observar el desempeño de los controladores dedicados, y cómo estos aseguran la distribución de la potencia entre las celdas.

Se abordará también en el análisis el comportamiento de los controladores lineales diseñados aplicados al sistema no-lineal. En particular interesa cómo se comportan las dinámicas de las variables controladas con lo predicho por el diseño realizado a partir del modelo lineal.

A. Cambios en voltaje de PCC

Para verificar la correcta operación de la estrategia de control propuesta para el equipo se realizaron diversas pruebas que consistían en aplicación de distintas perturbaciones en el voltaje de PCC. En particular se evaluó el desempeño de los controladores ante la presencia de sags y de swells. En la Fig. 5.16 se ilustran las pruebas realizadas, allí se observa la presencia de un sag de un 20% a los 100ms, luego se aplica un swell también de un 20% a los 200ms, para luego dejar operando al equipo a partir de los 300ms con un sag permanente de un 10%.

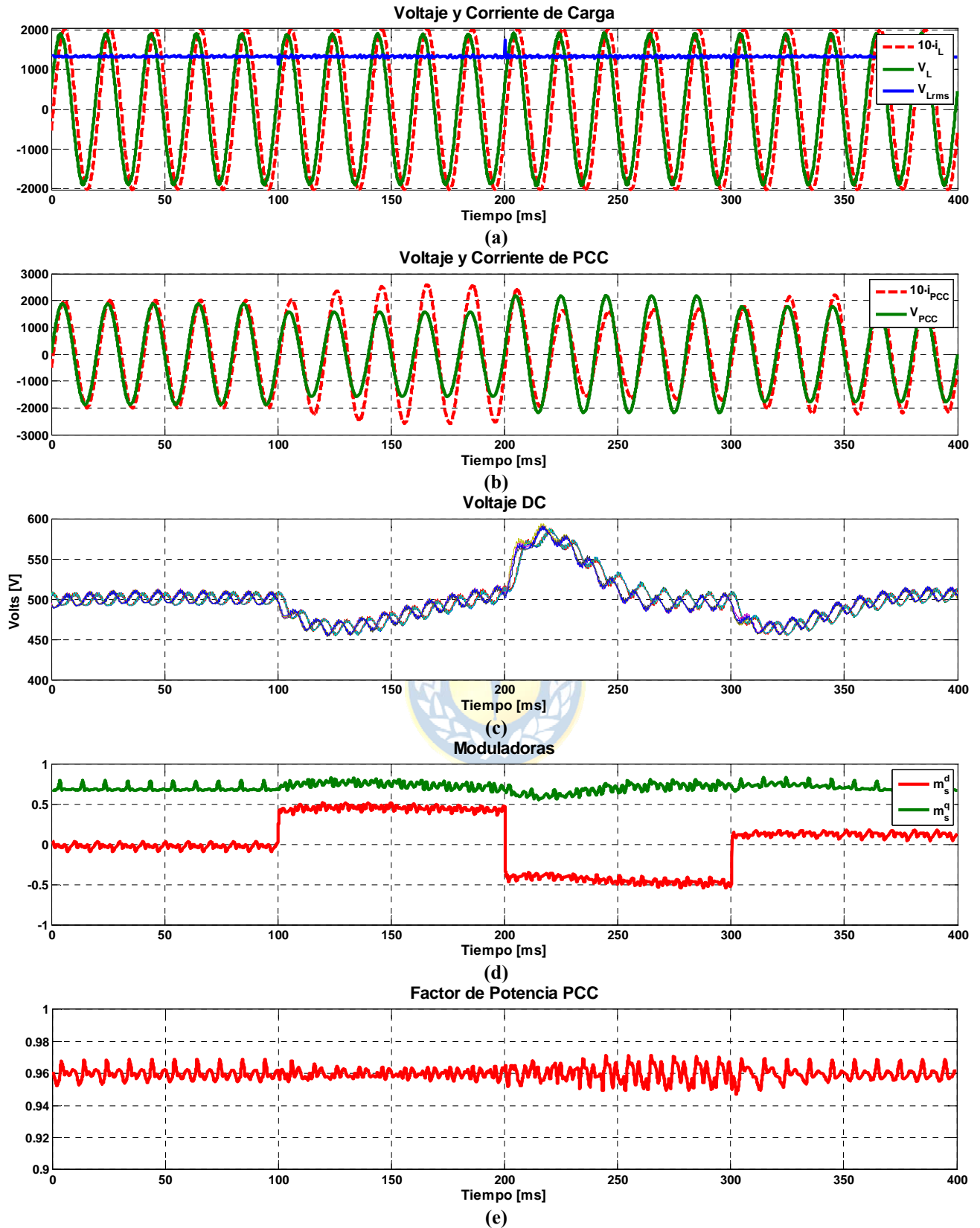


Fig. 5.16 Formas de Onda del UPQC ante cambios en el voltaje de PCC.
 (a) Voltaje y corriente de carga (b) Voltaje y corriente de PCC (c) Voltaje de enlace en las celdas
 (d) Moduladoras en ejes sincrónicos (e) Factor de potencia en PCC

La Fig. 5.16 ilustra las formas de onda más relevantes del comportamiento dinámico del equipo ante una variación en el voltaje de PCC. En la Fig. 5.16 (a) se aprecia la corriente y el voltaje en la carga, en conjunto con el valor rms instantáneo de la forma de onda de voltaje, en esta figura se puede observar que las variaciones en la amplitud del voltaje en el PCC prácticamente no afectan el voltaje de carga, de hecho el controlador sólo demora unos cuantos intervalos de muestreo en estabilizar el voltaje de carga para todas las perturbaciones evaluadas.

La Fig. 5.16 (b) muestra el voltaje y la corriente en el PCC, donde se aprecia claramente la existencia de las perturbaciones aplicadas al sistema. También se puede apreciar las variaciones que presenta la corriente de PCC, esto es debido a que el voltaje de enlace de las celdas se modifica cuando el equipo se ve enfrentado a perturbaciones, y la forma de corregir estas desviaciones es por medio del compensador paralelo que modifica el consumo de potencia activa para hacer que el condensador del enlace se cargue o descargue si el tipo de perturbación es un sag o un swell respectivamente. Las variaciones de voltaje en el enlace DC de todas las celdas se muestran en la Fig. 5.16 (c), en ella se puede ver la acción del control dedicado para el voltaje de enlace, pues si bien es cierto, la respuesta no presenta dinámicas idénticas para todas las celdas el valor de estado estacionario es el mismo para todas.

La Fig. 5.16 (d) muestra las señales moduladoras en los ejes directo y cuadratura que entrega la salida de la estrategia de control supervisor del compensador serie, allí se puede ver que la acción de control es eficaz y que el conjunto de control prealimentado y realimentado logra gran velocidad en las dinámicas. Con respecto a estas dinámicas se puede decir que coinciden con las diseñadas en las secciones previas tanto para el lazo del voltaje de carga y la del voltaje DC.

Todos los cambios realizados en el voltaje de PCC no afecta mayormente al factor de potencia de la corriente, pues la estrategia de control supervisor del compensador paralelo mantiene constante esta variables, tal como se muestra en la Fig. 5.16 (e).

B. Cambios en la carga

También se alteraron las condiciones de operación de la carga lineal para observar el desempeño de los controladores. En las pruebas realizadas se modifica la magnitud de la impedancia y/o el factor de potencia de la carga, obteniéndose los resultados de la Fig. 5.17. A los 100ms se aumenta la magnitud de la corriente de carga en 30% manteniendo el factor de potencia, luego a los 200ms se cambia el factor de potencia de carga desde 0.85 a 0.65 ambos inductivos; y finalmente, a los 300ms, se deja operando la carga en condiciones nominales.

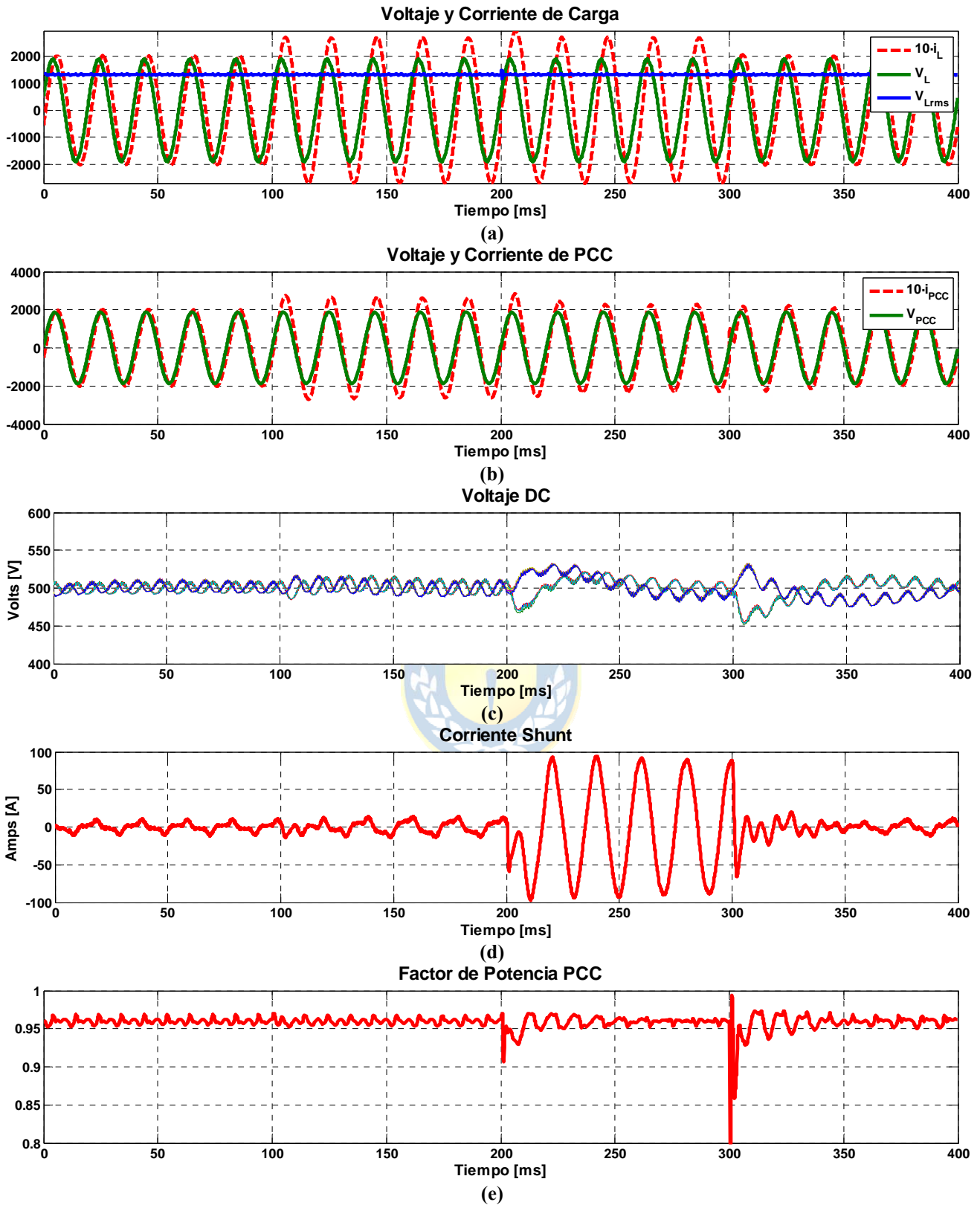


Fig. 5.17 Formas de Onda del UPQC ante cambios en la carga.

- (a) Voltaje y corriente de carga
- (b) Voltaje y corriente de PCC
- (c) Voltaje de enlace en las celdas
- (d) Corriente Compensador Shunt
- (e) Factor de potencia en PCC

Al igual que en el caso anterior, se puede ver en el gráfico de la Fig. 5.17 (a) que las perturbaciones en la corriente de carga prácticamente no afectan al voltaje de carga, pues la estrategia de control permite hacer las correcciones en pocos instantes de muestreo.

En el gráfico de la corriente de PCC, mostrado en la Fig. 5.17 (b), se observa que sólo el cambio de magnitud de la corriente de carga tiene un efecto importante por sobre la corriente de PCC, que hace que ésta cambie en proporción similar. Sin embargo el cambio en el factor de potencia no representa gran relevancia sobre la corriente de PCC, pues el compensador paralelo se encarga de la inyección de reactivos necesaria para mantener la referencia de corriente en la entrada. Esta acción se ilustra claramente en la corriente de la Fig. 5.17 (d) en donde se muestra que en el intervalo donde se necesitan mayores reactivos la amplitud de la corriente paralelo es mucho mayor. La corriente de la rama shunt cambia muy poco cuando se modifica la magnitud de la corriente de carga lo que permite aseverar que la magnitud de la corriente de este compensador depende mayoritariamente de los reactivos que se quieran compensar. Esta inyección de corriente permite mantener en forma permanente el valor del factor de potencia igual a la referencia, con algunos cambios dinámicos de corta duración, tal como se ilustra en la Fig. 5.17 (e).

Respecto a la forma de onda de la corriente del compensador shunt se puede comentar que cuando la componente fundamental de dicha corriente tiene valores muy pequeños, producto que los reactivos a compensar son bajos, los armónicos presentes en esa corriente que hacen esta forma sea poco sinusoidal, ya que la amplitud de dichos armónicos es similar a la de la componente fundamental. Ahora bien cuando la corriente fundamental presenta una magnitud considerablemente mayor – cuando se requieren inyectar mayor cantidad de reactivos – los armónicos presentes en la corriente shunt se hacen despreciables respecto a dicha componente fundamental, haciendo que la forma de onda sea altamente sinusoidal, tal como se aprecia en la Fig. 5.17 (d).

C. Cambios en las referencias

También se alteraron las condiciones de operación de las referencias del sistema para poder observar el desempeño de los controladores, ante este tipo de cambios. En las pruebas realizadas se modifica la referencia del factor de potencia de PCC y el ángulo del voltaje de carga, obteniéndose los resultados de la Fig. 5.18. A los 50ms se lleva la referencia del α a 0° , luego a los 150ms vuelve a su valor de operación nominal. Posteriormente se realizan los cambios sobre la referencia del factor de potencia de PCC: a los 250ms se lleva a 0.93 inductivo, para finalmente dejar operando el equipo con factor de potencia unitario a partir de los 300ms.

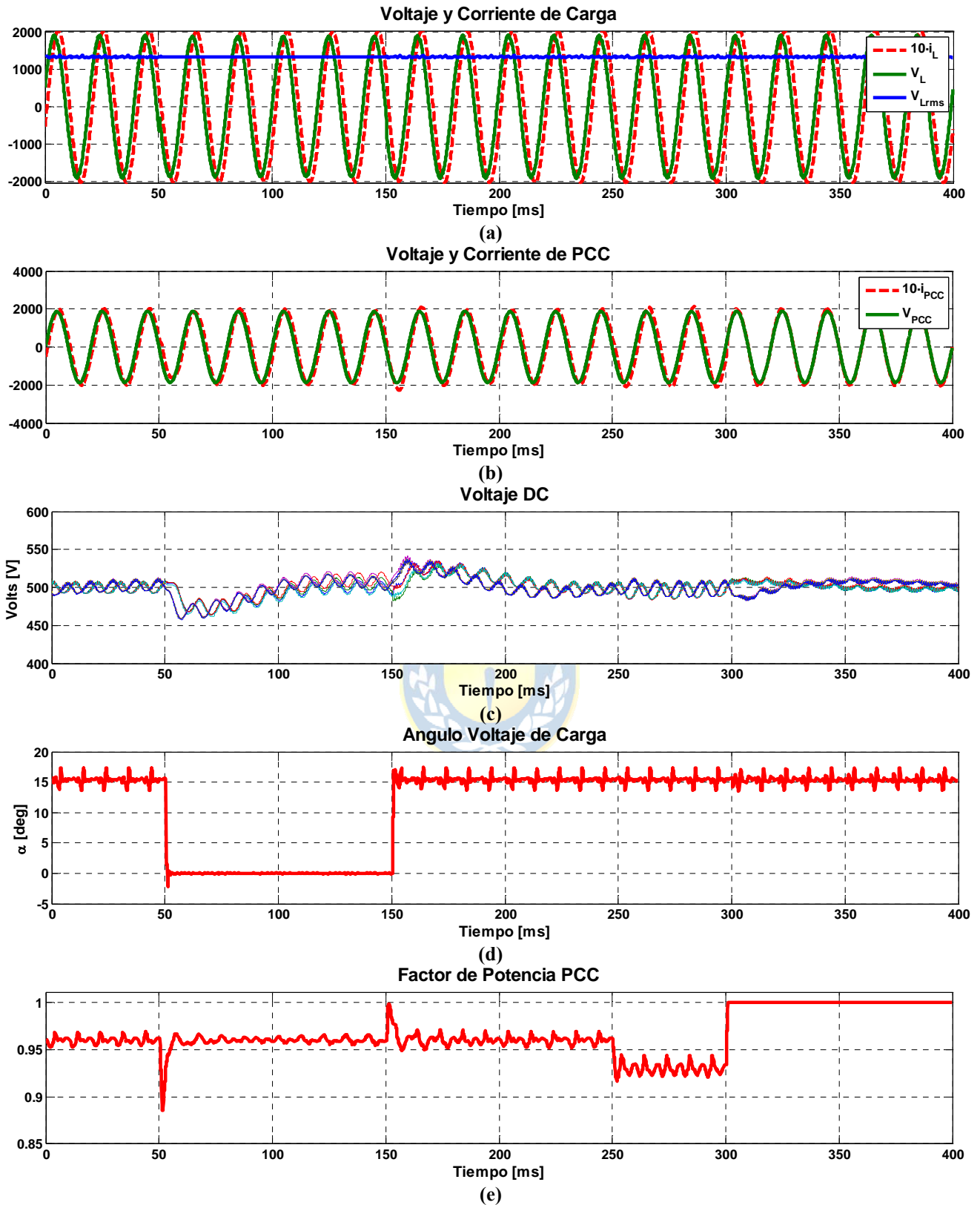


Fig. 5.18 Formas de Onda del UPQC ante cambios de referencia.
 (a) Voltaje y corriente de carga (b) Voltaje y corriente de PCC (c) Voltaje de enlace en las celdas
 (d) Angulo del voltaje de carga (e) Factor de potencia en PCC

Al igual que en los dos casos anteriores, se puede ver en el gráfico de la Fig. 5.18(a) que los cambios en las referencias prácticamente no afectan a valor rms del voltaje de carga, pues como ya se ha demostrado la estrategia de control permite hacer las correcciones rápidamente.

El gráfico de la corriente de PCC, mostrado en la Fig. 5.18 (b) muestra que dicha variables casi no presenta variaciones en los primeros 250ms, salvo por pequeños cambios transiente que se producen en los instantes en que se cambia la referencia del ángulo del voltaje de carga. Cuando se varía la referencia del factor de potencia del PCC se puede apreciar en el gráfico que la corriente cambia su fase según lo indicado por el esquema de control, en particular en los últimos 100ms de la simulación se observa como la corriente está en perfecta fase con el voltaje de alimentación. Este mismo comportamiento se puede observar en el gráfico de la Fig. 5.18 (e), donde se muestra el factor de potencia fundamental instantáneo en el PCC, el que presenta cambios transientes de corta duración a los 50ms y a los 150ms, que son estabilizados por la estrategia de control en menos de un ciclo de la señal de componente fundamental. Como ya se mencionó a los 250ms y 300ms se realizan los cambios en la referencia del factor de potencia y se puede decir que los tiempos de asentamiento de la respuesta permiten aseverar que las dinámicas establecidas por diseño en la estrategia de control coinciden con las obtenidas por simulación con el sistema no-lineal.

Al igual que en el caso del controlador del factor de potencia, el controlador del ángulo del voltaje de carga también coincide con las dinámicas diseñadas en las secciones previas, el comportamiento dinámico de dicha variable se ilustra en la Fig. 5.18 (d). Este ángulo de desfase de voltaje también se puede observar en la Fig. 5.18 (a), donde se observa un cambio en la fase del voltaje de carga en el intervalo de tiempo entre los 50ms y los 150ms.

El efecto que tienen estos cambios de referencia sobre el voltaje de enlace de las celdas se aprecia en la Fig. 5.18 (c), donde es claro que los cambios en el ángulo del voltaje de carga afectan de mayor medida que los cambios en la referencia del factor de potencia sobre valor de la tensión que cae entre los terminales del condensador del lado de continua de las celdas.

Es interesante comentar también el grado acoplamiento que tienen las variables que controla el compensador paralelo, pues se puede apreciar con los gráficos de la figura anterior que los lazos del factor de potencia y del voltaje de enlace presentan un comportamiento altamente desacoplado, es decir los cambios en una u otra variable no generan cambios transientes tan significativos en la otra. Respecto al valor de estado estacionario, se puede decir que el desacoplador estático asegura que estos lazos de control estarán desacoplados cuando las variables se encuentren en régimen permanente.

D. Cambio de parámetros

Para evaluar el comportamiento del control dedicado serie se cambió el valor del inductor del filtro serie de una sola de las celdas (de la fase a) de la configuración, aumentando su inductancia en un 25%, y manteniendo las demás celdas en su valor de diseño establecido anteriormente. El comportamiento de la estrategia de control dedicado se ilustra con las forma de onda de la Fig. 5.19 y la Fig. 5.20

En los gráficos de la Fig. 5.19 se aprecia el valor rms de la corriente fundamental que circula por el lado serie de las celdas de la fase a , puesto que a ésta se le realizó el cambio de parámetros. Se puede ver que la corriente rms de las celdas sigue a la referencia de corriente en estado estacionario y que los cambios transientes en la corriente presentan dinámicas que coinciden con las diseñadas en las secciones previas.

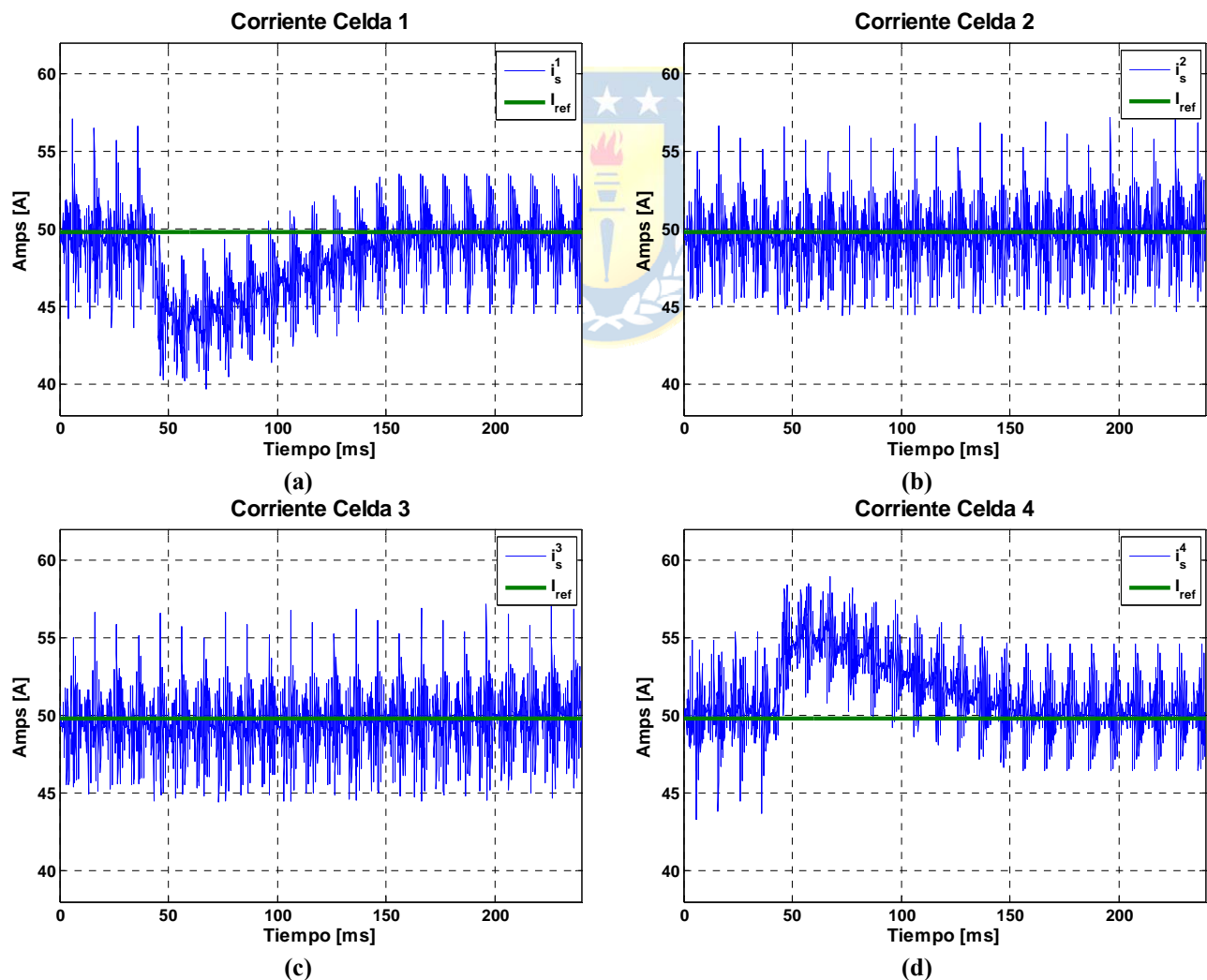


Fig. 5.19 Corriente serie rms ante cambios de parámetros
(a) Celda 1 (b) Celda 2 (c) Celda 3 (d) Celda 4

Tal como se explicó anteriormente la dinámica no necesita ser demasiado rápida, sino que lo más relevante para este control es mantener, para condiciones estacionarias, el mismo nivel de potencia en las celdas. Respecto a este tipo de cambios de parámetros, se puede decir que no son frecuentes en la operación del equipo, sin embargo su análisis sirve para verificar el correcto funcionamiento de la estrategia propuesta.

Se puede decir respecto a las demás variables del sistema, que se muestran en la Fig. 5.19, que estas permanecen en su valor deseado cuando se produce el cambio de parámetros. El efecto que tiene este cambio de parámetros sobre las variables externas es que aumenta levemente su contenido armónico, pues la cancelación armónica que se producía en forma perfecta en las celdas del lado serie, una vez producido el cambio de inductancia ya no es tal, producto las diferentes moduladoras que se aplican a las celdas para compensar la variación de corriente.

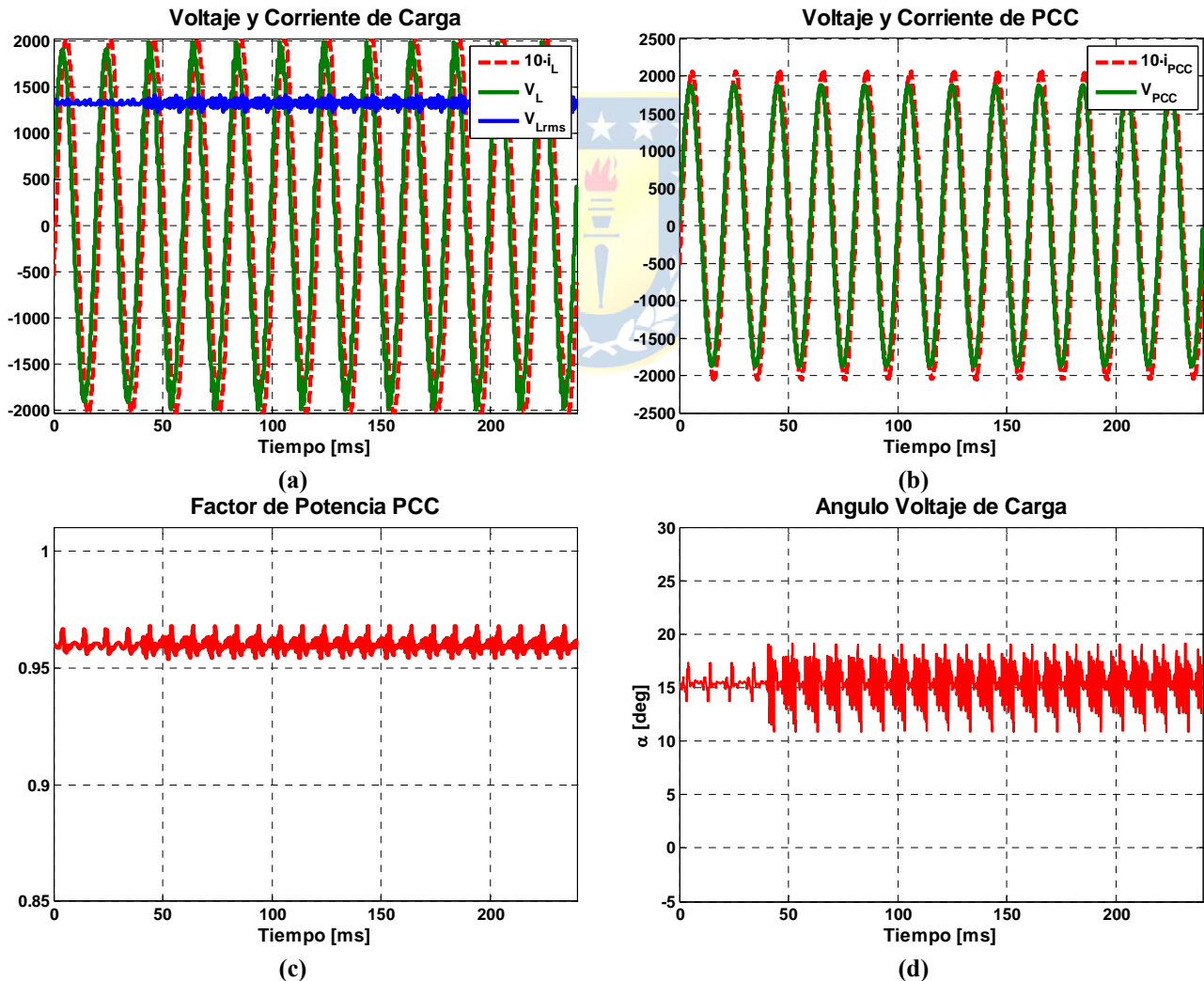


Fig. 5.20 Principales formas de onda ante cambios de parámetros
 (a) Voltaje y corriente de carga (b) Voltaje y corriente de PCC
 (c) Factor de potencia en PCC (d) Angulo del voltaje de carga

5.5. Discusión y Conclusiones

En el presente capítulo se evaluó el procedimiento de diseño desarrollado en los capítulos anteriores, tanto para los componentes de la topología como para los parámetros de los controladores. Se abordó un caso particular de un sistema trifásico balanceado de media tensión. Adicionalmente se presentaron análisis estáticos de la configuración y estudios respecto a la estabilidad de la estrategia de control propuesta.

El procedimiento de diseño de componentes permitió diseñar correctamente los elementos de la topología, según lo expresado en el Capítulo 3. Posteriormente se desarrollaron las ecuaciones estáticas de la topología que permitieron determinar la región de operación del equipo que refleja las capacidades de compensación del UPQC y a partir de dicha región, poder establecer las restricciones necesarias para el correcto funcionamiento de la estructura. La ventaja de conocer de antemano la región de operación del UPQC radica en que es posible escoger apropiadamente el punto en que se va a operar en condiciones nominales, de manera que al elegir una condición de operación lejana a la sobremodulación se puede conseguir un amplio rango de valores en que la topología es capaz de funcionar sin problemas. Adicionalmente se puede verificar que el procedimiento de diseño de componentes fue correctamente desarrollado, pues los valores límites de operación para los que se diseñó el equipo deben encontrarse dentro de la región de operación calculada.

Se realizó el diseño de los controladores a partir de los modelos lineales discretos de los compensadores con las herramientas clásicas del control lineal, en particular se hizo intensivo uso del lugar geométrico de las raíces para el posicionamiento de los polos y ceros del sistema en lazo cerrado para obtener las respuestas dinámicas y de error de estado estacionario requeridas. El análisis de estabilidad realizado también permitió concluir que la estrategia de control diseñada es estable para todo el rango de operación del equipo.

Las simulaciones de L.C. corroboraron que las dinámicas diseñadas con los modelos lineales son similares a las obtenidas con el sistema no-lineal, lo que confirma el buen desempeño de la estrategia de control lineal. Además estas simulaciones mostraron que la estrategia de control fue capaz de mantener al equipo operando en el punto de operación requerido en estado estacionario aún ante la presencia de diversos cambios dinámicos en las condiciones de operación. Finalmente se puede decir que una estrategia de control lineal puede lograr los objetivos de control de un sistema inherentemente no-lineal como lo es la estructura propuesta en este trabajo.

Capítulo 6. Conclusiones

6.1. Sumario

- Se realizó una amplia revisión bibliográfica de la literatura existente sobre la calidad de la energía, los principales problemas de los sistemas eléctricos y de los equipos que han surgido para proveer un adecuado suministro a las cargas o usuarios con requerimientos especiales. Esto deja de manifiesto la problemática y la necesidad de seguir avanzando en el conocimiento de la funcionalidad de las estructuras que se utilizan en este campo.
- Se presentó al UPQC, como uno de los equipos ya conocidos que elevan la calidad de energía y que presenta interesantes características que lo hicieron objeto de análisis en este trabajo. El esquema tradicional del UPQC está compuesto por dos convertidores, denominados compensadores serie y paralelo, los cuales se encuentran unidos por un enlace DC común, del tipo fuente de voltaje y en configuración *back to back*.
- La topología clásica del UPQC de seis switches se redefinió en el sentido de disminuir los requerimientos de los componentes del equipo, en particular de los semiconductores, y así alcanzar mayores niveles de potencia a partir de una configuración basada en celdas monofásicas.
- Se obtuvo el modelo matemático de la configuración propuesta a partir de las leyes físicas que rigen el comportamiento de los elementos y de las leyes de Kirchhoff, ley de malla para los voltajes y ley de nodo para las corrientes, además se utilizó el balance de potencias instantáneas para el voltaje del enlace DC común entre ambos compensadores de una misma celda.
- Considerando un sistema trifásico balanceado, se encuentra el modelo en ejes estacionarios de una celda cualquiera, luego se transforma dicho modelo a ejes sincrónicos, a partir del cual se obtiene el modelo generalizado para la topología completa, realizando algunas simplificaciones como desprestigiar la dinámica del filtro del lado serie de las celdas y asumir

que las variables eléctricas se distribuyen equitativamente entre todas las celdas de la configuración.

- Se definieron las salidas de acuerdo a los tres objetivos principales del UPQC y con la existencia de un grado de libertad se estableció una cuarta salida para mejorar el desempeño del equipo tal como se ha revisado en la literatura. Estas salidas a controlar de acuerdo a los objetivos del UPQC son el factor de potencia en el PCC, el voltaje en el enlace DC y el voltaje rms en la carga. La cuarta salida que permite la optimización del sistema es el ángulo entre el voltaje en el PCC y el voltaje en la carga.
- A partir de la modelación matemática de la configuración en ejes sincrónicos dq monofásicos, de las ecuaciones de estados y de las salidas deseadas y sus respectivas referencias, se establecieron las expresiones que determinan el punto de equilibrio del sistema. Esta información es utilizada al efectuar la posterior linealización y también para encontrar la región de operación del equipo.
- Se analizaron los voltajes y corrientes máximos que debe soportar el UPQC ante determinadas condiciones de carga y de PCC para alcanzar nuevas condiciones que cumplan con los requerimientos de compensación. Este análisis se hace independientemente de alguna topología en particular, pues se considera al equipo como una fuente de voltaje controlada en el lado serie y una fuente de corriente controlada en el lado paralelo. Esto permite abstraerse de la configuración a utilizar y así poder extraer conceptos que posteriormente sirven para el diseño de los componentes.
- Se presentó un procedimiento para determinar el valor de los componentes de la configuración a partir de diversos criterios de diseño como requerimientos de los semiconductores de potencia, distorsión armónica inyectada por el equipo y evaluación económica de costos, entre otros. Algunos de estos criterios fueron extraídos de la literatura y adaptados a la configuración multicelda y otros fueron desarrollados completamente orientados a la topología propuesta.

- Para el diseño de los transformadores serie y paralelo se consideró la potencia máxima que deben ser capaces de manejar que queda determinada por las condiciones extremas de compensación del equipo, para el caso del transformador serie según la máxima variación de voltaje en el PCC y para el compensador paralelo el máximo factor de potencia a compensar. La razón de vueltas de ambos transformadores se escoge para cumplir con los requerimientos de potencia de los semiconductores.
- El número de celdas de la topología se escoge minimizando el costo asociado a los semiconductores de potencia para un conjunto reducido de dispositivos estándar disponibles en el mercado, cuyo precio y características eléctricas son conocidas de antemano.
- El diseño de los filtros pasivos se hace en base a los circuitos equivalentes y utilizando los procedimientos clásicos de diseño para reducir el contenido armónico inyectado por los compensadores. El valor del condensador del enlace está sujeto a dos criterios: limitar el segundo armónico de voltaje en el enlace y la capacidad de entregar la potencia necesaria cuando existen perturbaciones en el sistema.
- Se desarrolló una estrategia de control lineal para controlar la configuración. Gracias al desacoplo que provee el condensador del enlace DC se trataron separadamente el control del compensador serie y el del compensador paralelo de cada celda. Se plantearon dos tipos de estrategias para cada compensador, el control supervisor que se ocupaba de las variables externas del UPQC como el voltaje de carga y factor de potencia del PCC, y el control dedicado que controlaba las variables internas del equipo para asegurar la distribución equitativa de potencia entre las celdas.
- La estrategia de control se sintetizó con controladores lineales monovariantes, cuyo diseño se realizó con las herramientas clásicas del control lineal, como el lugar geométrico de las raíces y el arreglo de ganancias relativas. Todo el análisis se realizó a partir de un modelo discreto del sistema, obtenido a partir de las ecuaciones continuas que rigen el comportamiento del sistema.

- La dinámica del compensador serie está dictada por el filtro de segundo orden dispuesto a la salida AC del convertidor, por lo que debió considerarse las ecuaciones del filtro para hacer el diseño de los control supervisor y dedicado del compensador serie. El filtro de segundo orden es de tipo lineal, por lo que no fue necesario recurrir a una linealización del sistema para el diseño de los filtros. También se mostró el desacoplo de los lazos de los controladores monovariantes.
- Para el compensador paralelo la dinámica de las variables es un tanto más compleja debido a la no-linealidad de las ecuaciones. Por esta razón se debió encontrar un modelo lineal aproximado para el diseño de los controladores. Se probó el grado de interacción a partir del modelo lineal a través del AGR, y se utilizó desacopladores para obtener dos lazos SISO sobre los cuales se utilizó controladores lineales diseñados en el plano discreto. El primer lazo se sintetizó del tipo supervisor para el factor de potencia y el segundo dedicado para el voltaje de enlace.
- Se presentaron los resultados preliminares de simulación, en los que se incluyeron el diseño de componentes, la región de operación del equipo, análisis de estabilidad y simulaciones de L.C. El valor de los componentes del sistema se realizó a partir del procedimiento desarrollado en las secciones anteriores. Para encontrar la región de operación del sistema se utilizó *Matlab*, con el que se analizaron las ecuaciones de estado estacionario para encontrar todos los puntos de equilibrios en los que no se produce sobremodulación. El análisis de estabilidad se realizó a partir del modelo lineal del sistema, para toda la región de operación del equipo. Finalmente las simulaciones de L.C. se realizaron con el software *PSim*, el que permitió sintetizar la estrategia de control propuesta en forma completamente digital.
- Los resultados obtenidos a partir de las simulaciones de L.C. reflejaron el correcto desempeño de los controladores propuestos operando sobre las salidas deseadas. Todas estas simulaciones estaban orientadas a evaluar el desempeño del equipo ante la presencia de perturbaciones y cambios en las referencias.

6.2. Conclusiones

1. Durante los últimos años se ha desarrollado la estructura del UPQC que tiene una amplia capacidad de compensación como regulador de voltaje, compensador de potencia reactiva, de armónicos y de desbalances. Es posible redefinir la topología en el sentido de disminuir los requerimientos de los semiconductores, de manera que se pueda extender el uso de la configuración a mayores niveles de potencia sin que esto signifique una sobrecarga para los elementos del equipo. Esto se logra al incluir estructuras basadas en celdas, pues las variables eléctricas se distribuyen equitativamente entre todas los módulos de la configuración.
2. Se puede diseñar una configuración multicelda conectando convertidores monofásicos en forma independiente para cada fase. La conexión en paralelo de los convertidores del lado serie y la conexión en serie de los convertidores del lado paralelo, permite suplir las limitantes de potencia de los semiconductores. Es posible modelar la topología multicelda para su componente fundamental en el dominio del tiempo por medio de la utilización de las leyes de Kirchhoff y del balance de potencia instantáneo. La utilización de la componente fundamental para la modelación permitió despreciar algunas dinámicas del esquema original para quedar finalmente con un modelo simplificado de cada celda. A la vez considerando que el sistema era completamente balanceado y que todas las celdas tienen los mismos parámetros, fue posible obtener el modelo completo del equipo a partir del modelo de una celda cualquiera.
3. La descomposición y solución del sistema de ecuaciones que resulta al expresar el modelo del esquema en el dominio del tiempo en sus componentes de los ejes sincrónicos permite encontrar los puntos de operación del sistema. Para lograrlo se deben imponer las condiciones nominales de operación y agregar algunas restricciones como la existencia de flujo de potencia en el enlace (potencia que entra y sale de éste) y tensión constante en el enlace de cada una de las celdas.
4. Es posible diseñar los parámetros de la configuración de manera que se cumpla con los requerimientos de los semiconductores y simultáneamente se alcance el punto de operación deseado dentro de la región de operación del equipo. Gracias a la inclusión de estructuras basadas en celdas, los *ratings* de voltaje y corriente de los switches pueden ser considerados

como parámetros de diseño, a diferencia de las topologías convencionales de dos niveles, en las que la elección de los semiconductores debe subordinarse a las condiciones de operación del equipo. La utilización de criterios económicos permite la obtención de la opción de menor costo en los dispositivos semiconductores de potencia. Esta elección está estrechamente ligada con el número de celdas que deben incluirse en la configuración.

5. Es posible la utilización de modelos equivalentes de los convertidores para realizar el diseño de los componentes, en particular de los filtros pasivos de cada celda. Esto permite que los procedimientos clásicos de diseño de filtros activos revisados en la literatura pueden ser también aplicados a configuraciones basadas en celdas. Respecto a los transformadores que se incluyen en la topología se puede decir que la potencia que deben ser capaces de manejar depende exclusivamente de los niveles de compensación que se quiere lograr con el equipo; y que la razón de vueltas se escoge para asegurar que no se sobrepasen los límites de potencia de los semiconductores escogidos.
6. Los objetivos primarios de control son los tres esbozados en la Sección 2.3.4, que se traducen en la definición de las salidas del sistema indicada en dicha sección. Sin embargo existen objetivos de control internos a la topología propuesta que tienen relación con la distribución equitativa de potencia entre las celdas. Es necesario plantear, por cada compensador, estrategias de control que se preocupen de las variables externas del UPQC y otras estrategias para asegurar la repartición simétrica de potencia en las celdas.
7. Es posible controlar las salidas externas deseadas para que sigan alguna referencia dentro de la región de operación del UPQC. Para probar esto se escogió el control lineal por su simplicidad y eficacia. La estrategia de control supervisor se dividió en el control del compensador serie y del compensador paralelo de las celdas a través de sus respectivas entradas en forma separada, para esto se asume que la capacitancia del enlace DC de las celdas es lo suficientemente grande como para aislar la operación de cada compensador. La estrategia de control dedicado permite que todas las celdas operen con la misma potencia en estado estacionario, ante diferencias en los parámetros de las celdas. Para lograr esto se necesita que la corriente que circula por los convertidores del lado serie sea la misma para todas las celdas y que el voltaje de enlace sea también el mismo en todas las celdas.

8. Los métodos clásicos de diseño del control lineal representan una alternativa sencilla y eficaz para escoger los parámetros de la estrategia de control de la topología, tanto para los controles supervisores y los dedicados. Aún considerando la naturaleza no-lineal del sistema, el comportamiento dinámico y de error de estado estacionario de los controladores lineales es satisfactorio en los puntos de operación analizados.
9. El análisis de estabilidad realizado a partir de los modelos lineales, permite concluir que el sistema es estable para toda la región de operación del equipo. Adicionalmente se puede decir respecto a la estabilidad que tanto el margen de ganancia como el margen de fase se modifican acorde varia el punto de operación del equipo.
10. La estrategia de control propuesta permite que el sistema se mantenga en el punto de operación indicado en las referencias de los controladores y que la potencia se distribuya simétricamente entre las celdas, mientras las variables del UPQC se encuentren dentro de la región. La estrategia permite resolver dinámicamente las perturbaciones en el voltaje de alimentación como sag/swells y los cambios de parámetros en la carga como la magnitud de la impedancia y/o el factor de potencia. Los cambios dinámicos en los valores de las referencias son seguidos perfectamente por los controladores con las dinámicas impuestas por diseño.
11. En resumen, la topología propuesta logra los mismos objetivos de compensación que un UPQC trifásico tradicional de seis switches, con la diferencia que el uso de la configuración presentada en este trabajo se puede extender en forma natural a mayores niveles de compensación gracias a que las variables eléctricas se distribuyen a lo largo del número total de celdas de la configuración, lo que evita la sobrecarga en los componentes del circuito. Adicionalmente las estructuras basadas en celdas le dan al UPQC características adicionales como la cancelación armónica – por la técnica de desfase de triangular – además de la modularidad, que entrega al equipo características favorables en caso de existencia de fallas.

6.3. Trabajo Futuro

Como trabajo futuro puede ser considerada la implementación de un prototipo de laboratorio de baja potencia con la programación de los algoritmos de control sobre alguna plataforma como una DSP, una FPGA o la operación conjunta de ambas. Con el prototipo operando en lazo abierto es posible confirmar los análisis realizados en este trabajo.

Es posible considerar un modelo más realista para los transformadores de la configuración y ver la incidencia que tienen las reactancias asociadas sobre la región de operación del equipo y sobre las dinámicas de las variables del sistema. Se pueden considerar también otro tipo de perturbaciones en el sistema que fueron ignoradas en este trabajo, como la presencia de otras cargas conectadas en el PCC, la inclusión de la impedancia en las líneas de distribución y fallas en alguna de las celdas. Otra perturbación que puede ser abordada en los análisis y sobretodo en la estrategia de control es la variación en la frecuencia de alimentación, de manera que la operación del equipo sea inmune a los cambios en la frecuencia de red, dentro de cierto rango.

El análisis de la operación del equipo en presencia de cargas no-lineales es uno de los tópicos que también deberían abordarse al corto plazo. Este problema se puede abordar modificando la estrategia de control o, para mantener el enfoque modular, incluyendo celdas especializadas para la cancelación de armónicos.

Es factible, y puede ser bastante directo, extender el marco de este trabajo a sistemas con desbalance en la alimentación y/o en la carga. Un análisis orientado a sistemas trifásicos desbalanceados debe generar modificaciones sobre la estrategia de control lineal propuesta para lograr balancear el sistema a partir de la generación de cierto desbalance en las moduladoras de las celdas de las diferentes fases.

Bibliografia

- [1] “*Electrical Power Systems Quality*”, Mark F. McGranaghan Roger C. Dugan and H. Wayne Bety, McGraw-Hill, 1996.
- [2] “*Electric Power Distribution Handbook*”, T. A. Short, Boca Raton: CRC Press, 2004.
- [3] Pirjo Heine, “Voltage Sag Distributions Caused by Power System Faults”, *IEEE Transactions on Power Systems*, vol. 18, N°4 November 2003.
- [4] Douglas S. Dorr, M. Brent Hughes, Thomas M. Gruz, Robert E. Jurewicz, and John L. McClaine, “Interpreting Recent Power Quality Surveys to Define the Electrical Environment”, *IEEE Transactions on Industry Applications*, November/December 1997.
- [5] IEEE Std. 519-1992, *IEEE recommended practices and requirements for harmonic control in electrical power systems*, 12 April 1993.
- [6] Thomas S. Key and Jih-Sheng Lai, “Comparison of Standards and Power Supply Design Options For Limiting Harmonic Distorsion In Power Systems”, ”, *IEEE Transactions on Industry Applications*, vol. 29, N°4, pp. 688-695, July/August 1993.
- [7] Narain G. Hingorani, “Flexible ac transmission,” *IEEE Spectrum*, vol. 30, no. 4, pp. 40–45, April 1993.
- [8] Hirofumi Akagi, “New trends in active filters for power conditioning,” *IEEE Transactions on Industry Applications*, November/December 1996.
- [9] J. Dixon, L. Morán, J. Rodríguez and R. Domke, “Reactive Power Compensation Technologies:State-of-the-Art Review,” *Proceedings of the IEEE*, Vol. 93 No 12, December 2005, pp. 2144-2164.
- [10] Hideaki Fujita, Yasuhiro Watanabe and Hirofurni Akagi. “Control and Analysis of a Unified Power Flow Controller”, in *Proc. IEEE/PELS PESC’ 98*, 1998, pp. 805-811.
- [11] Hideaki Fujita and Hirofurni Akagi. “The Unified Power Quality Conditioner: The Integration Of Series- And Shunt-Active Filters”, *IEEE Transactions on Power Electronics*, vol. 13, pp. 315-322, March. 1998.
- [12] Pengcheng Zhu, Xun Li, Yong Kang and Jian Chen, “A Novel Control Scheme in 2-Phase SFR for Unified Power Quality Conditioner”, in *Conf. Rec. IEEE-IECON*, pp. 1617-1622, 2003.
- [13] R. Faranda and I. Valadè, “UPQC Compensation strategy and design aimed at reducing losses”, in *Conf. Rec. IEEE-ISIE*, vol. 4, pp. 1264-1270, 2002.

- [14] Mauricio Aredes, Klemens Heumann and Edson H. Watanabe, “An Universal Active Power Line Conditioner”, *IEEE Transactions on Power Delivery*, vol. 13, N°2, pp. 545-551, April 1998.
- [15] Cristian A. Sepúlveda, José R. Espinoza, Luis A. Morán and Romeo Ortega, “Analysis and Design of a Linear Control Strategy for Three-Phase UPQCs”, in *Conf. Rec. IEEE IECON*, vol. 3, pp. 3060–3065, November 2004.
- [16] Mehdi Forghani and Saeed Afsharnia, “Online Wavelet Transform-Based Control Strategy for UPQC Control System”, *IEEE Transactions on Power Delivery*, vol. 22, N°1, pp. 481-491, January 2007
- [17] A. Nasiri and A. Emadi, “Different Topologies for Single-Phase Unified Power Quality Conditioners”, *Industry Applications Conference*, vol. 2, pp. 976–981, October 2003.
- [18] Jerson R. Reyes, José R. Espinoza and Cristian A. Sepúlveda, “Operating Region of Single-Phase UPQCs”, in *Conf. Rec. PESC'05*, Recife, Brazil, June 12 – 16, 2005.
- [19] S. S. Choi, B. H. Li, and D. M. Vilathgamuwa, “Design and Analysis of the Inverter-Side Filter Used in the Dynamic Voltage Restorer”, *IEEE Transactions on Power Delivery*, vol. 17, N°3, pp. 857-864, July 2002.
- [20] S. S. Choi, B. H. Li, and D. M. Vilathgamuwa, “On the Injection Transformer used in the Dynamic Voltage Restorer”, in *Conf. Rec. IEEE POWERCON*, vol. 2, pp.941 – 946, December 2000 vol.2
- [21] Luis A. Morán, Luciano Fernández, Juan W. Dixon, and Rogel Wallace, “A Simple and Low-Cost Control Strategy for Active Power Filters Connected in Cascade”, *IEEE Transactions on Industrial Electronics*, vol. 44, no. 5, october 1997.
- [22] “*High-Power Converters and AC Drives*”, Bin Wu, Wiley-IEEE Press, 2006.
- [23] Leon Tolbert, Fang Zheng Peng, and Thomas G. Habetler, “A multilevel converter-based universal power conditioner,” *IEEE Transactions on Industry Applications*, vol. 36, no. 2, pp. 596–603, March/April 2000.
- [24] José Rodríguez, Jih-Sheng Lai and Fang Zheng Peng, “Multilevel Inverters: A Survey of Topologies, Controls, and Applications”, *IEEE Transactions on Industrial Electronics*, vol. 49, N° 4, August 2002.
- [25] F. Peng, J. McKeever, and D. Adams, “A power line conditioner using cascade multilevel inverters for distribution systems,” *IEEE Transactions on Industry Applications.*, vol. 34, no. 6, pp. 1293–1298, Nov./Dec. 1998.

- [26] B. Han, S. Baek, H. Kim, G. Karady, “Dynamic Characteristic Analysis of SSSC Based on Multibridge Inverter”, *IEEE Transactions on Power Delivery*, Vol. 17, No. 2, April 2002.
- [27] Byung-Moon Han and Paolo Mattavelli, “Operation Analysis of Novel UPFC based on 3-level Half-Bridge Modules”, in *Proc. IEEE Bologna Power Tech Conference*, vol 4, June 2003.
- [28] B. Han, B. Bae, S. Baek, and G. Jang, “New Configuration of UPQC for Medium-Voltage Application”, in *IEEE Transactions on Power Delivery*, vol. 21, N°3, July 2006.
- [29] Soto-Sanchez, DE and Green, TC, “Voltage balance and control in a multi-level unified power flow controller”, in *IEEE Transactions on Power Delivery*, vol. 16, pp. 732 - 738, 2001.
- [30] Gerardo Escobar, Andres A. Valdez, Misael F. Martínez-Montejano, and Victor M. Rodríguez-Zermeño, “A model-based controller for the cascade multilevel converter used as a shunt active filter”, in *Conf. Rec. IAS, New Orleans, LA, USA, September 23 – 27, 2007*.
- [31] Javier A. Muñoz V., “*Topologías de un UPQC trifásico basado en multi-celdas*”, Memoria de Título, Ingeniero Civil Electrónico, Marzo 2007, Departamento de Ingeniería Eléctrica, Facultad de Ingeniería, Universidad de Concepción.



Anexo A. Transformación a Ejes Sincrónicos

A.1 Transformada dq trifásica

Es común en los sistemas trifásicos realizar una transformación que permita llevar las variables sinusoidales a variables continuas para realizar análisis matemáticos en forma más sencilla y así simplificar la tarea de control. Esta transformación se conoce como la transformada de Park invariante en potencia que consiste en multiplicar el vector de variables trifásicas con la matriz de transformación de (A.1), obteniéndose un sistema de componentes dq en ejes sincrónicos.

$$\mathbf{T}_{abc-dq} = \sqrt{\frac{2}{3}} \begin{bmatrix} \sin(\omega t) & \sin\left(\omega t - \frac{2\pi}{3}\right) & \sin\left(\omega t - \frac{4\pi}{3}\right) \\ \cos(\omega t) & \cos\left(\omega t - \frac{2\pi}{3}\right) & \cos\left(\omega t - \frac{4\pi}{3}\right) \end{bmatrix} \quad (\text{A.1})$$

Nótese que a partir de un sistema de tres variables se obtiene otro equivalente de sólo dos, esto se debe a que al considerar un sistemas trifásico balanceado el valor de la componente 0 de la transformación es igual a cero. Ahora bien, si se tiene una variable trifásica dada por:

$$\mathbf{v}^{abc} = \begin{bmatrix} V \sin(\omega t + \phi) \\ V \sin\left(\omega t + \phi - \frac{2\pi}{3}\right) \\ V \sin\left(\omega t + \phi - \frac{4\pi}{3}\right) \end{bmatrix} \quad (\text{A.2})$$

Entonces sus componentes en ejes sincrónicos serían:

$$\mathbf{v}^{dq} = \begin{bmatrix} v^d \\ v^q \end{bmatrix} = \mathbf{T}_{abc-dq} \cdot \mathbf{v}^{abc} = \begin{bmatrix} \sqrt{\frac{3}{2}} V \cos(\phi) \\ \sqrt{\frac{3}{2}} V \sin(\phi) \end{bmatrix} \quad (\text{A.3})$$

Ahora si se quiere obtener la amplitud y la fase de las variables trifásicas a partir de sus componentes en los ejes sincrónicos se deben aplicar las siguientes expresiones:

$$V = \sqrt{\frac{2}{3}} \cdot \sqrt{(v^d)^2 + (v^q)^2}$$

$$\phi = \tan^{-1}\left(\frac{v^q}{v^d}\right)$$
(A.4)

A.2 Transformada dq monofásica

Para un sistema monofásico también es posible encontrar una transformación que permite expresar las cantidades sinusoidales como variables continuas en el tiempo de manera tal que la dinámica de un sistema monofásico pueda ser expresada con ecuaciones diferenciales sobre variables de estado continuas.

Sea una señal sinusoidal en el tiempo dada por $s(t)$, dada por

$$s(t) = A \sin(\omega t + \varphi)$$
(A.5)

donde

A : Amplitud de la señal.

φ : Desfase de la señal.

ω : Frecuencia angular de la señal.



Por trigonometría se sabe que:

$$\sin(\alpha + \beta) = \sin(\alpha) \cos(\beta) + \sin(\beta) \cos(\alpha)$$
(A.6)

Ahora, aplicando esta última identidad trigonométrica a la expresión de (A.5), la señal $s(t)$ puede ser escrita como:

$$s(t) = A \cos(\varphi) \sin(\omega t) + A \sin(\varphi) \cos(\omega t)$$
(A.7)

$$s(t) = A_d \sin(\omega t) + A_q \cos(\omega t)$$
(A.8)

donde:

A_d : Componente d de la transformación monofásica, igual a $A \cos(\varphi)$.

A_q : Componente q de la transformación monofásica, igual a $A \sin(\varphi)$.

Así la expresión de (A.5), se puede obtener como:

$$s(t) = \sqrt{A_d^2 + A_q^2} \sin\left\{\omega t + \tan^{-1}\left(\frac{A_q}{A_d}\right)\right\} \quad (\text{A.9})$$

De aquí se puede concluir que la amplitud de la señal de $s(t)$ se obtiene como $\sqrt{A_d^2 + A_q^2}$ y la fase de dicha señal se calcula a partir de $\tan^{-1}(A_q/A_d)$.

Las cantidades A_d y A_q obtenidas a partir de las expresiones anteriores son estacionarias en el tiempo, por lo que pueden ser analizadas como ejes sincrónicos dq , tal como se hizo con la transformada trifásica descrita antes.

Para obtener las componentes en los ejes sincrónicos a partir de una señal sinusoidal cualquiera es necesario primero multiplicar esta señal por funciones seno y coseno a la misma frecuencia, tal como se describe en (A.10).

$$\hat{s}(t) = s(t) \cdot \begin{bmatrix} 2 \sin(\omega t) \\ 2 \cos(\omega t) \end{bmatrix} = A \sin(\omega t + \varphi) \cdot \begin{bmatrix} 2 \sin(\omega t) \\ 2 \cos(\omega t) \end{bmatrix} \quad (\text{A.10})$$

Trabajado algebraicamente esta última expresión, y al considerar la identidad trigonométrica de (A.6) se llega a:

$$\hat{s}(t) = \begin{bmatrix} 2A \sin^2(\omega t) \cos(\varphi) \\ 2A \cos^2(\omega t) \sin(\varphi) \end{bmatrix} \quad (\text{A.11})$$

También de trigonometría se sabe que una señal sinusoidal al cuadrado corresponde a una señal también sinusoidal pero del doble de la frecuencia original, además de una componente continua, así finalmente la expresión de (A.11) puede ser escrita como:

$$\hat{s}(t) = \begin{bmatrix} A(1 - \cos(2\omega t)) \cos(\varphi) \\ A(1 + \cos(2\omega t)) \sin(\varphi) \end{bmatrix} \quad (\text{A.12})$$

Si esta señal resultante se filtra a una frecuencia baja – cercana a cero – es posible despreciar los términos asociados a las funciones senoidales, obteniéndose una señal filtrada como se muestra en (A.13).

$$s_{dq} = \begin{bmatrix} A \cos(\varphi) \\ A \sin(\varphi) \end{bmatrix} \quad (\text{A.13})$$

En esta última expresión sólo hay cantidades constantes en el tiempo que corresponden a las componentes dq monofásicas de (A.8).

La expresión de (A.13) indica que es posible extraer de una señal sinusoidal cualquiera sus componentes dq monofásicas, a partir de una simple multiplicación y de un filtro pasabajos. Se puede concluir que esta transformación obtiene información de una señal senoidal de frecuencia conocida, es decir, es posible conocer la amplitud y el desfase a partir las componentes d y q . Se desprende entonces que para cualquier señal sinusoidal de frecuencia conocida se deben determinar dos variables, sean estas las componentes dq o la amplitud y la fase, para conocer completamente la dicha señal.

El procedimiento descrito para obtener las componentes dq monofásicas de una señal sinusoidal cualquiera, involucra inevitablemente la incorporación de una etapa de filtrado que trae asociado consigo una constante de tiempo que puede ser perjudicial para la tarea de control, pues se necesita que la dinámica de la etapa de sensado sea mucho más rápida que las constante de tiempo de los controladores. Así, para sistemas trifásicos balanceados es posible obtener la transformación dq monofásica en cada una de las fases a partir de la transformada dq trifásica, de manera que no existan constantes de tiempo asociadas a la transformación de ejes.

Se tiene una variable trifásica balanceada como en (A.2) que se relaciona con sus componentes dq trifásicas con la expresión de (A.4). Ahora si se combinan estas expresiones con la obtenida en (A.13) se obtiene:

$$v_a^d = \sqrt{\frac{2}{3}} \sqrt{(v^d)^2 + (v^q)^2} \cos \left\{ \tan^{-1} \left(\frac{v^q}{v^d} \right) \right\} \quad (\text{A.14})$$

$$v_a^q = \sqrt{\frac{2}{3}} \sqrt{(v^d)^2 + (v^q)^2} \sin \left\{ \tan^{-1} \left(\frac{v^q}{v^d} \right) \right\} \quad (\text{A.15})$$

donde

v_a^d : Componente directa de la transformación monofásica para la fase a .

v_a^q : Componente en cuadratura de la transformación monofásica para la fase a .

v^d : Componente directa de la transformación trifásica.

v^q : Componente en cuadratura de la transformación trifásica.

Combinando las últimas dos expresiones se puede obtener que:

$$\frac{v_a^q}{v_a^d} = \frac{v^q}{v^d} \quad (\text{A.16})$$

$$(v_a^d)^2 + (v_a^q)^2 = \frac{2}{3} \left\{ (v^d)^2 + (v^q)^2 \right\} \quad (\text{A.17})$$

Si se trabaja en forma conjunta las expresiones de (A.16) y (A.17) se llega a la expresión que relaciona las componentes sincrónicas monofásicas de la fase a con las componentes sincrónicas trifásicas, tal como se indica en (A.18).

$$\begin{aligned} v_a^d &= \sqrt{\frac{2}{3}} v^d \\ v_a^q &= \sqrt{\frac{2}{3}} v^q \end{aligned} \quad (\text{A.18})$$

Si se quiere encontrar las componentes de las otras fases es preciso encontrar la amplitud y el ángulo ϕ de la señal original con las expresiones de (A.4) y con los resultados obtenidos en (A.13) se pueden encontrar las componentes de las demás fases. Ahora para reconstruir la señal original puede hacerse con cualquiera de las componentes ya sea forma individual por cada fase con la transformación monofásica o con la información completa de las variables a partir de la transformación trifásica.

Anexo B. Cambio a sistema en p.u.

B.1 Sistema en por unidad

En general, en el ámbito de la Ingeniería Eléctrica es común expresar las cantidades eléctricas en valores en por unidad, esto para simplificar los valores nominales entre las variables eléctricas, las cuales comúnmente difieren en un amplio rango. El sistema por unidad (p.u., per-unit en inglés) de cualquier variable, se define como la relación entre su valor real y el valor base, por lo cual queda normalizado en valores decimales acotado entre 0 y 1.

$$p.u. = \frac{\text{Unidad}}{\text{Unidad Base}} \left[\frac{1}{0} \right] \quad (\text{B.1})$$

B.2 Selección del valor base

Para muchos de los cálculos que deben realizarse en la etapa de diseño de un sistema eléctrico de potencia es conveniente expresar las variables en p.u., en particular para el presente trabajo y como es usual en la literatura, se utiliza las variables de carga como valor base y se expresan el resto de las cantidades en función de dichos valores base.

Para la selección del valor base es necesario definir una cantidad base, en el caso de una red eléctrica es sabido que el valor de potencia de la carga conectada, su factor de potencia y su valor de tensión nominal, son los valores base para representar el resto de las variables y componentes del circuito, por lo cual para un sistema trifásico se tiene que,

$$\begin{aligned} P_b &= S_b \text{fp} = 3V_b I_b \text{fp} \\ Z_b &= \frac{V_b}{I_b} \end{aligned} \quad (\text{B.2})$$

donde, el sub-índice b indica valor base.

De esta forma, a partir de las expresiones dadas en (B.2), se puede obtener el valor base de impedancia en la carga Z_b .

En general, el valor en por unidad para una cantidad trifásica cualquiera queda definido como:

$$\mathbf{x}_{p.u.}^{abc} = \frac{\mathbf{x}^{abc}}{\mathbf{x}_b} \quad (\text{B.3})$$

Donde \mathbf{x}_b es la cantidad base respectiva a la variable eléctrica. Así para las variables eléctricas de corriente y voltaje el cambio de valores nominales a en p.u. en general queda dado por:

$$\begin{aligned} \mathbf{i}^{abc} &= \mathbf{i}_{p.u.}^{abc} I_b \\ \mathbf{v}^{abc} &= \mathbf{v}_{p.u.}^{abc} V_b \end{aligned} \quad (\text{B.4})$$

Los componentes pasivos del sistema en p.u. quedan determinados como:

$$\begin{aligned} R &= R_{p.u.} Z_b \\ L &= X_{Lp.u.} \frac{Z_b}{\omega} \\ C &= \frac{1}{\omega Z_b X_{Cp.u.}} \end{aligned} \quad (\text{B.5})$$

